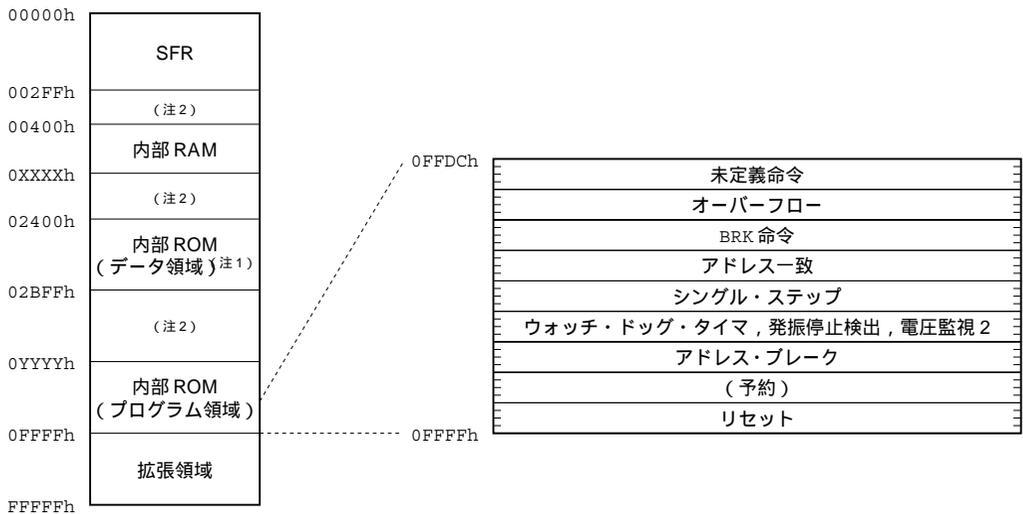


# R8C/Tinyシリーズのアーキテクチャ

新海 栄治

## 3-1 アドレス空間

図3-1にR8C/14～R8C/17グループのメモリ配置図を示します。R8C/Tinyのアドレス空間は00000h番地～FFFFFFh番地で1Mバイトですが、内部メモリが配置されているのは00000h番地～0FFFFh番地の64Kバイト内となります。なお、00000h番地～0FFFFh番地内の何も配置されていない領域は予約領域で使用できません。



注1：データ・フラッシュROMのブロックA(1Kバイト)およびブロックB(1Kバイト)を示す(R8C/15, 17)  
 注2：空欄は予約領域。アクセス不可

型名	内部ROM		内部RAM	
	容量	0YYYYh番地	容量	0XXXXh番地
R5F211x4SP, R5F211x4DSP, R5F211x4DD, R5F211x4DDD	16Kバイト	0C000h	1Kバイト	007FFh
R5F211x3SP, R5F211x3DSP, R5F211x3DD, R5F211x3DDD	12Kバイト	0D000h	768バイト	006FFh
R5F211x2SP, R5F211x2DSP, R5F211x2DD, R5F211x2DDD	8Kバイト	0E000h	512バイト	005FFh

x: 4(R8C/14), 5(R8C/15), 6(R8C/16), 7(R8C/17)

図3-1 R8C/14～R8C/17グループのメモリ配置図

表3-1 SFR領域の一覧(空欄および0100h~01B2h番地,01B8h~02FFh番地は予約領域.アクセス不可.Xは不定)

番地	レジスタ	シンボル	リセット後の値
0000h			
0001h			
0002h			
0003h			
0004h	プロセッサ・モード・レジスタ0	PM0	00h
0005h	プロセッサ・モード・レジスタ1	PM1	00h
0006h	システム・クロック制御レジスタ0	CM0	01101000b
0007h	システム・クロック制御レジスタ1	CM1	00100000b
0008h			
0009h	アドレス一致割り込み許可レジスタ	AIER	XXXXXX00b
000Ah	プロテクト・レジスタ	PRCR	00XXX000b
000Bh			
000Ch	発振停止検出レジスタ	OCD	00000100b
000Dh	ウォッチ・ドッグ・タイム・リセット・レジスタ	WDTR	XXh
000Eh	ウォッチ・ドッグ・タイム・スタート・レジスタ	WDTS	XXh
000Fh	ウォッチ・ドッグ・タイム制御レジスタ	WDC	000XXXXXb
0010h	アドレス一致割り込みレジスタ0	RMAD0	00h 00h X0h
0011h			
0012h			
0013h			
0014h	アドレス一致割り込みレジスタ1	RMAD1	00h 00h X0h
0015h			
0016h			
0017h			
0018h			
0019h			
001Ah			
001Bh			
001Ch	カウンタ・ソース保護モード・レジスタ	CSPR	00h
001Dh			
001Eh	INT0 入力フィルタ選択レジスタ	INT0F	XXXXX000b
001Fh			
0020h	高速オンチップ・オシレータ制御レジスタ0	HRA0	00h
0021h	高速オンチップ・オシレータ制御レジスタ1	HRA1	出荷時の値
0022h	高速オンチップ・オシレータ制御レジスタ2	HRA2	00h
0023h			
0024h			
0025h			

002Fh			
0030h			
0031h	電圧検出レジスタ1 <sup>(注1)</sup>	VCA1	00001000b
0032h	電圧検出レジスタ2 <sup>(注1)</sup>	VCA2	00h <sup>(注2)</sup> 01000000b <sup>(注3)</sup>
0033h			
0034h			
0035h			
0036h	電圧監視1回路制御レジスタ <sup>(注1)</sup>	VW1C	0000X000b <sup>(注2)</sup> 0100X001b <sup>(注3)</sup>
0037h	電圧監視2回路制御レジスタ <sup>(注4)</sup>	VW2C	00h
0038h			
0039h			
003Ah			
003Bh			
003Ch			
003Dh			
003Eh			
003Fh			
0040h			
0041h			

番地	レジスタ	シンボル	リセット後の値
0042h			
0043h			
0044h			
0045h			
0046h			
0047h			
0048h			
0049h			
004Ah			
004Bh			
004Ch			
004Dh	キー入力割り込み制御レジスタ	KUPIC	XXXXX000b
004Eh	A-D 変換割り込み制御レジスタ	ADIC	XXXXX000b
004Fh	SSU 割り込み制御レジスタ	SSUAIC	XXXXX000b
0050h	コンペア1 割り込み制御レジスタ	CMP1IC	XXXXX000b
0051h	UART0 送信割り込み制御レジスタ	S0TIC	XXXXX000b
0052h	UART0 受信割り込み制御レジスタ	S0RIC	XXXXX000b
0053h			
0054h			
0055h			
0056h	タイマX 割り込み制御レジスタ	TXIC	XXXXX000b
0057h			
0058h	タイマZ 割り込み制御レジスタ	TZIC	XXXXX000b
0059h	INT1 割り込み制御レジスタ	INT1IC	XXXXX000b
005Ah	INT3 割り込み制御レジスタ	INT3IC	XXXXX000b
005Bh	タイマC 割り込み制御レジスタ	TCIC	XXXXX000b
005Ch	コンペア0 割り込み制御レジスタ	CMP0IC	XXXXX000b
005Dh	INT0 割り込み制御レジスタ	INT0IC	XX00X000b
005Eh			
005Fh			
0060h			
007Fh			
0080h	タイマZ モード・レジスタ	TZMR	00h
0081h			
0082h			
0083h			
0084h	タイマZ 波形出力制御レジスタ	PUM	00h
0085h	プリスケアラZ	PREZ	FFh
0086h	タイマZ セカンダリ	TZSC	FFh
0087h	タイマZ プライマリ	TZPR	FFh
0088h			
0089h			
008Ah	タイマZ 出力制御レジスタ	TZOC	00h
008Bh	タイマX モード・レジスタ	TXMR	00h
008Ch	プリスケアラX	PREX	FFh
008Dh	タイマX	TX	FFh
008Eh	タイマ・カウンタ・ソース設定レジスタ	TCSS	00h
008Fh			
0090h	タイマC	TC	00h 00h
0091h			
0092h			
0093h			
0094h			
0095h			
0096h	外部入力許可レジスタ	INTEN	00h
0097h			

注1: ソフトウェア・リセット, ウォッチ・ドッグ・タイム・リセット, 電圧監視2リセットでは変化しない 注2: ハードウェア・リセットの場合  
 注3: パワー・ONリセット, 電圧監視1リセットの場合 注4: ソフトウェア・リセット, ウォッチ・ドッグ・タイム・リセット, 電圧監視2リセットではb2, b3は変化しない