

[第11章]

ピン数の少ないPICにメモリなどをつなぐ機構が用意されている

SSP (Synchronous Serial Port) を使 って周辺デバイスを拡張する

見
本

PICは、装置内またはボード内の周辺デバイスまたはマイクロコントローラとの間の通信に役立つ同期シリアル通信ポートをもっています。本章では、周辺デバイスとしてデータの保存に使えるEEPROMを例にしてPICのSSPについて説明します。

11-1 SSPにはSPIとI²Cの二つのモジュールがある

SSPにはフィリップス社のI²C(Inter IC Communication)とモトローラが提唱したSPI(Serial Peripheral Interface)の二通りが用意されています。共に名が示すようにボード内、または装置内のデバイス間の通信を行うものです。メモリなども以前はパラレルの接続が普通で、4ビット、8ビットのバスにそれぞれのデバイスが接続されていました。

EEPROMなどを使うと、大量のデータを保存できますが、小型化を考えれば、ピン数の少ないデバイスを利用できると、コンパクトにハードウェアを設計することができます。この部分でシリアル通信を行えば、制御信号も含めて数本の信号線で通信ができるようになります。

このアイコンは、章末に用語解説があります

I²Cモード

図11-1にI²Cの構成を示します。マスタになるデバイスからのSCL①のクロック信号とSDA①のデータ用の2本の信号線だけを用いることで、近距離のデバイス間通信に対応しています。この2本の信号線にぶら下がっている複数のスレーブに対しては、デバイスごとにアドレスを決め、スレーブが自己宛のアドレスのデータを検出できるようになっています。アドレスは7ビット・モードと10ビットのアドレス・モードがあり、規格上、最大で1024のスレーブも接続できるようになっています。

I²Cの場合は、ネットワークのバス上に複数のマスタが存在することも許されています。PICのI²Cモードもこの複数のマスタが同一バスに存在するマルチ・マスタに対応しています。一つのネットワークに一つのマスタしか存在しないシングル・マスタの場合、ネットワークの管理はすべてマスタが行います。

複数のマスタが存在する場合は、複数のマスタが同時にバスを要求した場合に優先順位を決める手順などが用意されています。優先順位の低いマスタはスレーブとなり、バスの空くのを待ちます。この複数のマスタをもつシステムをマルチ・マスタとっています。同じネットワークの配下ににらみをきかせるバスが複数あるわけですから、バス間の調停が増えて処理は複雑になります。

この印は頁右上に略語の語源の説明があります

複数のマスタがバス上に存在するが、送受信を行う場合はマスタになるのは一つだけ。そのため、送受信開始にはマスタ間の優先順位の調停など、マルチ・マスタは手順が複雑になる

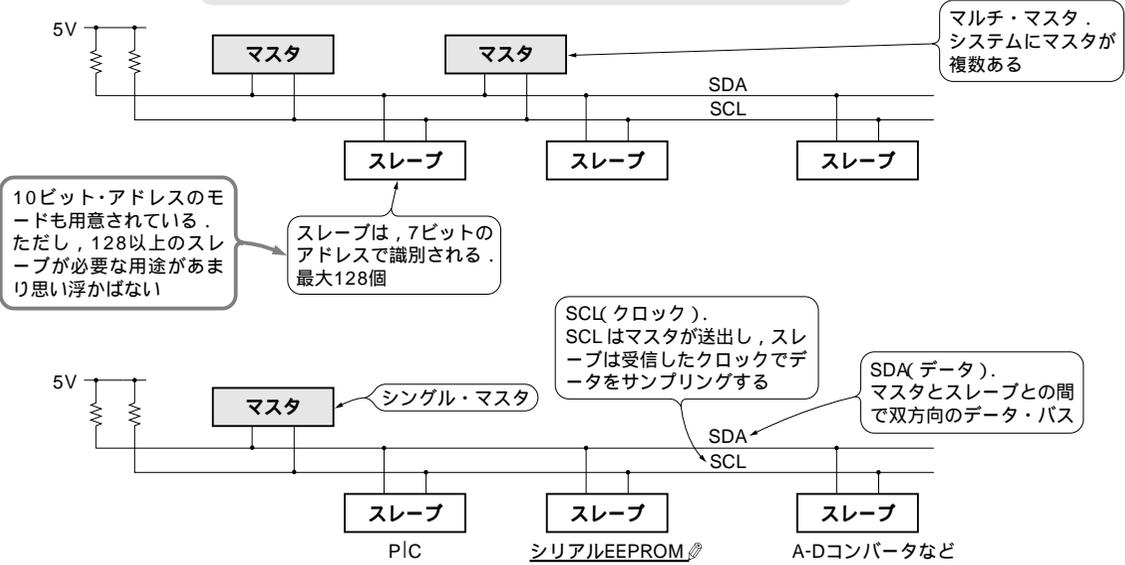


図 11-1 I²Cの基本構成

バス上に複数のマスタが存在するマルチ・マスタとマスタが一つしかないシングル・マスタがある。

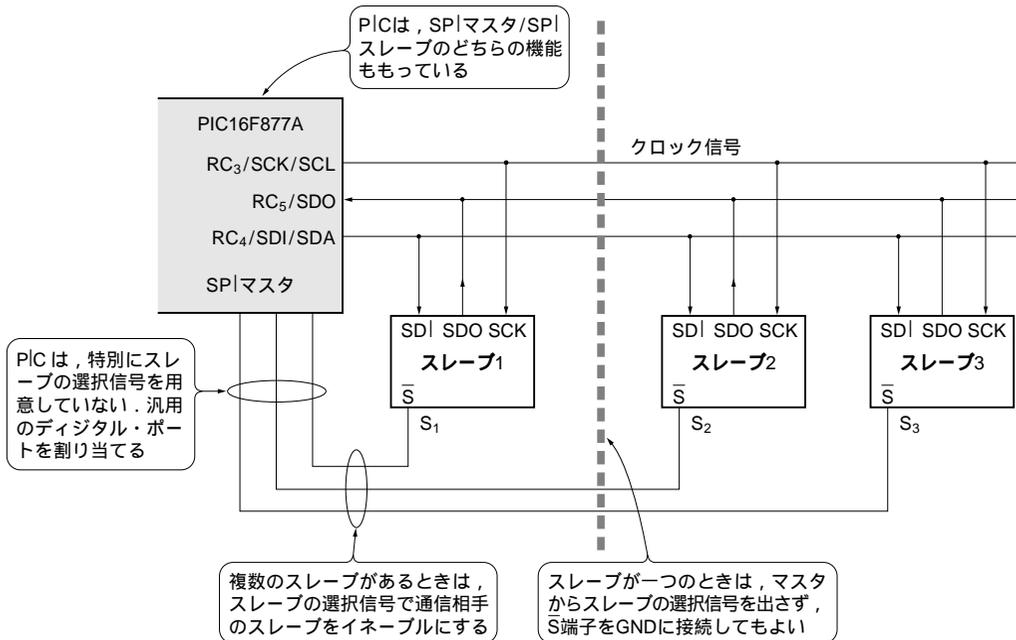


図 11-2 SSP モジュールのSPI モードでの接続

SPI モード

図 11-2 に SPI の例を示します。クロックと送受信の信号線を用いて、クロックに合わせてデータの送受信が同時に行えます。複数のスレーブがある場合、マスタから通信相手を選択するための信号も用意されています。しかし、スレーブの数だけ選択信号が必要になるので、あまり多くのスレーブは利用できません。

本章では、PIC に内蔵されている I²C について説明し、具体的な通信の様子を 16F877A とシリアル EEPROM との間で確認します。確認はテスト・ボード上に 256K ビット (32K バイト) のシリアル EEPROM を搭載して通信プログラムを作り、I²C 経由でメモリの読み書きを行い確認します。SPI については本章の終わりに概要を説明しておきます。

11-2 I²C について

この規格はフィリップス社から提案され、ボード内のデバイス間の通信として広く利用されています。この I²C は図 11-3 に示すように、SDA と SCL の 2 本のバスに複数のマスタと多くのスレーブ・デバイスを接続し、マスタ・デバイスの管理下でデータの交換を行います。

スレーブとして利用する EEPROM などでは、A₂ ~ A₀ の 3 ビットもしくは A₁, A₀ の 2 ビットのアドレス端子が用意しており、これらの端子を 5V またはグラウンドに接続して、個々のデバイスのアドレスを設定できます。EEPROM の場合、上位のアドレス A₆ ~ A₃ は内部で 1010 と固定された値になっています。

伝送速度

伝送速度はクロックの周波数で決まります。I²C の仕様には、1992 年 I²C V1.0 では標準モードの 100 kbps とファースト・モードの 400 kbps の 2 種類あり、1998 年に出た V2.0 では 3.4 Mbps のハイ・スピード・モードが追加されています。PIC の場合は、3.4 Mbps のハイ・スピード・モードに対応していませんが、マ

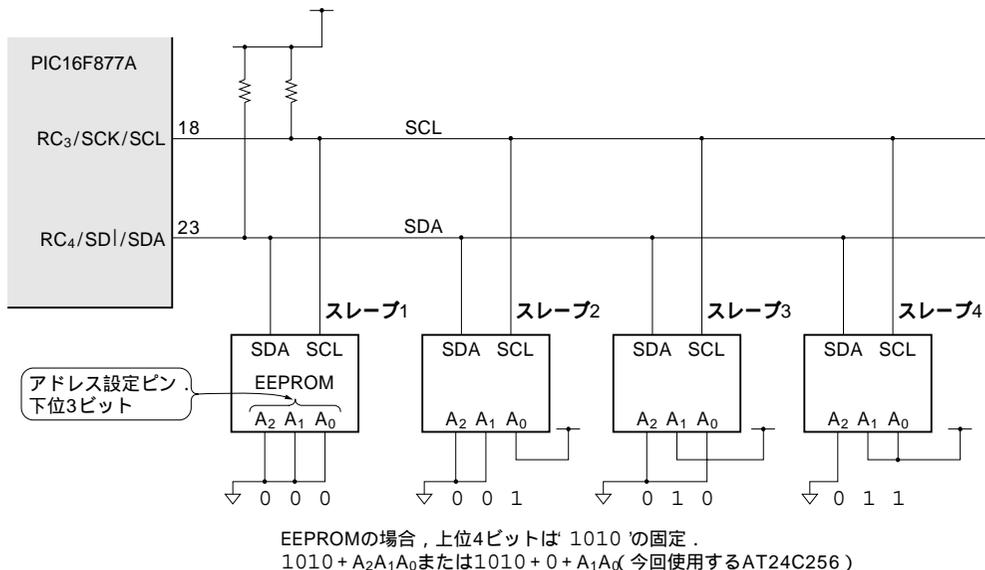


図 11-3 I²C は、スレーブにアドレスが設定されている

ニユアル上は1 MHzの記述まであります。後述しますが、1.25 MHzのボーレートでも動作しました。

伝送速度を決めるクロックは、マスタになるデバイスが送出します。このクロックは、システム・クロックからボーレート・ジェネレータで分周して作成されます。このボーレートはSSPADDレジスタ[93h, 同期シリアル・ポート(I²Cモード)アドレス・レジスタ]の下位7ビットに設定する値とPICのシステム・クロックの発振周波数で決まります。SSPADDレジスタは、PICがスレーブ・モードのときにはスレーブのデバイス・アドレスがセットされます。しかし、マスタ・モードでは自分自身のデバイス・アドレスはないので、上記のようにボーレート設定の分周値をセットします。

設定値の値は次の式で与えられます。

$$\text{SSPADDレジスタへの設定値} = (F_{\text{Osc}} / \text{伝送速度}) / 4 - 1$$

〔 F_{Osc} : PICのシステム・クロック原発振周波数 [kHz]
伝送速度 : クロックの周波数 [kHz] 〕

今回のテストでは、 $F_{\text{Osc}} = 10 \text{ MHz}$ で、標準モードの100 kHzと、そのほかに1 MHzくらいのクロックで動作させることとして、設定値を24と2(1.25 MHz動作)の二通りでテストしてみました。

I²Cについては、デバイスのデータ・シート以外にマイクロチップ・テクノロジー社のアプリケーション・ノートAN735 Using the PICmicro MSSP Module for Master I²C Communicationsがあります。16F87XAのデータ・シートより説明が詳しいので、必要に応じて参照してください。

基本的な伝送の手順

繰り返しの説明になりますが、マスタとスレーブはSDAの信号線で情報交換のためのデータと、データの受け渡しのための制御データの交換を行います。SDA上のシリアル・データは、マスタがデータの交換に合わせて送出するクロックで特定していきます。

マスタはバスをスタート・コンディションにして通信の開始を宣言する

SDA, SCLのバスはアイドル状態では共に“H”になっています。図11-4に示すようにSCLが“H”の状態ではSDAを“L”にすることでスタート・コンディションが宣言されます。複数のマスタがある場合はバ

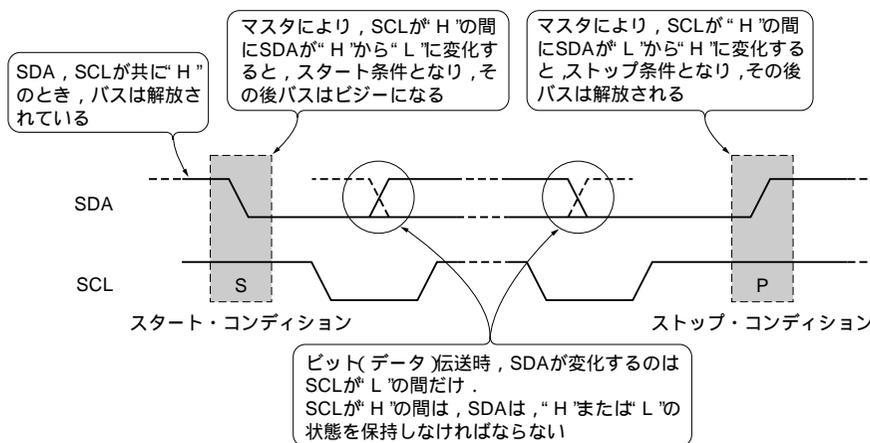


図11-4⁽¹⁾ スタート・コンディションとストップ・コンディション

I²Cの通信は、スタート・コンディションで始まり、ストップ・コンディションで終わる。

スの調停が行われ、優先権を得たマスタがバスを獲得し通信処理を開始します。

通信処理が完了すると、ストップ・コンディションを開始し、SCL が“ H ”の状態では SDA が“ L ”から“ H ”に変化し SCL、SDA が共に“ H ”になってストップ・コンディションを完了します。

このスタート・コンディションから伝送処理、ストップ・コンディションの期間中、バスは Busy となり、ほかのマスタはスタート・コンディションを開始できません。伝送が終わり、ストップ・コンディションが完了すると、その後バスが開放されます。今回は、複雑になりますので、マルチ・マスタについての説明は割愛します。

スタート・コンディションとストップ・コンディション以外(つまり、データを送ったりするとき)は、SDA は SCL が“ L ”のときのみ変化でき、SCL が“ H ”の間は状態を維持します。データの“ H (1)”, “ L ”(0)は SCL の“ H ”のタイミングで検出されます。

マスタは通信相手のスレーブを指定するアドレスを送出する

スタート・コンディションの後、マスタは、図 11-5 に示すように $A_6 \sim A_0$ の 7 ビットでスレーブのアドレスとリード・ライトを示す R/W ビット(b_0)をバスに送信します。スレーブのデバイスは、バスのスタート・コンディション後、自分宛のアドレス・メッセージがないかバスを監視しています。

自分宛のアドレス・メッセージが見つかったとき、そのスレーブはバスに ACK (Acknowledge: 受領を知らせる) ビットを返します。これはアドレス・メッセージの 8 ビットの後にマスタからの SCL に合わせて SDA を“ L ”にします。アドレス・メッセージの b_0 の R/W が 0 のときは、以後のデータがマスタからスレーブへの通信となります。R/W が 1 のときは、以後、スレーブからマスタへデータが送られます。PIC では、この ACK の送信はハードウェアが対応しています。

データ交信の基本的な手順

図 11-6 にデータ交信の基本的な手順を示します。マスタからスレーブへの送信の場合はスタート・コンディションに続き、スレーブ・アドレスと R/W = 0 を出力し、スレーブからの ACK を待ちます。スレーブは自分宛のアドレスがあれば自分のアドレスと一致したら、R/W = 0 を確認して ACK を戻し、データの受信を待ちます。マスタはスレーブからの ACK を受信すると、スレーブにデータを送信します。スレーブは 1 データ受け取るごとに ACK (SDL = “ L ”) を返します。データのある間これを繰り返します。最後のデータを送信し、ACK 受信すると、マスタはバスをストップ・コンディションにして通信を終了し、バスを開放します。

同様に、マスタがスレーブからデータを受信する場合は、図 (b) に示すようにスタート・コンディション、アドレス、R/W = 1 のビットを送出し、スレーブからの ACK を待ち、引き続きデータの受信を待ちスレーブからのデータを受信すると、マスタからスレーブに ACK を送信し、全データの送信が完了す

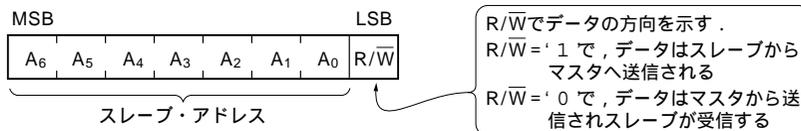


図 11-5⁽¹⁴⁾ 7 ビット・アドレス・モードでの開始バイト

マスタからスレーブに送信する最初のバイト。この開始バイトは、必ずマスタからスレーブに送信する。 $b_7 \sim b_1$ の 7 ビットでスレーブのアドレスを指定し、 b_0 ビットで R/W の指定を行う。

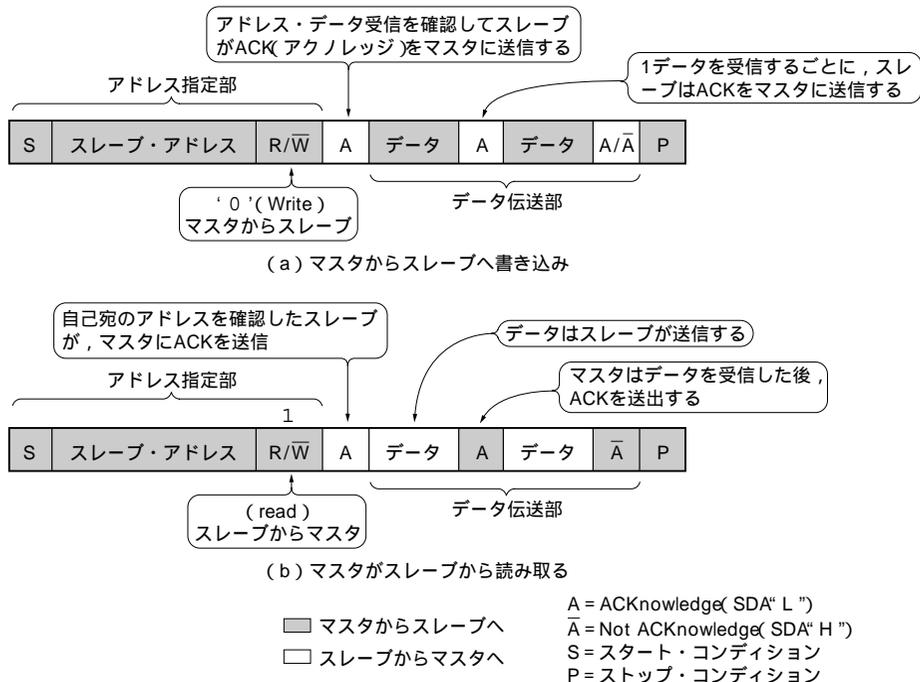


図 11-6(14) 送受信データの基本的なやり取り

るまで待ち、最後のデータを受信し、NACK(Not ACKnowledge)を返すことでバスをストップ・コンディションにし、バスを開放して通信を終えます。

R/W = ' 1 ' のときは、最後のデータを受けたあとマスタはNACK(SDA = " H ")を返送し、ストップ・コンディションを開始します。

11-3 PICのSSPモジュールを利用すると

上記の作業を、具体的に16F877AのSSPモジュールを利用して確認してみます。スレーブにはシリアルEEPROMの24C256(ATMEL製)を用います(秋月電子通商の通販で入手)。一連の流れを理解すると、I²Cを用いてEEPROMの読み書きが行えるようになります。

EEPROMとの接続

24C256は256Kビットのメモリで32Kバイトの外付けのメモリとして利用できます。ピン配置を図11-7に示します。アドレス端子は2ピン用意されているので、同じ種類のを4個(00, 01, 10, 11)まで増設できます。通常は一つで十分ですが、5個以上増設する場合でも、アドレス端子が3ピンのデバイスを用いれば可能です。

今回は、A₀, A₁のアドレス端子は共にグラウンドに接続し' 0 'として、スレーブ・アドレスは50hとします。しかし、マスタからアドレスの送信は1ビット左にシフトしてb₇ ~ b₁を割り当てますから、実際は0A0h(R/W = ' 0 ' の場合), 0A1h(R/W = ' 1 ')のようになります。WPの7番ピンはライト・プロテクトの機能で、V_{CC}に接続しておくとき書き込み禁止になります。ここでは読み書きを行うので、グラウ