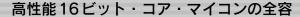
## 第3章



# PIC18F452の機能を理解する

今回メインで使用する16ビット・コアのPIC, PIC18F452の機能を簡単に説明します.いろいろなモジュールがぎっしり内蔵されていて,使いこなすのは大変ですが,すべての機能を使うということはなかなかありません.最初のうちはどういう機能があるかということを一通り見ておいて,実際に使うときにPICのデータ・シートなどと併せて読み返してみるのがよいでしょう.

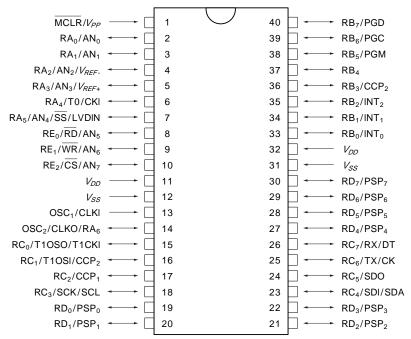


図3-1(1) PIC18F452のピン・レイアウト 18F452は14ビット・コアの16F877とピン・コンパチブルなため,差し替えて使える場合がある.ただし,プログラムはバイナリ・コード(HEXAファイル) レベルでの互換性はない.

#### 概要

PIC18FXX2は1ワードが16ビットの<u>RISC型</u> ② マイコン・チップです.PIC18F452は,1ワードが14ビットのPIC16F877と同じピン配列で,置き換えも可能です.ただし,ワード長が違う,内蔵モジュールやレジスタ構成が拡張されているなどの理由のため,プログラムの<u>バイナリ・コード</u> ② には互換性がありません.プログラム・メモリのサイズはワード長換算で16F877の2倍あり,8ビットのハードウェア乗算器も内蔵しています(図3-1).

ここでは, PIC18F452を中心に主な機能を一通り説明します.

## 3-1 動作させるための基本部分

## 電源

動作可能な電源電圧は2.0V ~ 5.5V と広範囲です.電池で駆動させるのにも好都合です.ただし,電源電圧を低くすると最高クロック周波数も低くなります.

通常,安定化した電源が必要ですが,安定化電源は三端子レギュレータICなどを用いて簡単に作れます.

#### リセット

パワー・オン・リセット Ø (POR) 回路が内蔵されているため,通常,リセット端子 (MCLR) は1本の抵抗器を通して(または直接)電源へ接続するだけで済みます.ただし,立ち上がりの遅い電源を使う場合は,規定電圧に達してからリセットが解除されるように,図3-2のような遅延回路を付ける必要があります(ある程度の時間の遅延回路はパワーアップ・タイマとして内蔵されている).

また,ブラウン・アウト・リセット(BOR)回路が内蔵されていて,動作中に何らかの理由で電圧が異常に下がった場合,自動的にリセットがかかります.これは,動作保証外の電圧でPICの動作に異常が起き, 暴走するのを防ぐために役立ちます.この機能は,コンフィギュレーション・ワードにより使用の有無を設定できます.

## ウォッチ・ドッグ・タイマ(WDT)

プログラムが暴走して正常に動作していない場合,これを検出しリセットをかけるための機構です.プログラム中で規定時間以内の間隔でウォッチ・ドッグ・タイマ(WDT)をリセットする処理を入れておき,

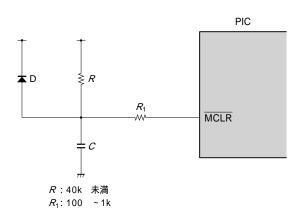


図3-2 外部パワー・オン・リセット回路電源の立ち上がりが遅い場合に必要な外部リセット回路.電源投入時にRとCの充電回路でMCLR端子が"H"レベルに立ち上がるのを遅延させる.ダイオードは電源が切れたときに速やかにコンデンサを放電させるためのもの.

正常に動作している場合はWDTがタイムアップする前にリセットされるようにしておきます.異常が発生してWDTにリセットがかからないと、WDTがタイムアップしてPICは強制的にリセットされます.

WDT用のクロックは独立したRC発振器から供給されるため,システム・クロックが停止していても,WDTは働きます.また,18FXX2は一部を除く16シリーズと違って,WDT専用のポストスケーラをもっています.

WDTのタイムアップ時間はWDT用ポストスケーラの設定値で指定できますが,これはコンフィギュレーション・ワードで設定します.また,WDTの使用の有無は,コンフィギュレーション・ワードまたはWDTCON レジスタで設定できます.

#### クロック

発振回路が内蔵されていて,発振タイプがXT, HSなどのときはクロック端子 $(OSC_1,OSC_2)$ にクリスタル(水晶発振子)またはレゾネータ(セラミック発振子)とコンデンサを接続するだけで動作します.

接続できる発振子の周波数は最高40MHzです。また、内蔵のPLL(Phase Locked Loop)を有効にすると、PIC内部で周波数が4倍になります。ただし、この場合に接続できる発振子は最大10MHzとなり、このときのシステム・クロックは40MHzになります。PICの最高クロック周波数は電波の領域ですが、外部発振子の周波数を低くできると周辺へのEMI(Electromagnetic Interference:電磁波障害)の軽減が望めます。

クロック・タイプがECの場合,クロック・ピン $(OSC_1)$ にクロック信号を直接入力することができます.高精度クロック・モジュールをここに接続すると正確な時計が作れます.また, $OSC_2/CLIO/RA_6$ ピンからは, $OSC_1$ に入力されたクロックの1/4の周波数のクロックを取り出すことができます.なお,ECIOタイプに設定すると, $OSC_2/CLIO/RA_6$ ピンは汎用の入出力ポート $RA_6$ として使用できます(表3-1,図3-3). PICを低速で動作させると消費電力が小さくなるため,作るものによってはあえてクロック周波数を低くする場合もあります.

18FXX2は本クロック(プライマリ・クロック)とは別にセカンダリ・クロックを用意して,切り替えて使うこともできます.これは待機中にクロック周波数を低くして,消費電力を抑えるのに有効です.

## パワーダウン(スリープ)モード

PICにはパワーダウン・モードといって, PICを休止(スリープ)状態にする機能があります.このモードのときはクロックが停止し,消費電力は極端に少なくなります.この状態は,次のイベントで解除されます.

MCLR端子が"L"に設定されて, PICにリセットがかかったとときウォッチ・ドッグ・タイマがタイムアップしたとき

次のいずれかの割り込みが発生したとき

- ▶ 外部割り込み(INT0, INT1, INT2)
- ▶ RB 状態変化割り込み
- ▶ペリフェラル割り込み(CCP割り込み, A-D変換完了割り込みなど)
  TMR0オーバフロー割り込みなど,一部の割り込みはスリープ・モードを解除するイベントにはなりません.また,設定状況によっては解除条件にならない割り込み要因もあります.

表3-1 発振タイプ 18F452の発振タイプとOSC $_2$ /CLKO/RA $_6$ ピン(14)の用途の一覧表.RCIOまたはECIOタイプのときは同ピンは汎用I/Oポー トRA<sub>6</sub>として使用できる.発振タイプはコンフィギュレーション・ビットで設定する.

発振タイプ		OSC <sub>2</sub> /CLKO/RA <sub>6</sub> ピン
LP	ローパワー・クリスタル( 200kHz以下 )	OSC <sub>2</sub>
XT	クリスタル/レゾネータ( 4MHz以下 )	OSC <sub>2</sub>
HS	ハイスピード・クリスタル/レゾネータ	OSC <sub>2</sub>
HS+PLL	ハイスピード・クリスタル/レゾネータ PLL使用( 4倍 )	OSC <sub>2</sub>
RC	RC発振	CLKO( クロック周波数/4 出力 )
RCIO	RC発振( I/O )	RA <sub>d</sub> (汎用I/O)
EC	外部クロック	CLKO( クロック周波数/4 出力 )
ECIO	外部クロック( I/O )	RA <sub>(</sub> , 汎用I/O )

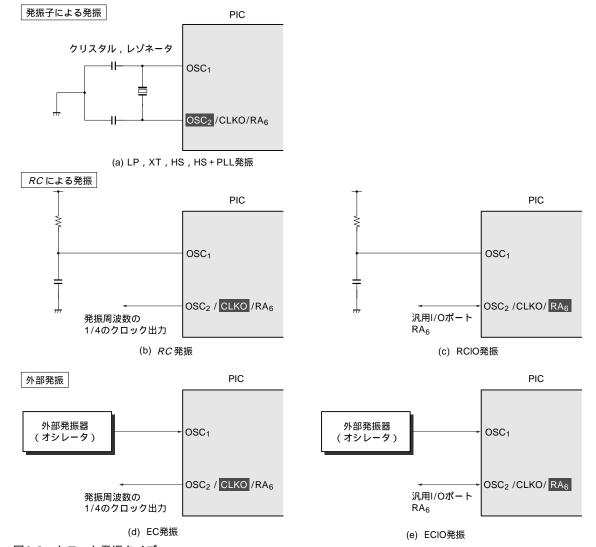


図3-3 クロック発振タイプ 18F452で使えるクロック発振タイプ.このタイプはコンフィギュレーション・ビットで設定する.

## 3-2 メモリ空間

## プログラム・メモリ(ROM)

プログラムを格納する EEPROM (フラッシュ ROM) です.18F452 には32K バイト実装されていますが, 18F452 は1ワード (マシン・コードでの命令の最小ビット幅) が16 ビットなので, 16K ワードということになります.ワード数で単純に比べると,16F877の2倍の容量となります.

この領域は通常は読み出し専用で書き換えることはありませんが,デバッガなどの特殊な用途ではプログラムから書き換えられることもあります.

### データRAM

変数などを格納する書き換え可能なメモリです.この領域のことをPICではGENERAL PURPOSE REGISTER FILE(汎用レジスタ・ファイル)と呼びます.RAM領域は最大256バイトのバンクが複数集まったものになっていて,変数をアクセスする場合は,バンクを切り替えながらアクセスしなければなりません.

しかし,C言語を使う場合は連続で大きな領域を使う場合以外,とくに意識する必要はありません.

#### スペシャル・ファンクション・レジスタ(SFR)

内蔵モジュールやPICの動作などを設定するレジスタ類を,PICではSPECIAL FUNCTION REGISTER (SFR)と呼びます.このレジスタはデータRAMと同じメモリ空間にマッピングされていて,データRAMと同じように読み書きができます.アドレスが違うだけと考えてください.こちらも,データRAMと交互にアクセスする場合などはバンク切り替えが必要な場合がありますが,C言語を使う場合は意識する必要はありません.

本書で単にレジスタという場合は,このSPECIAL FUNCTION REGISTER(SFR)のことを指します(図3-4).

## コンフィギュレーション・ワード(コンフィギュレーション・レジスタ)

個別にはコンフィギュレーション・ビットと呼ばれます.

PLLの使用可否やLVP(低電圧プログラム)モードの使用の有無,コピー・プロテクトの設定やクロックの発振タイプなど,PICが動作する前に決まっていなければならない設定が書き込まれます.コンフィギュレーション・ワードは,PICプログラマでプログラムを書き込む際にプログラムと同時に書き込まれ,PICが動作しているときには通常の方法では書き換えはできません.主なビットの説明はAppendix Eを参照してください.

#### データEEPROM

書き換えができる不揮発性(電源を切ってもデータが保持される)メモリが内蔵されています.ある手順で書き込みできる状態に設定して、対象アドレスを指定し、そこに1バイトのデータを書き込むというような操作が必要です.これはプログラムが暴走したときに、誤ってEEPROMのデータが書き換えられないようにするためです.Cコンパイラにはライブラリ関数として、読み書きのための関数が用意されてい

ることが多いため,それを使えばこの手順は意識する必要はありません.

読み書きは普通のメモリ・アクセスとは違い,アドレスを指定し,そこから1バイトずつデータを取り出す,またはデータを書き込むというようなアクセス方法をとります.

## ハードウェア乗算器∅

18FXX2シリーズには、16シリーズにはないハードウェア乗算器が内蔵されています.これは8ビット×8ビットの乗算器で、符号なしの場合の乗算は1命令サイクルで実行できます.ソフトウェアで実行する場合は69命令サイクル必要ということなので、いかに高速で演算できるかがわかります.

FED WIZ-Cで展開されたアセンブリ・コードをちょっと調べてみたところ,ちゃんと掛け算命令に展開されていて,ハードウェア乗算器が使われていました.8ビットより大きいビット数の演算は,ソフトウェアとの組み合わせになりますが,すべてソフトウェアで実行するよりも高速で演算できます.

アドレス	レジスタ名	アドレス	レジスタ名	アドレス	レジスタ名	アドレス	レジスタ名
FFFh	TOSU	FDFh	INDF2	FBFh	CCPR1H	F9Fh	IPR1
FFEh	TOSH	FDEh	POSTINC2	FBEh	CCPR1L	F9Eh	PIR1
FFDh	TOSL	FDDh	POSTDEC2	FBDh	CCP1CON	F9Dh	PIE1
FFCh	STKPTR	FDCh	PREINC2	FBCh	CCPR2H	F9Ch	-
FFBh	PCLATU	FDBh	PLUSW2	FBBh	CCPR2L	F9Bh	-
FFAh	PCLATH	FDAh	FSR2H	FBAh	CCP2CON	F9Ah	-
FF9h	PCL	FD9h	FSR2L	FB9h	-	F99h	-
FF8h	TBLPTRU	FD8h	STATUS	FB8h	-	F98h	-
FF7h	TBLPTRH	FD7h	TMROH	FB7h	-	F97h	-
FF6h	TBLPTRL	FD6h	TMROL	FB6h	-	F96h	TRISE
FF5h	TABLAT	FD5h	TOCON	FB5h	-	F95h	TRISD
FF4h	PRODH	FD4h		FB4h	-	F94h	TRISC
FF3h	PRODL	FD3h	OSCCON	FB3h	TMR3H	F93h	TRISB
FF2h	INTCON	FD2h	LVDCON	FB2h	TMR3L	F92h	TRISA
FF1h	INTCON2	FD1h	WDTCON	FB1h	T3CON	F91h	-
FF0h	INTCON3	FD0h	RCON	FB0h	-	F90h	-
FEFh	INDF0	FCFh	TMR1H	FAFh	SPBRG	F8Fh	-
FEEh	POSTINC0	FCEh	TMR1L	FAEh	RCREG	F8Eh	-
FEDh	POSTDEC0	FCDh	T1CON	FADh	TXREG	F8Dh	LATE
FECh	PREINC0	FCCh	TMR2	FACh	TXSTA	F8Ch	LATD
FEBh	PLUSW0	FCBh	PR2	FABh	RCSTA	F8Bh	LATC
FEAh	FSR0H	FCAh	T2CON	FAAh	-	F8Ah	LATB
FE9h	FSR0L	FC9h	SSPBUF	FA9h	EEADR	F89h	LATA
FE8h	WREG	FC8h	SSPADD	FA8h	EEDATA	F88h	-
FE7h	INDF1	FC7h	SSPSTAT	FA7h	EECON2	F87h	-
FE6h	POSTINC1	FC6h	SSPCON1	FA6h	EECON1	F86h	-
FE5h	POSTDEC1	FC5h	SSPCON2	FA5h	-	F85h	-
FE4h	PREINC1	FC4h	ADRESH	FA4h	-	F84h	PORTE
FE3h	PLUSW1	FC3h	ADRESL	FA3h	-	F83h	PORTD
FE2h	FSR1H	FC2h	ADCON0	FA2h	IPR2	F82h	PORTC
FE1h	FSR1L	FC1h	ADCON1	FA1h	PIR2	F81h	PORTB
FE0h	BSR	FC0h	-	FA0h	PIE2	F80h	PORTA

図3-4<sup>(1)</sup> スペシャル・ファンクション・レジスタ一覧 PIC18F452の全レジスタの一覧、CPUやペリフェラルの機能などを設定するためのもの、16シリーズと違い,上位アドレス(F80h~FFFh)へマッピングされているが,設定によっては下位アドレス(080h~0FFh)へマッピングすることもできる、アドレスについては,C言語を使う場合は意識する必要はない。