

第1章

SIMetrix/SIMPLIS の特徴

～従来の回路シミュレータの欠点を研究しつくした～

SIMetrix/SIMPLIS の歴史

▶ SIMetrix 誕生

SIMetrix は、1992年に英国の Newbury Technology 社で産声をあげました。

これは回路図エディタと、米国カリフォルニア大学バークレー校が開発したシミュレータ SPICE3 とを統合したもので、当初は社内のアナログ回路設計コンサルティング業務に使用される非売品でした。

1995年に商用の SIMetrix が誕生します。1999年の Version 3.1で、バークレー版 SPICE の欠点だった収束性の低さが抜本的に改善されました。

このように、SIMetrix は比較的新しい SPICE 系シミュレータで、古くからある他の SPICE 系シミュレータ、SPICE2、SPICE3、Pspice、HSPICE などとも互換性があります。詳しくは1.5節を参照してください。

▶ SIMPLIS の統合

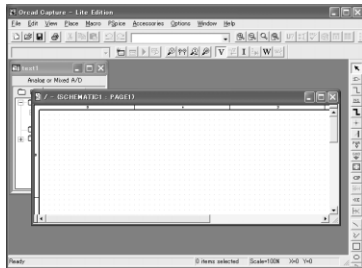
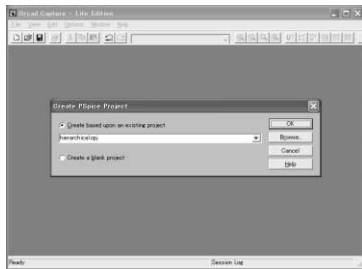
2002年に SIMetrix と SIMPLIS をパッケージにした SIMetrix / SIMPLIS Version 4.2 が生まれます。SIMPLIS は Transim 社で開発された電源回路用の高速シミュレータです。2003年に Newbury Technology 社は英国の CATENA グループ傘下に入り、SIMetrix / SIMPLIS は Version 4.5 になりました。2004年には Version 5.0 がリリースされています。

1.1 — 使い易い

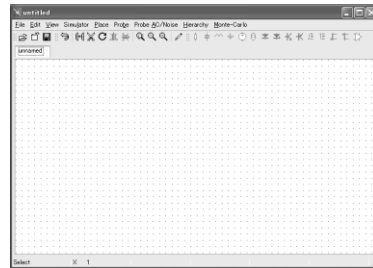
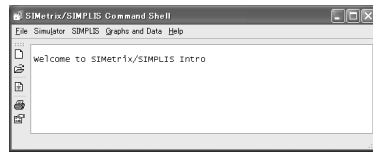
すぐに回路図を描き始めることができる

最近の SPICE シミュレータは、プリント基板のレイアウト・ツールなどが統合されており、機能の拡大を図ったものが増えています。しかし、そのようなシミュレータはソフ

図 1-1 SIMetrix 5.0/CQ は起動後すぐに回路図を描き始めることができる



(a) PSpice



(b) SIMetrix 5.0/CQ

トウェアが肥大化しており、起動が遅く操作も煩雑です。図 1-1(a) に示すように回路図を描く前に、プロジェクトの設定などの煩わしい手順を踏まねばなりません。

一方 SIMetrix 5.0/CQ は、それらを完全に一体化しているので、起動後すぐに回路図を描く状態になります(図 1-1(b))。また、定数(部品の値、トランジスタの型番など) の設定や解析の設定をすべてダイアログ・ボックスで行う一貫した操作手順になっているため、短時間で使い方を習得できます。

デバイス・モデルの組み込みや呼び出しが簡単

シミュレータはデバイス・モデルがないと動作しません。デバイス・モデルとは、トランジスタや IC などの電気的特性を規定するテキストです。具体的にはキーワード .MODEL または .SUBCKT で始まる文です。

デバイス・モデルを収めたファイルを「モデル・ライブラリ」、または単に「ライブラリ」といいます。一般に評価版シミュレータに付属するライブラリは貧弱です。ライブラリにないデバイスを使うには、そのデバイス・モデルをどこからか入手してネット・リストに書き込むか、シミュレータに組み込む必要があります。

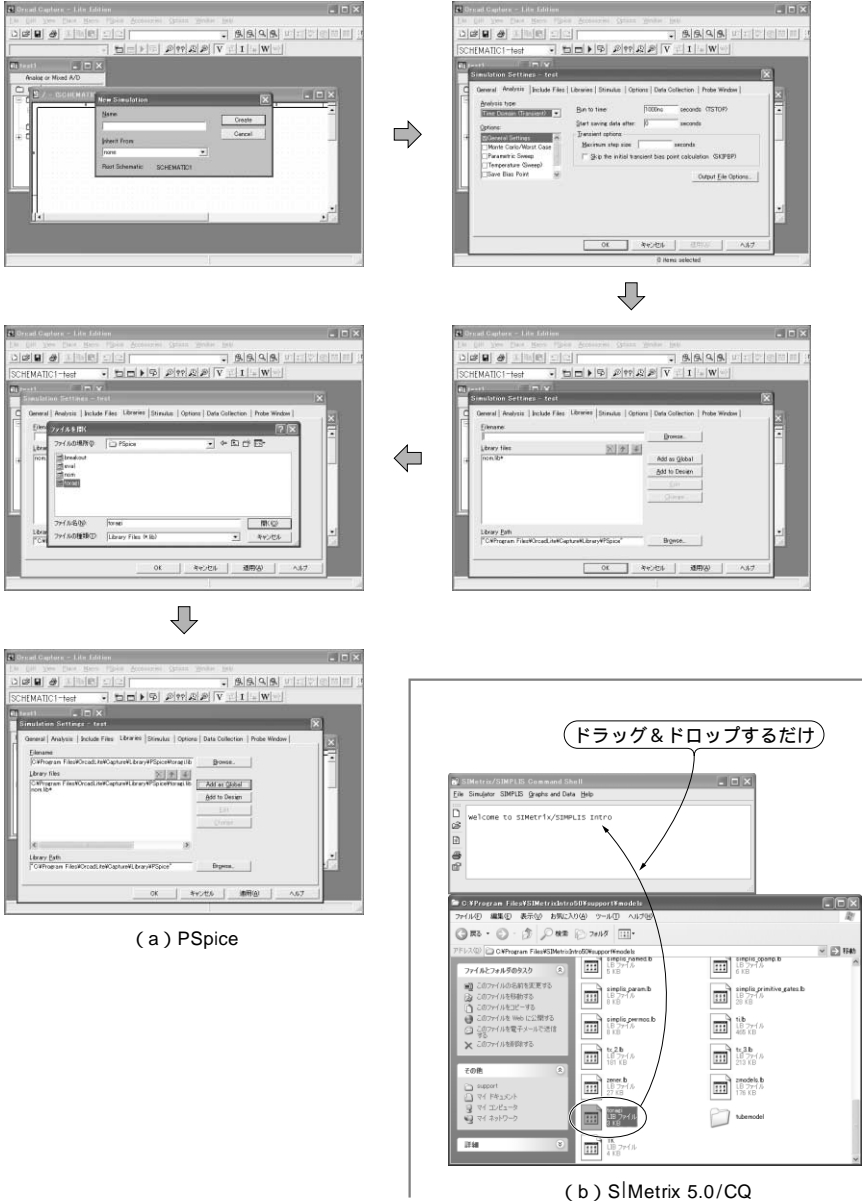
最近では、主要半導体メーカーが自社製品のデバイス・モデルをウェブサイトなどで公開しているので、デバイス・モデルの入手は容易です。しかし、たいいていの商用 SPICE シミュレータはデバイス・モデルやライブラリのインポート操作が複雑怪奇です(図 1-2(a))。デバイスにシンボル(回路図記号) を割り当てる操作までユーザが担わなければなりません。

一方、SIMetrix 5.0/CQ はインポート操作がとても簡単で、ライブラリ・ファイルをコマンド・シェルにドラッグ&ドロップするだけです(図 1-2(b))。SIMetrix 5.0/CQ は 23000 種類の市販デバイスのシンボル情報を書き込んだデータベース(a11.cat というファイル) があり、SIMetrix 5.0/CQ がシンボルを自動的に割り当てるので、ユーザはデバイス・モデルまたはモデル・ライブラリをインポートするだけでよいのです。

SIMetrix 5.0/CQ は回路図にデバイスを配置する操作も簡単です。デバイスがどのライブラリに収められているか探し回る必要はありません。例えば、数千種類の OP アンプ・モデルが複数のライブラリに分散していようと、[Select Device] ウィンドウを開き Opamps カテゴリをクリックすると、すべての OP アンプが一覧表示されます。その中から目的の OP アンプを選択するだけです。

図 1-2 モデル追加の手順

複雑な操作が必要なシミュレータが多いが、SIMetrix 5.0/CQ はとても簡単



(a) PSpice

(b) SIMetrix 5.0/CQ

1.2 機能が豊富

解析の種類が豊富

SIMetrix 5.0/CQは、SPICEで一般的な解析、つまりAC解析/DC解析/過渡解析/ポール・ゼロ解析/感度解析/雑音解析/温度解析/伝達関数解析/動作点解析はもとより、フーリエ解析/モンテカルロ解析/マルチステップ解析(パラメトリック解析を拡張したもの)/リアルタイム雑音解析などができます(図1-3)。とくにフーリエ解析の精度は突出しています。

充実したグラフ表示機能

グラフの拡大/縮小、座標軸の追加/削除、グラフ画面の追加/削除、カーソルによる値の読み取り、測定値の表示(電圧/電流/消費電力/周波数/-3dBカットオフ周波数/高調波ひずみ率など)が簡単にできます(図1-4)。

回路図にプローブ(マーカー)を貼り付けると、解析の途中経過が時々刻々グラフ表示されるので、時間を要するスイッチング電源のシミュレーションでも気を揉みません。解析終

図1-3 解析条件はこのダイアログで一括設定できる

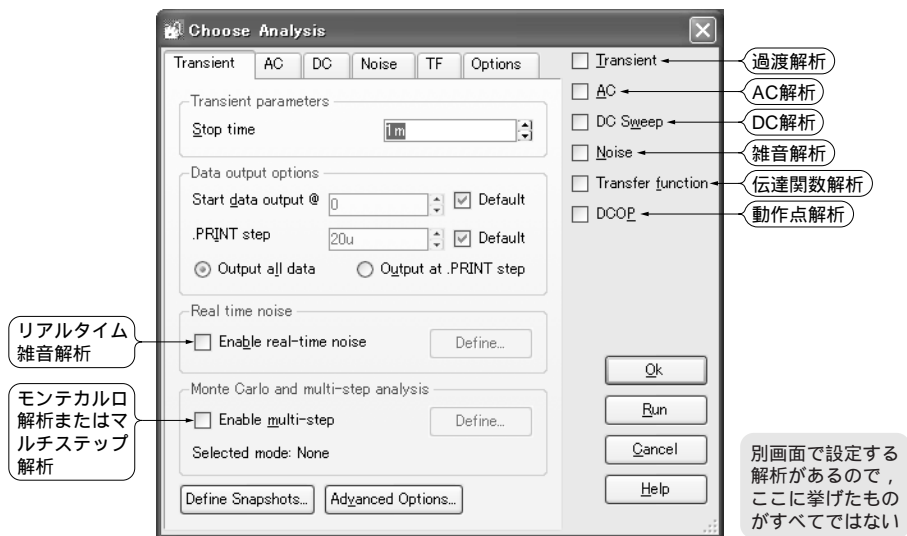
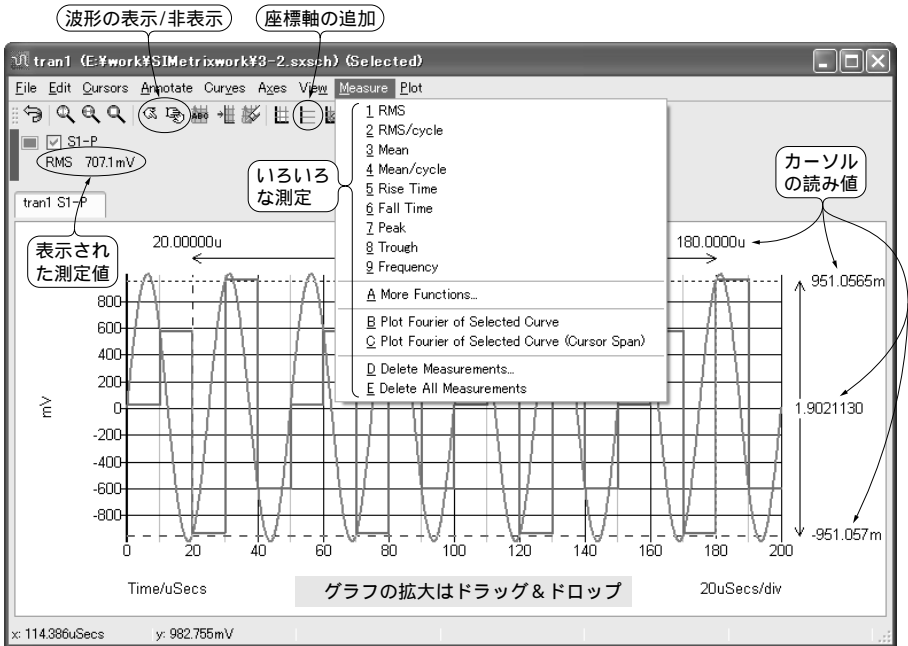


図 1-4 波形の表示だけでなく、実効値や平均値などさまざまな数値解析機能がある



了後は、回路図の任意のポイントの電圧・電流を1クリックでグラフに追加表示できます。

数式記述モデルを利用して大規模システムを解析できる

入力と出力の関係性を式で定義したビヘイビア・モデルを利用できます。例えば、オープン・ループ・ゲイン 120 dB、ゲイン帯域幅積 10 MHz の OP アンプのビヘイビア・モデルは次式で定義できます。

$$\frac{V_{out}}{V_{in}} = \frac{1E6}{1 + 0.01592 * s}$$

SIMetrix 5.0/CQ には回路規模制限があり、トランジスタは 20 個程度、マクロモデルの OP アンプは 4 個程度ですが、ビヘイビア・モデルの OP アンプならば 30 個ほど使えます。

非線形回路のビヘイビア・モデルもユーザが定義できます。出力電圧が 0 V / 5 V のコンパレータは、例えば次のように定義できます。

$$2.5 * (1 + \tanh(1E5 * V(N1)))$$

ただし、 $V(N1)$: ノードN1 ~ GND間電圧(入力電圧)
あるいは、組み込み関数を使い、次のように定義することもできます。

$IF(V(N1) > 0, 5, 0)$

ビヘイビア・モデルを使うと、大規模システムを高速にシミュレーションできます。

1.3 —収束性が良く高速

SIMetrix 5.0/CQの高速性

一般的なSPICEはスイッチング回路解析が得意ではない

ダイオード、トランジスタ、FETなどをスイッチとして使い、アナログ量をコントロールする回路をスイッチング回路と呼ぶことにします。具体的にいうと、スイッチング電源回路、パルス幅変調回路、スイッチト・キャパシタ回路、サンプル&ホールド回路などです。

SPICEは、一般的にこれらのスイッチング回路のシミュレーションが得意ではありません。そのため、スイッチング回路専用のシミュレータが存在しています。しかし、高精度の解析を行うためにはやはりSPICEに頼らざるを得ません。

SPICEシミュレータのベンダは、ユーザの要望に応えるべく収束性を高め、速度を上げる改良を続けています。動作点解析の収束性を高める「擬似過渡解析(Pseudo Transient analysis¹⁾)」、過渡解析の収束性を高める「ホモトピー法²⁾」などは大きな成果といえるでしょう。他にもさまざまな小技、大技があります³⁾⁴⁾。しかし、すべてのシミュレータが最新の技術(アルゴリズム)を採用しているわけではありません。実際、スイッチング回路をシミュレーションすると、シミュレータによって精度/収束性/速度に大差があります。

SIMetrixは、「擬似過渡解析」アルゴリズムの導入や種々の改良で、収束性と解析速度を飛躍的に高めています。

SIMetrixの収束性/高速性を調べてみる⁵⁾

図1-5のような回路を、いくつかの評価版シミュレータで解析しました。使用したSIMetrixはIntro 4.2版です。回路の細部は、シミュレータにより少し異なります。条件は以下のとおりです。

- ・ 過渡解析，最大ステップ幅5 ns，解析終了時間1 ms

図 1-5 速度と収束性の比較に使った回路

PWM方式D級オーディオ・パワー・アンプの機能等価回路。SPICEはこのようなスイッチング回路の解析が苦手で、解析に時間がかかる

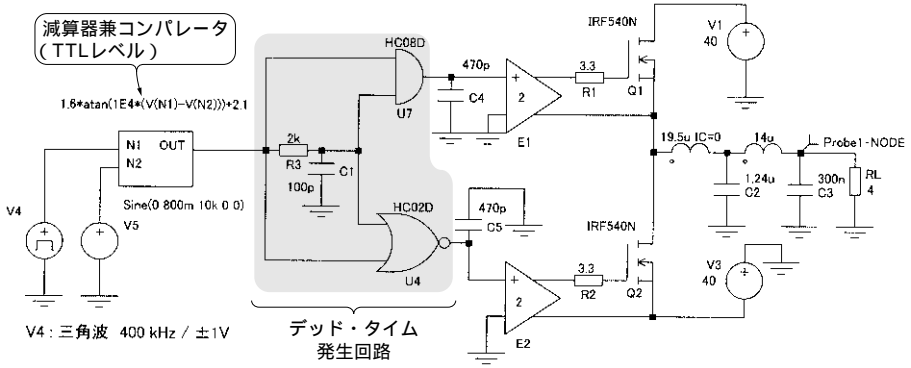


表 1-1 商用シミュレータ(評価版)の解析時間の比較

図 1-5 の回路の過渡解析で解析時間を比較する。相対精度 RELTOL を厳しくしていくと、解析できなくなるシミュレータもある。その点 SIMatrix は優秀！

シミュレータ	所要時間			
	RELTOL = 1E - 3	RELTOL = 1E - 4	RELTOL = 1E - 5	RELTOL = 1E - 6
SIMatrix	2分43秒	3分15秒	4分28秒	6分51秒
B2Spice A/D Ver.4 Trial	49分09秒	テストせず	テストせず	テストせず
PSpice Student Version 9.1	5分10秒	収束エラー	収束エラー	収束エラー
Micro-Cap 7 Demo Version	3分29秒	4分25秒	収束エラー	収束エラー
Circuit Maker Student v6.2c	2分26秒	3分50秒	収束エラー	収束エラー

- ・ 電圧精度 VNTOL = 1 μV
- ・ 電流精度 ABSTOL = 1 pA
- ・ 相対精度 RELTOL = 1E - 3 ~ 1E - 6
- ・ パソコンの仕様
 - ・ CPU : Celeron1.7GHz
 - ・ RAM : 256M バイト (DDR)
 - ・ HDD : 80G バイト, 7200 rpm (空き容量 70.4 G バイト)
 - ・ OS : Windows2000

解析結果を表 1-1 に示します。SIMatrix は抜群の収束性と高速性をもつことがわかりません。

SIMPLIS 5.0/CQの必要性

スイッチング回路を高速に解析できるツールSIMPLIS

SIMetrix 5.0/CQは前述のようにSPICEシミュレータの中でもきわめて高速ですが、それでもスイッチング電源の解析には長時間を要します。

SPICEは本質的に、スイッチング回路のAC解析(ゲイン/位相対周波数特性のシミュレーション)ができません。SPICEのAC解析は、無信号時に回路のすべての動作点が一意に定まる回路にしか適用できないからです。

DC-DCコンバータなどのループ・ゲインをSPICEでシミュレーションするには、第13章13.5節で例示するように「平均化」という技巧で、スイッチング回路をいったん線形回路に置き換えなければなりません。しかし、平均化を行うには洞察が必要です⁽⁶⁾⁽⁷⁾。駆け出しのエンジニアにこれを要求するのは酷に過ぎるでしょう。

この問題は、SIMPLIS 5.0/CQ(SIMulation for Piecewise-Linear System, 区分線形システムに向くシミュレーション)が解決してくれます。SIMPLIS 5.0/CQはダイオードやトランジスタなどの非線形な電圧-電流特性を、折れ線近似で区分的に線形化するので、反復計算は必ず収束し、SIMetrix 5.0/CQよりさらに10～50倍も高速です。また、SIMPLIS 5.0/CQはフーリエ変換を利用してAC解析を行うので、平均化せずにスイッチング回路や発振回路のループ・ゲインをシミュレーションできます。

SIMetrix 5.0/CQとSIMPLIS 5.0/CQは別個のシミュレータですが、回路図エディタを共有しているので、二つのシミュレータは簡単に切り換えられます。

SPICEは初期近似値を与え反復計算を行う

スイッチング回路のシミュレーションに時間がかかる理由は、SPICEの計算方法にあります。一般に非線形素子を含む回路の電圧や電流は、非線形方程式を解くと得られます。SPICEは非線形方程式をニュートン法で線形方程式に変換し、初期値から反復計算で逐次近似して解を求めます⁽⁸⁾⁽⁹⁾(図1-6)。

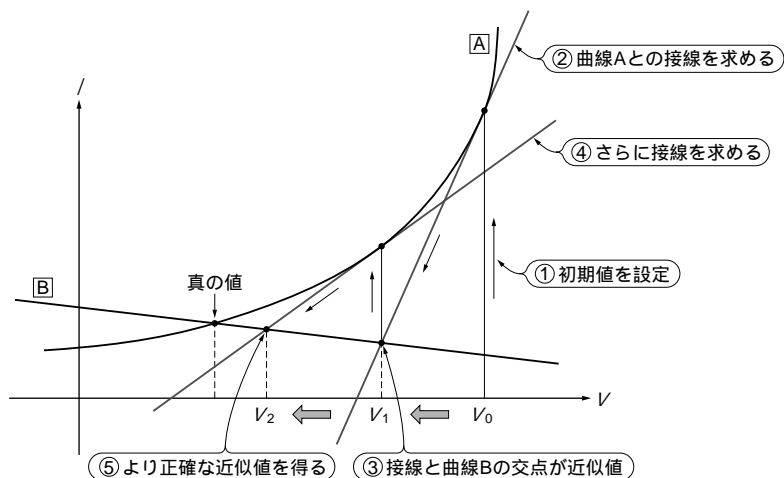
しかし、反復計算はどこかで打ち切りねばなりません。大雑把にいうと、

- ・ n 回目の近似値 V_n と1回前の近似値 V_{n-1} との差が、あらかじめ定めた誤差(例えば V_n の0.1%)より小さくなったとき
- ・ 反復回数があらかじめ定めた回数(例えば40回)に到達したとき

のどちらかで計算を打ち切ります。前者の場合は V_n を解と見なし、後者の場合は収束し

図 1-6 SPICE の近似値の求め方(ニュートン法)

何度も反復計算を繰り返し、近似値を真の値に近づけていく。反復回数が多いほど正確だが時間がかかる。初期値の設定が悪いと値が求まらないこともある



なかったと判断します。

最初に与えた近似値が真の解に近ければ、少ない反復回数で真の解に収束します。逆に、初期近似値が真の解と大きく違うときは、反復回数が増えるので、計算に時間がかかります。初期値が不適当だと収束しないこともあります。

SPICE の場合スイッチング回路では初期値から解が求まらないことがある

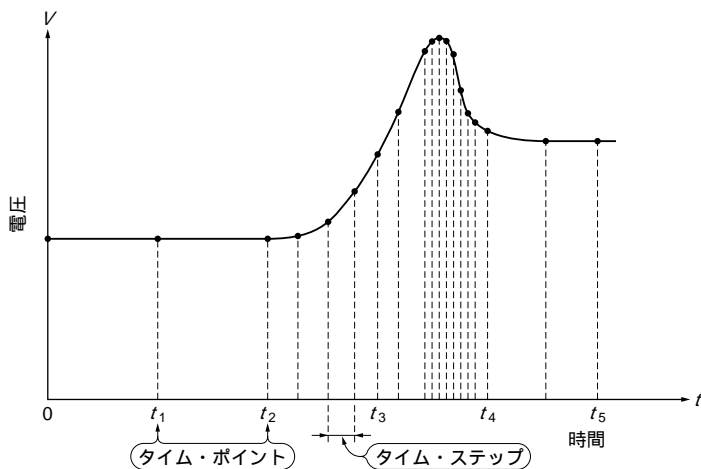
過渡解析は、回路各部の電圧や電流が、時間の経過とともにどのように変化するか、シミュレーションします。グラフの横軸は時間です(図 1-7)。このとき SPICE は、各タイム・ポイント($t=0, t_1, t_2, \dots$)における解をニュートン法で計算していきます。

まず $t=0$ においてニュートン法で動作点を求めます。つぎに t_1 における解は、既に得られた $t=0$ における解を初期近似値として使い、ニュートン法で計算します。

以下同様に、1 ステップ前のタイム・ポイントの解を初期近似値としてニュートン法を適用していきます。このように、既に得られた解を初期値として利用すると、でたらめな初期値を与えるよりも早く収束します。

しかし信号が急峻に変化すると、1 ステップ前の解を初期値に使っても、収束しないことが起こります。その場合、SPICE はタイム・ステップ幅を縮め、再度ニュートン法で

図1-7 SPICEは波形が急に変化するときにはタイム・ステップを縮める
ほとんど変化がない場合、データとして求められているポイントだけを計算する



解を計算します。それでも収束しなければ、さらにタイム・ステップ幅を縮めて計算をやり直します(図1-7)。

この過程は、解が収束するか、定められた(ユーザが変更できない)最小タイム・ステップ幅に到達するまで続きます⁽¹⁰⁾。スイッチング回路は信号が急峻に変化するので、初期値が不適当なことが多く、収束するまでの計算量が膨張し解析時間が長くなります。

精度を要求すると、ニュートン法の反復計算で求める精度までたどり着けず、収束エラー(解析不能)を返してしまうシミュレータも出てきます。

SPICEはスイッチング電源回路の解析にとりわけ時間がかかる

スイッチング電源回路は、イントロダクションの図11(p.29)に示すように、大容量の電解コンデンサを出力端子～GND間に接続するので、電源投入後、出力電圧が定常値に達するまでに数m～数十msの時間を必要とします。したがって過渡解析のタイム・スパン(過渡解析の終了時刻)を10m～100msぐらいにしなければなりません。

一方、過渡解析のタイム・ステップは、スイッチング周期(スイッチング周波数またはクロック周波数の逆数)より短くしなければ、スイッチング波形はシミュレーションできません。

以上のことから、たとえば、過渡解析のタイム・スパンを100ms、タイム・ステップ

の最大値を1 μ sとすると、10万個以上の各タイム・ポイントにおいて、ニュートン法で反復計算することになります。

スイッチング電源をSPICEでシミュレーションするには、収束性が高くかつ高速のシミュレータが必要になります。さらに高速性を求める場合は、SPICEとは解析原理の異なるSIMPLISのようなシミュレータを使います。

1.4 — Intro 4.5b と Intro 5.0/CQ の違い

Intro 5.0/CQの解析の種類、回路図の作成方法、解析の設定、グラフ表示などは、Intro 4.5bと同じです。ただし、次の違いがあります。

動作環境

- ・ Intro 5.0/CQはWindows NT4(SP6)/2000/XPで動作します(95/98/Meは不可)。
- ・ Intro 4.5bはWindows 95/98/Me/NT4/2000/XPで動作します。

Intro 4.5b に対する Intro 5.0/CQ の主な改良点

- ・ コマンド・シェル・ウィンドウに小さなツール・バーが付きまして(図1-8)。このツール・バーはどこへでも移動できます。
- ・ ダイアログ・ボックスのサイズを変えられるようになりました。
- ・ 回路図やグラフの中の文字が大きくなりました。
- ・ 文字化けが解消されました(誤：オ 正： μ)。
- ・ 真空管シンボルが拡充されています。Intro 4.5bは「ヒータつき三極管」だけですが、Intro 5.0/CQには「ヒータなし二極管」「ヒータなし三極管」「ヒータなし五極管」が追加されました。
- ・ モデル・ライブラリの拡充。OPアンプ/コンパレータ/バイポーラ・トランジスタ/ダイオード/FET/デジタルICなどの品種が飛躍的に増えています。
- ・ IGBT(PSpiceのNist-Hefnerモデルと100%互換)をサポートします。
- ・ 非線形磁気モデル(PSpiceのmodified Jiles-Atherton model と同等)をサポートします。
- ・ 理想DCトランス・モデル(周波数特性がDCまで伸びたトランス)をサポート(図1-9)します。
- ・ ソース・コードを改良しました。SIMetrixのソース・コードはSPICE3をベースにして

図 1-8 Intro 5.0/CQ にはコマンド・シェル・ウィンドウに新しいツール・バーが追加された

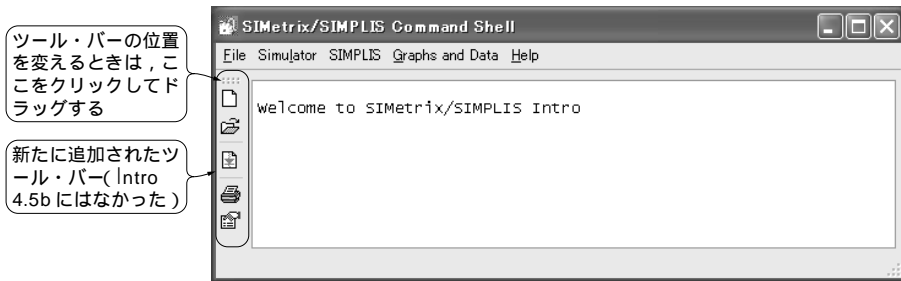
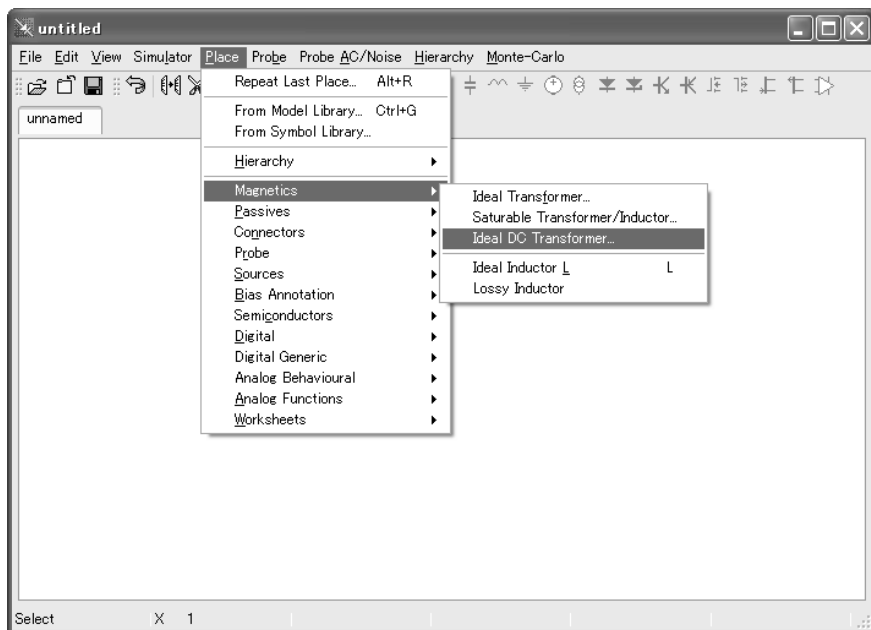


図 1-9 Intro 5.0/CQ には Ideal DC Transformer(理想 DC トランス)のモデルがある



いますが、収束性や速度などを改善するため、ソース・コードの 80% が書き換えられました。

- ・ SIMPLIS において「マルチステップ解析」や「モンテカルロ解析」が可能になりました。
- ・ MicroSim 社 (現 Cadence 社) の製品だった時期の PSpice に付いていた回路図エディタ “Schematics” で作成された回路図ファイルは、直接読み込んでシミュレーションできま

す。Intro 5.0/CQ では、回路規模制限つきで可能になりました。

なお、回路図エディタ OrCAD Capture で作成した回路図は読み込みません。したがって、姉妹書「電子回路シミュレータ PSpice 入門編」付属の OrCAD Family Release 9.2 Lite Edition で作成した回路図なども読み込むことはできません。

1.5 — SIMetrix 5.0/CQ 独自の解析コマンドや設定

すべての SPICE 系ネット・リストを読み込み解析できる

SPICE 系シミュレータは大きく、

パークレー SPICE2

パークレー SPICE3

商用 SPICE

に分類できます。商用 SPICE シミュレータはパークレー版 SPICE を原型としますが、独自の改良を加え機能を拡張しています。PSpice、HSPICE、Micro-Cap などは、SIMetrix は をベースにしたシミュレータです。

と はネット・リスト(テキスト)入力です(リスト 1-1)。の大半は回路図入力とネット・リスト入力の両方が可能です。

SIMetrix 5.0/CQ は すべてのネット・リストを読み込み、シミュレーションで

リスト 1-1⁽¹¹⁾ 商用 SPICE のベースとなっているパークレー版 SPICE は回路図情報や解析条件をテキストで入力してシミュレーションする(回路図入力ではない)

当初の SPICE は、回路図はもちろん、解析や表示のコマンドにいたるまでのすべてを、このようなテキストで入力する必要があった

<pre>phaseshifter Vcc Vcc 0 15V Vs 1 0 AC 1V sin(0 1 1kHz) C1 1 2 4.7U R2 Vcc 2 62K R3 2 0 22K Q1 3 2 4 QC1815 R4 Vcc 3 1K R5 4 0 1K R6 4 5 15K C2 3 5 0.033U Q2 0 5 6 QA1015 Q3 7 6 8 QC1815 R7 Vcc 6 100K R8 Vcc 7 1K R9 8 0 1K</pre>	<pre>R10 8 9 15K C3 7 9 0.0033U Q4 0 9 10 QA1015 Q5 Vcc 10 11 QC1815 R11 Vcc 10 100K C4 11 12 10U R12 11 0 1K R13 12 0 10K R14 12 13 200 RL 13 0 1MEG .ac dec 20 10 1G .tran 0.01ms 2ms 0 0.01ms .op .lib c:\spice\lib\bgl.lib .probe .end</pre>
---	---

きます。MicroSim 社時代の PSpice に付属していた回路図エディタ Schematics で作成された回路図ファイルを直接読み込むこともできます[第2章 Appendix(p.74 ~ 参照)]。

コマンドの互換性

SPICE 系シミュレータのネット・リストは、商用も含め、SPICE2 または SPICE3 のどちらかに準拠していますが、商用シミュレータは若干の相違があります。SIMetrix 5.0/CQ も、やはり完全互換ではありません。

SIMetrix 5.0/CQ は下記のコマンドを無視します(エラーにはならない)。

- ・.PROBE グラフ表示コマンド
- ・.PLOT グラフ表示コマンド
- ・.FOUR フーリエ解析コマンド
- ・.STEP PSpice のパラメトリック解析に使うコマンド

これらのコマンドがもつグラフ表示、フーリエ解析、パラメトリック解析の機能を利用するためには、以下に示すように別のコマンドもしくは手順が必要です。

▶ グラフ表示コマンド

.PROBE と .PLOT は .GRAPH コマンドで代替します。例えば、ノード n2 の AC 電圧の周波数特性をグラフに dB 表示させたいときは、次のように記述します。

```
.plot ac vdb(n2)      .graph "db(n2)"
```

.GRAPH コマンドには(省略可能な)多くのパラメータがあり、座標軸の設定、スケールの変更、グラフの切り替えなど、きめ細かな操作ができます。詳細は付属 CD-ROM に収録の SIMetrix のリファレンス・マニュアル(SimulatorReference.pdf)を、実例は各データ・ファイルのネット・リストを見てください。

また、ネット・リスト中にコマンドを記述せず、ポスト・プロセッサ(グラフ表示ソフト)を使って、グラフ表示をさせることもできます。こちらは第2章2.3節「PSpice や Micro-CAP で作成した回路を SIMetrix で動かす方法」を参照してください。

▶ フーリエ解析コマンド

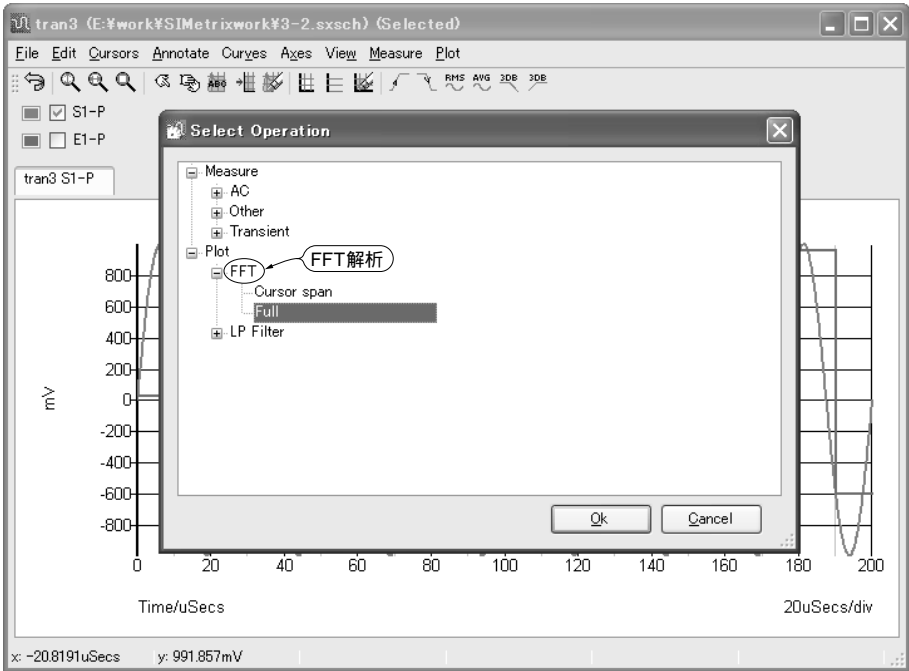
SIMetrix 5.0/CQ は、フーリエ解析をポスト・プロセッサ(グラフ表示ソフト)で行います(図1-10)。よってフーリエ解析のコマンドはありません。第9章を参照してください。

▶ パラメトリック解析コマンド

SIMetrix 5.0/CQ には、パラメトリック解析を拡張したマルチステップ解析機能があります。第7章や第2章2.3節およびリファレンス・マニュアル(SimulatorReference.pdf)

図 1-10 グラフ表示画面から FFT 解析を行う

回路図上にプローブを置いて解析する方法もある



を参照してください。

モンテカルロ解析の誤差分布の設定

モンテカルロ解析を行うときの、誤差分布の設定に違いがあります。誤差分布については、第10章を参照してください。

▶ 正規分布誤差の場合

PSpiceの場合、誤差を例えば1%に設定すると誤差の標準偏差は1%です。一方SIMatrix 5.0/CQでは、1%に設定すると標準偏差は1/3%になります。

▶ 一様分布誤差の場合

PSpiceとSIMatrix 5.0/CQで差はありません。例えば抵抗100の誤差を1%に設定すると、抵抗値は99 ~ 101の範囲にばらつきます。

SIMetrix/SIMPLIS Intro 5.0/CQの制限

(株)インターソフト(<http://www.intsoft.co.jp>)

SIMetrix/SIMPLIS Intro は、アマチュア向けやホビー向けとして、あるいは個人的な研修用に使える評価版シミュレータです。機能はほとんど開放されており、制限事項は回路規模だけといえます。なお、以下の制限事項は、製品版には一切ありません。

SIMetrix 5.0/CQの制限事項

機能の制限、回路規模の制限、シンボル数の制限があります。

機能の制限

- (1) コマンド・ラインはありません。よって、コマンド・ラインが必要な機能は使用できませんが、そのような機能の数はわずかです。
- (2) ユーザ・スクリプトは実行できません。
- (3) メニューのカスタム化、キーの定義はできません。ただし、シンボル編集機能は使用できます。
- (4) PSpice Schematics translator は小さな回路に限定されています(SIMetrix/SIMPLIS Intro 4.5b ではまったく使えません)。これはPSpice Schematics で作成した回路図をSIMetrix でそのまま読み込む機能です。

回路規模の制限

ノードやコンポーネント、出力の数に、表1-Aのような制限があります。

デジタル・ノードの許される数は少ないのですが、任意の論理ブロックが定義でき、定義に規模制限はありません。実際にはかなり大きなデジタル回路がシミュレーションできます。

アナログ・ノードの制限は、表1-A(b)に示した点数をそのコンポーネントの数にかけ合わせ、合計した点数で判断されます。合計が384以下の回路であればシミュレーションできます。具体的には、次のような計算になります。

表 1-A SIMetrix 5.0/CQ の回路規模制限

要素	点数の合計値
アナログ・ノード	120
デジタル・ノード	36
デジタル・ポート	72
アナログ・コンポーネント	注 1
デジタル・コンポーネント	24
デジタル出力	36

(a) 合計点数の上限

注 1 : アナログ・コンポーネントの制限 (b) からわかるコンポーネント別の点数を、各コンポーネントの数と掛け算して、合計した点数が 384 以下であればよい

コンポーネントの種類		点数
BJT		21
Diode		5
JFET		13
GaAsFET		13
MOS(BSIM3 と MOS9 を除く)		17
Capacitor		2
Inductor		2
BSIM3		18
Laplace		$2 + 2 \times (\text{分母の次数})$
Philips devices	MOS9	6
	JUNCAP	2
	Mextram	12
All other devices		0

(b) アナログ・コンポーネントの点数

- ▶ BJT が 18 個 , Resistor が 10 個の場合

$$21 \times 18 + 0 \times 10 = 378$$

合計点数は 378 なのでシミュレーションできます .

- ▶ BJT が 18 個 , Capacitors が 4 個の場合

$$21 \times 18 + 2 \times 4 = 386$$

合計点数は 386 なのでシミュレーションできません .

- ▶ MOS が 2 個 , BJT が 2 個 , Capacitor が 10 個の場合

$$17 \times 2 + 21 \times 2 + 2 \times 10 = 96$$

合計点数は 96 なのでシミュレーションできます .

*

OP アンプの数は、モデル中のノード数によって制限されます。モデル中には各種の信号源がありますが、それらはすべて 0 点と計算されます。実際には OP アンプ 3 個程度がシミュレーションできます。

シンボルの制限

使えるシンボル・ライブラリの数は 170 個です。製品版は 340 個(SIMetrix AD の場合)です。

表1-B SIMPLIS 5.0/CQの回路規模制限

要素	使用できる要素の数
State variable	15
Capacitor または Inductor	10
Switch	6
Logic gate	6
State	26
Topology	100

そのほかに制限はない

任意のソース表現，任意の論理ブロックの定義ができます．回路図入力は規模の制限がありませんので，入力や印刷だけなら製品版と同じように使えます．すべてのデバイスや解析モードにおいて実行時間での制限はありません．

SIMPLIS 5.0/CQの制限事項

表1-Bのように六つの要素について，使用できる数に制限があります．

State variable

Capacitor や Inductor はそれぞれ1個の State variable を必要とします．過渡解析や AC 解析の信号源も1個の State variable を必要とします．ただし，信号源が特に Sine や Cosine の場合，1個ではなく2個の State variable を必要とします．

Switch

SIMPLIS には Simple switch と Simple transistor switch という二つのタイプの Switch があります．この二つのタイプの合計が6個以下でなければなりません．

Simple switch は，ON 状態または OFF 状態でいずれも一定の抵抗値をもちます．

Simple transistor switch は，ON 状態の抵抗値が一定ではありません．電圧が小さいときは抵抗値が大きく，ある電圧以上で抵抗が低くなるなど，実際のトランジスタに近い動作をします．

Logic gate

AND や OR など論理素子のことです．

State

PWL(折れ線近似)の信号源や素子、スイッチ、過渡解析の信号源、logic gateのそれぞれ1個ごとに1個のstateが必要になります。

Topology(トポロジ)

SIMPLISのシミュレーションは、SPICEとは異なった方法で行われます。回路中の非線形モデルを条件付けにより線形表現して、解析を行います。例えば非線形素子のダイオードは、線形な区分(セグメント)をつなぎ合わせたモデルで表現されます(第14章、図14-1)。

この線形モデルの組み合わせで表現された回路全体をトポロジと呼んでいます。

線形化したときのさまざまな条件が一つでも変化すると、新しくトポロジを作らなければなりません。例えば、スイッチやトランジスタがONとなったときや、ダイオードに加わる電圧が変化してモデルのセグメントが変わったとき、新しいトポロジが作られます。

トポロジの数は回路規模に依存しますが、モデルに使うセグメントの数にも依存します。セグメントの数を増やすと、非線形性をより良く近似するので精度が向上します。その代わりに、シミュレーションの速度が落ち、必要とされるトポロジの数も増えます。よって、ほとんどのデバイスは、多くても3～4個のセグメントでモデル化されています。

トポロジの100個以下という制限は、簡単なモデルを使った簡単なスイッチング回路ならば十分な数です。