

第2章

FPGA 開発を体験する

本書には、米国 Xilinx 社の「Spartan-3E」が搭載された FPGA ボードと、FPGA 開発ツール「ISE WebPACK」が収録された DVD-ROM が付属しています。FPGA 開発ツールをパソコンにインストール（付録 A 参照）することで、Verilog HDL による FPGA の開発を始めることができます。ここでは、ISE WebPACK を使って Verilog HDL で記述された回路を FPGA で動作させるための手順を説明します。

なお、ISE WebPACK は比較的短い期間でバージョンアップが繰り返されています。最新版は Xilinx 社の Web ページからダウンロードできますので、必要に応じて使用してください。バージョンアップにより、操作方法が変わることがありますが、ここで説明する基本的な使い方を身につけていれば、問題なく対応できると思います。

2.1 FPGA 開発ツール ISE WebPACK の使い方

FPGA の開発フローを図 2-1 に示します。

ISE WebPACK の起動は、Windows のデスクトップ上のアイコンをダブル・クリックするか、Windows のスタート・メニューから「プログラム」→「Xilinx ISE 8.2i」→「Project Navigator」を選びます。

ISE WebPACK の起動画面を図 2-2 に示します。

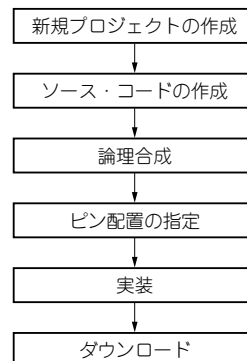


図 2-1 ISE WebPACK による PLD 設計フロー

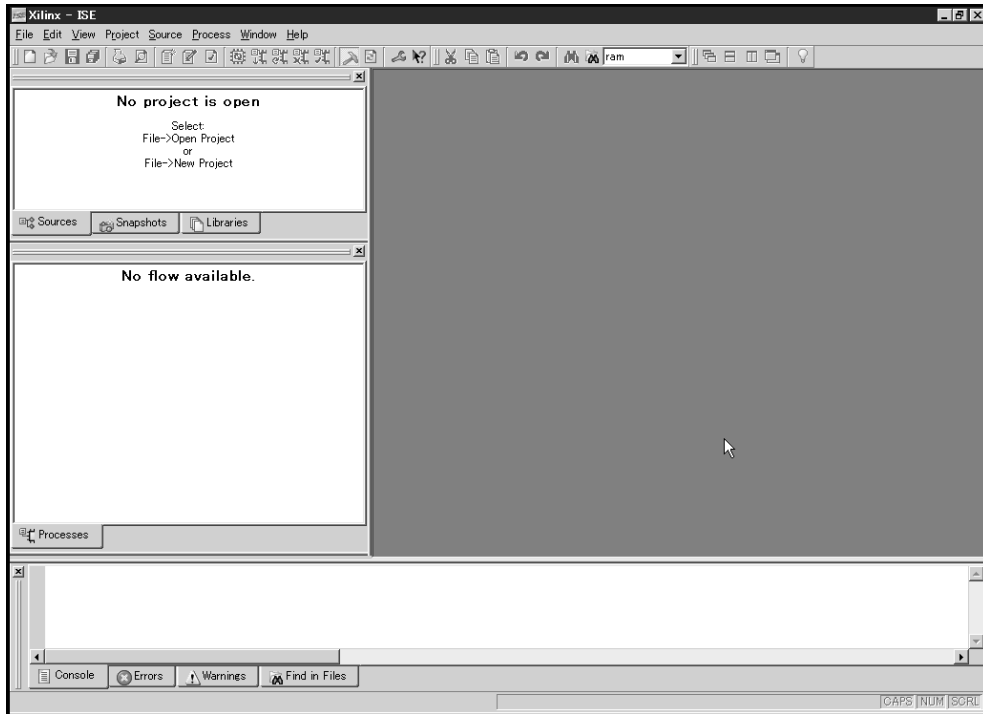


図 2-2 ISE WebPACKの起動画面

● 2.1.1 プロジェクトの新規作成

ISE WebPACKでは、設計を「プロジェクト」という単位で管理します。

まず、プロジェクトの新規作成を行います(図 2-3)。ISE WebPACKのメニューから「File」→「New Project...」を選択します。

New Project Wizardの最初の画面(Create New Project)で、プロジェクト名とプロジェクト・フォルダを設定します。ここでは「led_onoff」というプロジェクトを「C:\XILINX_project」 というフォルダ内に作成します。Select the Type of Top-Level Source for the Project 欄では、設計スタイルの設定を行います。Verilog HDLによる開発の場合は「HDL」を選択します。設定が終わったら、右下の [NEXT >] ボタンをクリックします。

Device Properties 画面では、開発対象(ターゲット・デバイス)のFPGAの型番を選択します。付属ボードに搭載されたFPGAに合わせて、以下のように選択します。

- ・ファミリー(Family) : Spartan3E
- ・デバイス(Device) : XC3S100E
- ・パッケージ(Package) : VQ100
- ・スピード(Speed) : -5