

第2章

アクセス制御からECCの計算法、PLDを使ったコントローラ的设计まで

H8マイコンによるスマートメディアへのアクセス事例

漆谷 正義

NAND型フラッシュ・メモリの動作とスマートメディアの制御方法

フラッシュ・メモリは、EEPROMの技術の流れをくんでおり、構造的にはMOS (CMOS) メモリに分類されます。書き換え寿命は、NAND型の場合で100万回以上あり、データ保持性能や耐久性に優れています。このフラッシュ・メモリを切手くらいのサイズに小型化、集積化したモジュールを、小型メモリ・カードと呼んでいます。

小型メモリ・カードにはいくつかの種類があります。代表的なものとして、スマートメディアや、その後継のxDピクチャーカードなどが登場しています。写真1にスマートメディアとxDピクチャーカードの外観を示します。

スマートメディアは小型メモリ・カードとしてはすでに1世代前のものです。現在ではxDピクチャーカードに切り替わりつつあるため、手元にスマートメディアのカードが余っている人も多いことでしょう。

スマートメディアはコントローラを内蔵せず、NAND型フラッシュ・メモリからそのまま端子を引き出したものなので、設計の自由度が大きいという利点があります。この点でNAND型フラッシュ・メモ

リの制御の学習には適しています。

そこで、本章ではスマートメディアとその発展系であるxDピクチャーカードを取り上げ、その基礎知識や制御方法の基本、マイコンやFPGAを使ったインターフェースの設計事例などを解説していきます。

1 スマートメディアの基礎知識

● フラッシュ・メモリとは

スマートメディア、xDピクチャーカード、SDメモリーカード、メモリースティック、CompactFlashなどの小型メモリ・カードは、NAND型のフラッシュ・メモリを使っています。素子数はNOR型より多いのですが、チップ面積は逆に小さく、大容量化に向いています。

フラッシュ・メモリは、UV-EPROMとEEPROMが進化したものです。浮遊ゲートに電荷を蓄えることで記憶が行われ、浮遊ゲートとの電荷のやり取りにトンネル効果が利用されるなど、原理はほとんどいっしょで、消去が電氣的に一挙に(フラッシュ)行われるのが特徴です。

● NAND型とNOR型の違い

図1に、NAND型フラッシュ・メモリとNOR型フラッシュ・メモリのセル構造を示します。

NOR型は、ソースが共通でグラウンドにつながっており、ドレインと制御ゲートで単位セルをアクセスする構造です。ランダム・アクセスが行えますが、配線面積が大きく、単位セルあたりの面積はNAND型の約2.5倍となります。

NAND型の利点は、消去と書き込みの時間が短い

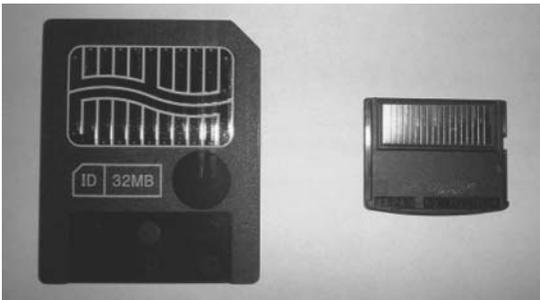


写真1 スマートメディア (左) と xDピクチャーカード (右)

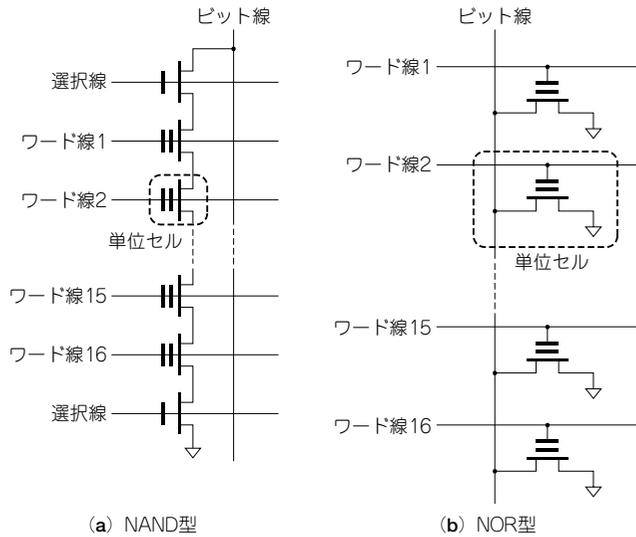


図1
NAND型フラッシュ・メモリ
とNOR型フラッシュ・メモリ
のセル結線方法

ことです。図1の例で、点線で囲まれたセルを選択するには、これ以外のワード線と上下の選択線に電圧を加えて、選択したセルの上下の線を導通させます。NAND型は、消去と書き込みの両方にFNトンネル効果^{注1}を使うので、大容量でも書き込み電力が少なくて済みます(ハードディスクの1/10程度)。

● スマートメディアの各部の名称と外形

スマートメディアの外形形状を図2に示します。厚さは0.76mmと極めて薄いのが特徴です。5Vの場合、切り欠きの位置は左側になります。図2は3.3V仕様のもので、書き込み禁止にするためには、図の円形の部分に導電性のライト・プロテクト・シールを貼ります。図2は1チップ仕様(中に半導体のダイが一つ)ですが、このほかに2チップ仕様のもがあります。凹部の形状がやや異なりますが、ほかは同一寸法です。

● スマートメディアのピン配置と機能

表1にスマートメディアの端子機能を示します。入出力(I/O)は、スマートメディアから見た表記です。D0～D7は、アドレス・コマンド・データ入出力ピンです。チップ・イネーブル(\overline{CE} 、カード・イネーブルとも呼ぶ。—記号は負論理を示す)は、チップの書き込み、読み出し動作を許可します。 \overline{CE} が“H”レベルのときは、 \overline{RE} と \overline{WE} は無視され、D0～D7は3ステートになります。ライト・イネーブル(\overline{WE})は、D0～D7

表1 スマートメディアの端子機能(—は負論理を示す)

ピン番号	ピン名	I/O	機能
1	GND	—	グラウンド
2	CLE	I	コマンド選択
3	ALE	I	アドレス選択
4	\overline{WE}	I	書き込み許可
5	\overline{WP}	I	書き込み消去禁止
6	D0	I/O	データ0
7	D1	I/O	データ1
8	D2	I/O	データ2
9	D3	I/O	データ3
10	GND	—	グラウンド
11	\overline{CD}	O	カード検出
12	V_{cc}	—	電源
13	D4	I/O	データ4
14	D5	I/O	データ5
15	D6	I/O	データ6
16	D7	I/O	データ7
17	LVD	O	3.3Vカード検出
18	GND	I	GNDレベル入力
19	R/B	O(OD)	内部動作ステータス
20	\overline{RE}	I	読み出し許可
21	\overline{CE}	I	デバイス選択
22	V_{cc}	—	電源

のデータをチップに書き込む指示信号です。リード・イネーブル(\overline{RE})は、データをD0～D7に読み出す指示信号です。

\overline{WP} は、電源投入/シャ断時などに、書き込みや消

注1：Fowler-Nordheim Tunnelingの略。浮遊ゲートに蓄えられた電荷は、まわりの誘電体の電位に妨げられて通常は井戸の中に落ち込んだようになっている。しかし、浮遊ゲートの下のチャンネル(電荷の通り道)が、ある厚さの範囲にある場合は、外部電界を加えることで、浮遊ゲートの電荷がトンネルを抜けるように外に出ることができる。