

## 第2章

Cyclone/Ⅱ/Ⅲファミリの  
の概要

遠藤 裕

ここでは、米国Altera社のFPGA「Cyclone」と「CycloneⅡ」、「CycloneⅢ」の機能について解説する。論理ブロック、メモリ、PLL (phase-locked loop) などの内蔵機能の使いかたのほか、FPGAを使うために必要なコンフィグレーション回路と電源回路についても取り上げる。 (編集部)

米国Altera社の「Cyclone」、「CycloneⅡ」、「CycloneⅢ」ファミリ(写真1)は、価格を重視する民生機器市場などをターゲットとした<sup>(1)</sup>FPGA (field programmable gate array) です。論理ブロックのみならず、メモリやPLL (phase-locked loop) なども内蔵しています。CycloneⅡとCycloneⅢは乗算器も持ちます。また、主要なI/O規格に対応しています。ここでは、Cyclone/CycloneⅡ/CycloneⅢファミリの持つ機能とその使いかたについて解説します。

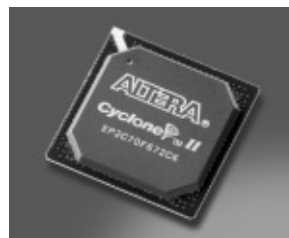
まずCyclone/CycloneⅡ/CycloneⅢファミリの概要を表1に示します。

## 1 Cycloneのアーキテクチャ

Cycloneは0.13 $\mu$ mルール、CycloneⅡは90nmルール、CycloneⅢは65nmルールの全層銅配線のCMOS



(a) CycloneファミリのFP1C3



(b) CycloneⅡファミリのFP2C70



(c) CycloneⅢファミリ

写真1 Cycloneファミリの外観

表1 Cyclone ファミリの概要

型名	ロジック・エレメント (LE) 数	RAM容量 (ビット)	PLL 数	パッケージ (カッコ内の数字はI/O 数)
EP1C3	2,910	59,904	1	100ピン TQFP (65) , 144ピン TQFP (104)
EP1C4	4,000	78,336	2	324ピン FBGA (249) , 400ピン FBGA (301)
EP1C6	5,980	92,160	2	144ピン TQFP (98) , 240ピン PQFP (185) , 256ピン FBGA (185)
EP1C12	12,060	239,616	2	240ピン PQFP (173) , 256ピン FBGA (185) , 324ピン FBGA (249)
EP1C20	20,060	294,912	2	324ピン FBGA (233) , 400ピン FBGA (301)

(a) Cyclone

型名	ロジック・エレメント (LE) 数	RAM容量 (ビット)	18ビット×18ビット乗算器数	PLL 数	パッケージ (カッコ内の数字はI/O 数)
EP2C5	4,608	119,808	13	2	144ピン TQFP (89) , 208ピン PQFP (142) , 256ピン FBGA
EP2C8	8,256	165,888	18	2	144ピン TQFP (85) , 208ピン PQFP (138) , 256ピン FBGA (182)
EP2C20	18,752	239,616	26	4	208ピン PQFP , 256ピン FBGA (152) , 484ピン FBGA (315)
EP2C35	33,216	483,840	35	4	484ピン FBGA (322) , 672ピン FBGA (475)
EP2C50	50,528	594,432	86	4	484ピン FBGA (294) , 672ピン FBGA (450)
EP2C70	68,416	1,152,000	150	4	672ピン FBGA (422) , 896ピン FBGA (622)

(b) Cyclone II

型名	ロジック・エレメント (LE) 数	RAM容量 (ビット)	18ビット×18ビット乗算器数	PLL 数	パッケージ (カッコ内の数字はI/O 数)
EP3C5	5,136	0.4M	23	2	144ピン EQFP (94) , 256ピン FBGA (182) , 256ピン UBGA (182)
EP3C10	10,320	0.4M	23	2	144ピン EQFP (94) , 256ピン FBGA (182) , 256ピン UBGA (182)
EP3C16	15,408	0.5M	56	4	144ピン EQFP (84) , 240ピン PQFP (160) , 256ピン UBGA (168) , 484ピン FBGA (346) , 256ピン UBGA (168) , 484ピン UBGA (346)
EP3C25	24,624	0.6M	66	4	144ピン EQFP (82) , 240ピン PQFP (148) , 256ピン FBGA (156) , 324ピン FBGA (215) , 256ピン UBGA (156)
EP3C40	39,600	1.1M	126	4	240ピン PQFP (128) , 324ピン FBGA (195) , 484ピン FBGA (331) , 780ピン FBGA (535) , 484ピン UBGA (331)
EP3C55	55,856	2.3M	156	4	484ピン FBGA (327) , 780ピン FBGA (377) , 484ピン UBGA (217)
EP3C80	81,264	2.7M	244	4	484ピン FBGA (295) , 780ピン FBGA (429) , 484ピン UBGA (295)
EP3C120	119,088	3.9M	288	4	484ピン FBGA (283) , 780ピン FBGA (531)

(c) Cyclone III

TQFP : thin quad flat package, FBGA : 1.0mm ピッチ ball grid array, PQFP : plastic quad flat package, EQFP : enhanced quad flat package, UBGA : 0.8mm ピッチ ball grid array

プロセスで製造されている SRAM ベースの FPGA です。

Cyclone ファミリの EP1C3 と、Cyclone II ファミリの EP2C35 のダイの構成を図 1 に示します。周囲の 4 辺が I/O エレメント (IOE) です。ここに各種の I/O 規格をサポートする回路が配置されており、ピンにつながります。ユーザ論理を実現するのがロジック・アレイです。中央に縦に配置されているのがメモリです。4K ビット構成のブロックが複数あります。Cyclone II では、乗算器も縦に並んでいます。また、PLL