

今回は,実際に統合開発環境キットEDKを使って Micro Blaze システムを設計するフローについて説明します.

EDK を使ったデザイン・フロー

EDK における設計は,ハードウェア・フローとソフトウェ ア・フローがあります.ハードウェア・フローでは,EDK で用 意されている IP コア,あるいは,ユーザが作成した IP コアの うち,どれをどのように接続し,アドレス・マッピングするか を設定していきます.MicroBlaze と EDK で用意されている周 辺 IP コアのみを使用してシステムを構成するのであれば,HDL は必要なく,GUI 上によるパラメータ設定だけでハードウェア 設計は完了します.したがって,ハードウェア・エンジニアで なくとも,設計は可能だと思います.

ソフトウェア・フローでは,ドライバやライブラリの生成の 設定を行い,それで生成されたドライバやライブラリを使って, 実際のアプリケーションをC言語などで記述していきます.ソ フトウェア・アプリケーションができあがったら,それを EDK にてコンパイルすれば,オブジェクト・ファイルが生成されま す.あとは必要に応じて,デバッグなどを行っていきます.

なお, MicroBlaze で実際にシステムを設計する記事として, 参考文献(1)なども参照してください.

2 Base System Builder ウィザードの使い方

クロックやリセットの接続をまちがうと MicroBlaze は動かない

まっさらの状態から設計を始める場合,まず MicroBlaze や メモリ・コントローラを追加して,バスを接続し,クロックや リセットを接続して…という感じで設計していくわけですが, ここでクロックの接続を一つまちがえただけでも,MicroBlaze はウンともスンとも動きません.そうなるといったい何が原因 で動かないのか追求するのにかなりの時間がかかります.

そこで,とにかく MicroBlaze が動くシステムを作ることが, まずは重要になります. MicroBlaze が動いていれば,たとえ周 辺回路で動かないものがあった場合でも, MicroBlazeからアク セスしてみたときのようすなどを見ることで原因を調べること ができるので,かなりデバッグしやすくなります.

この,とにかく MicroBlaze が動くシステムを簡単に作るために用意されているものが,Base System Builder ウィザード(以下 BSB)というものになります.

Base System Builder ウィザードとは

この BSB は, Xilinx 社製の FPGA 評価ボードなどで,その ボード上に乗っている周辺デバイスを使う/使わないを指定す るチェック・ボックスをクリックすることで,その機能をもっ た MicroBlaze のシステムができあがるというものです.その 評価ボード用にピンが固定されるので,非常に簡単にほぼ必ず 動作する MicroBlaze のシステムができあがります.

このBSBを使うには、動かしたい評価ボード用のボード情報 ファイルが必要になります.そのファイルは、通常、評価ボー ド・メーカが作成しますが、もちろん、すべての評価ボード・ メーカがEDKのBSB用情報ファイルを作成しているわけでは ありません.Xilinxのパートナの会社が出している評価ボード であれば、この情報ファイルも作成されているようです.

今回は,コンピュータ・システム技術学習キット(2006年3月 発売予定,CQ出版)で動かすため,このBSB用情報ファイル がありません.また,ユーザがオリジナルのボードを作った場 合も,もちろんBSB用情報ファイルがありません.このような 場合のために,とくにボードを特定しないフローも用意されて います.

プロジェクトと実装する評価ボードの設定

それでは,実際に MicroBlaze が動く最小のシステムを作っ てみたいと思います.今回は, MicroBlaze に FPGA 内部のブ ロック RAM と UART を接続しただけのシンプルな構成にして みます.

まずはスタート・メニューから EDK を起動します. Xilinx Platform Studio が, MicroBlaze の設計をするための GUI ツー ルです.起動すると, BSB を使うかどうかを聞いてくるので, 今回は使う設定にして OK をクリックします[図1(a)].

次に,プロジェクトを保存する場所を指定します.下の Advanced options にて,BSB 用情報ファイルを指定できるの



🕀 Xiliox Platform Studio		😪 Base System Builder - Welcome 💽
Create new or open existing project		Embedded Development Kit Platform Studio
BSB C Blank XPS project	Oreate New XPS Project using BSB Wizard New project	
BSBを選択 C Open a recent project	Project file D:/EDKproject/_test/system.xmp Browse	Welcome to the Base System Builder!
Browse for More Projects	Advanced options (optional)	Please beein by selecting one of the following options:
Browse installed EDK examples (projects) here	Browse	Twould like to create a new design Twould like to load an existing bob settings file (saved from a previous session) Prowree.
<u></u> (a) EDK オープン画面	(b) プロジェクトの場所を指定	
	Base System Builder - Select Processor The board you selected has the following FPQA device	(c)新規デザイン作成
	Architecture: Device: Package: Speed grade: spartan3 v xx3s1500 v fe456 v -4 v	
Select board C I would like to create a system for the following gevelopment board Point worker	Select the processor you would like to use in this design.	
Board name:	C MicroBlage C BowerPC C BowerPC	
Note: Visit the vendor website for additional board support materials. Vendor's Website Contact Info	Not supported by this device	
Download Third Party Board Definition Files © I would like to create a gystem for a custom board	WORK AND A CONTRACT OF A CONTR	
Board description This option allows you to rapidly and essily create a base or starter design that does not require a specific target board. Using this option, you must specify the FRGA device you will be using and external memories and J/O devices that are on your board. Supported devices include DOR and SCHAR memory controlles, 10/100 Ethernet, GPD, and sensil devices such as UARTs. ID. and SFI. The generated system can be used to run simulations. If you would like to download this system or boards or you will have to add the FPGA pro location constraints into the generated UOF file.	Processor description The MicroBlaseTM0 32-bit soft processor is a RISO-based engine with a 32 register by 32 bit LUT RAM-based Register File, with separate instructions for data and memory access. It supports tooth on-chip BioKANM and/or carrain memory. All peripherals are implemented on the FPGA labric and operate off the on-chip peripheral bus (OPB).	
	デバイスに合わせて選択	
More Info Gack Dext Cancel	More Info <<	図 1
(d)ユーザ・カスタム・ボードを選択	(e)デバイスを指定	 プロジェクト作成から評価ボードの設定

ですが,今回はないので何も入力しないでおきます[図1(b)]. OKを押すと,次に新規デザインなのかどうかを聞かれるので, 新規デザインを選択して Next をクリックします[図1(c)].

すると次に,評価ボード用フローを使うのか,ユーザ・カス タム・ボード用フローを使うのか聞かれます.今回はコンピュー タ・システム技術学習キットのボードを使うので,ユーザ・カ スタム・ボード用フローを使う設定にして,Nextをクリックし ます[図1(d)].次に,デバイスの指定を行います.本ボード はSpartan3が二つ搭載されていますが,将来的にSDRAMな どを使うことを考えるので,A/Vプロセッサという名称が付い ている1500のほうにMicroBlazeを実装してみます[図1(e)].

MicroBlaze と周辺機能の設定

Next をクリックすると, MicroBlaze の設定画面になります. まず動作周波数ですが, Reference clock freqencyの欄には, FPGA に接続されているクロックの周波数を入力します.する と, Processor-Bus clock freqencyの欄はプルダウンでいくつか 周波数が選べるようになります.このクロックは, FPGA のク ロック・マネジメントの機能を使って, 逓倍/分周が行われるよ うに生成されます.その下にはリセットの極性があります.ボー ド上のリセット・ボタンの極性に従ってこの部分を設定します.

Debug I/F は通常 On-Chip H/W Debug module を選択しま す.ここを選択しておけば, ソフトウェア・デバッグが行えま す.Local Memory は, LMB に接続されるブロック RAM の容 量です.ブロック RAM に格納したいプログラムの大きさにあ わせて設定します.後からでも簡単に変更できるので,とりあ えず最小の 8K バイトを設定しておきます.Cache setup の項 目では,キャッシュを使わないか,普通の OPB キャッシュを 使うのか,キャッシュ・リンクを使うのかを設定します.FPU 命令を使いたい場合は,Enable floating point unit にチェック を入れます[図2(a)].

Nextをクリックすると,コア追加の画面になります.Add Deviceをクリックすると,追加するコアを選ぶ画面が出るの で,ここで使いたいコアを選んでOKを押します(図2(b)).す ると,コアが追加され,コア・パラメータが設定できるように なるので,UARTの場合は,ボーレートやパリティなどの設定 を行います[図2(c)].この作業を必要なコアだけ繰り返すの ですが,今回はこのUARTのみの追加にしておきます.

Next をクリックすると, サンプル・ソフトウェア・プロジェ