

一つのメモリで CPU のプログラム・フェッチと画面表示を同時に実現する

第6章 UMAアーキテクチャによるグラフィックス・コントローラ的设计事例

(編輯部)

山武 一朗

1 SDRAM コントローラとシステム構成のいろいろ

システムのメイン・メモリとグラフィックス表示用のフレーム・バッファを共有させるアーキテクチャをUMA (Unified Memory Architecture) と呼びます。UMA を採

用いたシステムを設計する場合、システム性能向上のカギを握るのは、アクセスが集中する SDRAM コントローラになります。

- MicroBlaze の場合

CQ 出版社から発売中の『組み込みシステム開発評価キット』でグラフィックス表示を実現する記事として、参考文献 (1) が挙げられます。これはソフト CPU コアに MicroBlaze

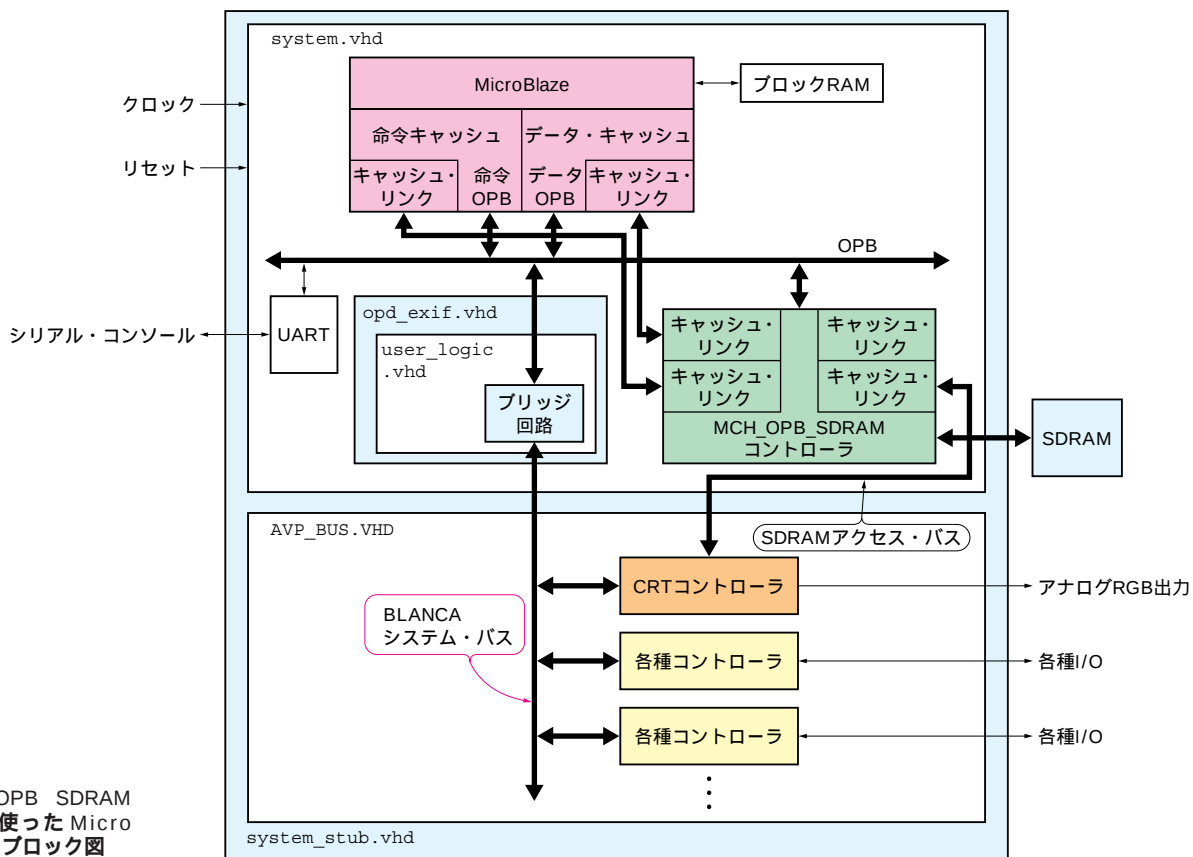


図 1
Multi-Channel OPB SDRAM
コントローラを使った Micro
Blaze システムのブロック図

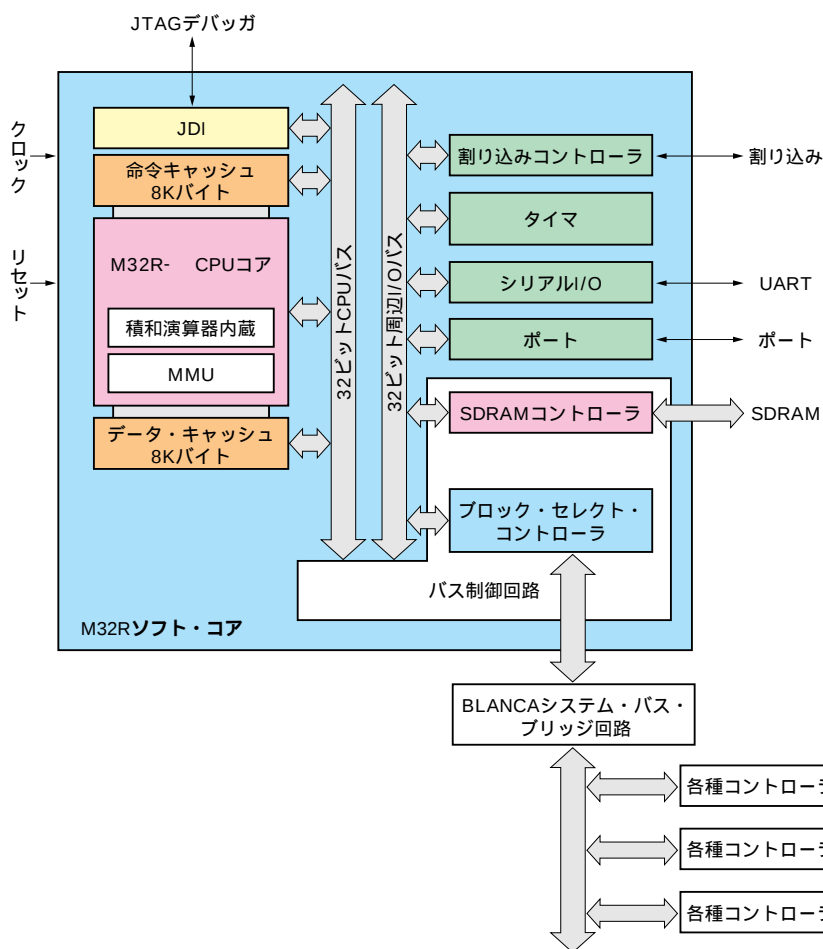


図2 内蔵 SDRAM コントローラを使った M32R ソフト・コア・システムのブロック図
(グラフィックス表示なし)

を使い、SDRAM コントローラには Micro Blaze 用開発ツールともいえる EDK (Embedded Development Kit) に標準添付されている Multi-CHannel OPB SDRAM コントローラ (以下 MCH_OPB_SDRAM) を使っています。このときのシステムのブロック図を図 1 に示します。

MCH_OPB_SDRAM コントローラは複数の接続ポートを持ちます。一つのポートは Micro Blaze コアとキャッシュ・リンクでつながり、もう一つのポートを MicroBlaze モジュールの外に出し、そこに本評価キット添付のグラフィックス・コントローラを接続しています。

これによって、MicroBlaze を使った場合は容易にグラフィックス表示が可能になるのですが、本評価キットの趣旨からすれば、SDRAM コントローラも自前で設計したものを使ってみたいところです。せっかく第 5 章で 2 ポート SDRAM コントローラを実現したので、これを MicroBlaze から也使ってみたいと思います。

● M32R ソフト・コアの場合

もう一つのソフト CPU コアである M32R

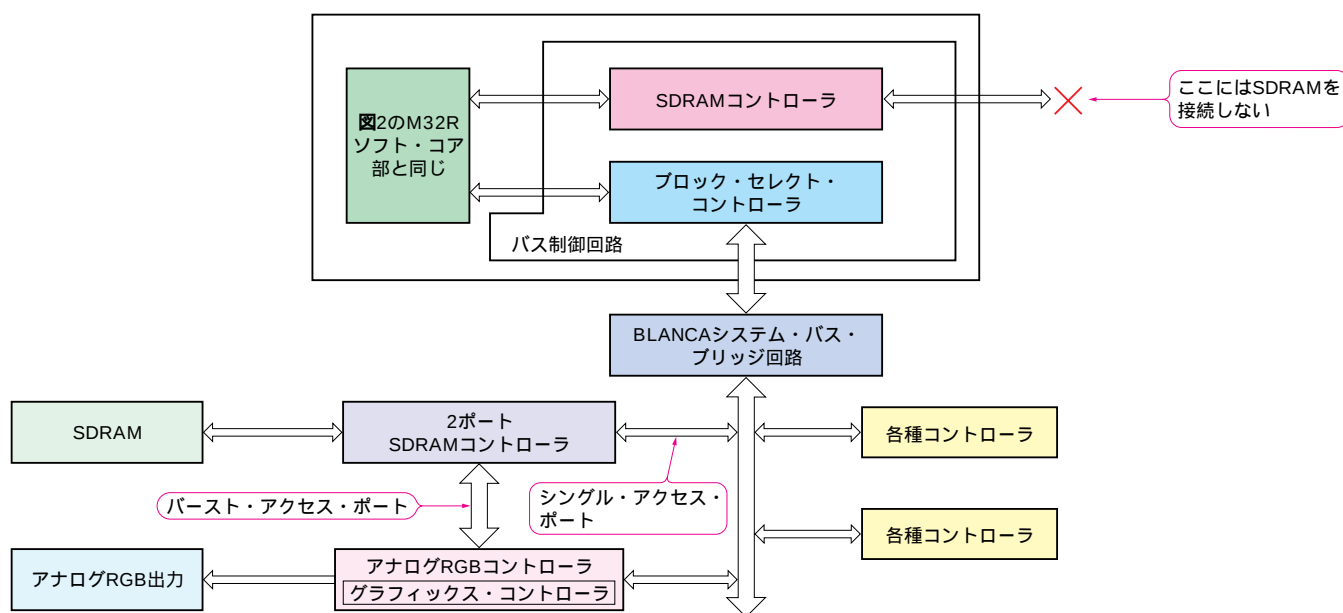


図3 グラフィックス表示対応 M32R ソフト・コア・システムのブロック図