

# V850 マイコン周辺回路の設計

近年のマイコンには、CPU コアだけでなく豊富な周辺回路も内蔵されている。そのため、クロックと電源さえつなげばすぐにでも動作するようなイメージがある。しかし、実用に耐えうるマイコン基板を設計するためには、電源回路をはじめとして、さまざまな要素を考慮する必要がある。本稿では、マイコン基板を設計する上で重要な技術要素について解説する。

(編集部)

吉田 幸作

## 1 マイコン基板の設計とは

信頼性を左右する電源、リセット、クロック

今回の付属基板に搭載した V850 マイコンは、フラッシュ ROM、SRAM、周辺入出力回路を内蔵しています。表1 に示すように、V850 の各シリーズはフラッシュ ROM 容量と RAM 容量の異なるモデルが用意されています。付属基板に搭載した  $\mu$ PD70F3716GC は、表1 に示すように以下の容量のメモリを内蔵しています。

- フラッシュ ROM : 256K バイト
- SRAM : 24K バイト

さらに、周辺機能として GPIO やタイマ、UART、A-D コンバータ、D-A コンバータなども内蔵しています。簡単なシステムであれば CPU に電源、クロックおよびリセット回路を接続するだけで完成します。

しかし本格的な量産製品の設計では、環境条件や電圧ノイズ・マージン、部品特性のばらつきなどをよく検討して

表1 V850ES/JG2 シリーズ

型名	フラッシュ ROM 容量 (Kバイト)	RAM 容量 (バイト)
$\mu$ PD70F3715GC-8EA-A	128	12288
$\mu$ PD70F3715GF-JBT-A	128	12288
$\mu$ PD70F3716GC-8EA-A	256	24576
$\mu$ PD70F3716GF-JBT-A	256	24576
$\mu$ PD70F3717GC-8EA-A	384	32768
$\mu$ PD70F3717GF-8EA-A	384	32768
$\mu$ PD70F3718GC-8EA-A	512	40960
$\mu$ PD70F3719GC-8EA-A	640	49152

おかないと、思わぬトラブルに遭遇することもあります。

本稿では、マイコン・システムの信頼性を左右するこれら周辺回路技術について詳しく説明します。

## 2 付属基板の電源設計

電流容量の検討

表2 は V850 の消費電流特性表です。付属基板に搭載した  $\mu$ PD70F3716 の動作電源は次のように規定されています。

- 動作電圧 3.0V ~ 3.6V
- 動作電流(通常動作, 20MHz) 30mA(標準), 45mA(最大)

付属基板の総消費電流は、

- USB-シリアル変換 IC(CP2102) 6mA(標準)
- 74LVC06 0.1mA
- LED ランプ 3mA(標準)

などの消費電流を合わせると、最大 80mA 程度になります。

CP2102 に内蔵されている LDO レギュレータは最大 100 mA の電流出力が可能です。基板上的デバイスであればこれでも十分です。

しかし付属基板は、拡張バスに接続されるアプリケーション回路の電流容量まで考慮すると余裕がありません。そこで 300mA(最大)供給可能な電圧レギュレータ  $\mu$ PD120N33TA を搭載することにしました。

付属基板の電源系統図

図1 は付属基板の電源系統図です。USB バス・パワーの +5V を 0 抵抗ジャンパを介して  $\mu$ PD120N33 に入力し、生成された 3.3V を V850 マイコンや CP2102, 74LVC

表2 V850 マイコンの消費電流特性

項目	略号	条件	最小	標準	最大	単位		
電源電流*1	L <sub>DD1</sub>	通常動作	f <sub>xt</sub> =20MHz( f <sub>s</sub> =5MHz )	*2	-	32	48	mA
				*3	-	30	45	mA
	L <sub>DD2</sub>	HALT モード	f <sub>xt</sub> =20MHz( f <sub>s</sub> =5MHz )	*2	-	17	26	mA
				*3	-	16	24	mA
	L <sub>DD3</sub>	IDLE1 モード	f <sub>xt</sub> =5MHz( f <sub>s</sub> =5MHz ), PLL OFF 時	-	0.8	1.6	mA	
	L <sub>DD4</sub>	IDLE2 モード	f <sub>xt</sub> =5MHz( f <sub>s</sub> =5MHz ), PLL OFF 時	-	0.3	0.8	mA	
	L <sub>DD5</sub>	サブクロック動作モード	f <sub>xt</sub> =32.768kHz, メイン・クロック, 内蔵発振器停止	*2	-	300	600	μA
				*3	-	200	400	μA
	L <sub>DD6</sub>	サブIDLE モード	f <sub>xt</sub> =32.768kHz, メイン・クロック, 内蔵発振器停止	*2	-	18	100	μA
				*3	-	18	80	μA
	L <sub>DD7</sub>	STOP モード	サブクロック停止, 内蔵発振器停止	-	6	50	μA	
			サブクロック動作, 内蔵発振器停止	-	10	60	μA	
サブクロック停止, 内蔵発振器動作			-	10	60	μA		
L <sub>DD8</sub>	フラッシュROMプログラミング・モード	f <sub>xt</sub> =20MHz( f <sub>s</sub> =5MHz )	*2	-	35	54	mA	
			*3	-	33	51	mA	

\*1 V<sub>DD</sub>, EV<sub>DD</sub>, BV<sub>DD</sub>電流の合計。出力バッファ, A-Dコンバータ, D-Aコンバータ, 内蔵ブルダウン抵抗で流れる電流は含まない  
 \*2 μPD70F3718, μPD70F3719 \*3 μPD70F3715, μPD70F3716, μPD70F3717

拡張ヘッダ(ベース・ボード)  
 CON2  
 A1-40PA-2.54DS

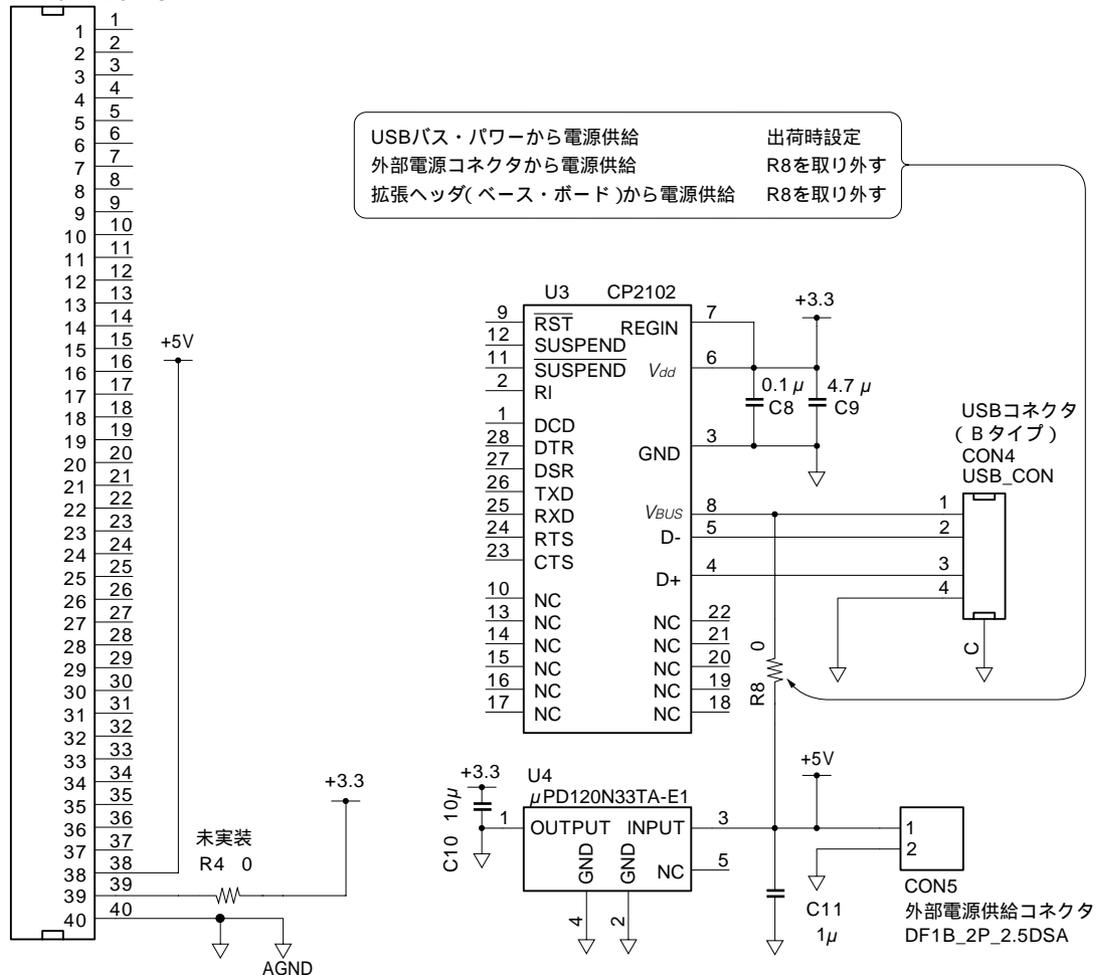


図1 付属基板の電源系統図