

C6713 DSKに搭載した A-D/D-Aコンバータ評価用ボードと そのプログラミング(後編)

浮動小数点演算 DSP を搭載した評価ボード C6713 DSK のプログラミング

三上 直樹

今回は、本稿の前編(本誌 2006 年 10 月号, pp.154-162)で紹介した、A-D/D-A コンバータの評価ボードを使うための基本的なプログラミング技法について解説します^{注1}。C6713 DSK を使うためには、いろいろな初期設定が必要になります。そこで、今回はその初期化などを簡単に行えるように、拙著¹⁾の第2章の中で紹介しているクラスの中の InitC6713DSK と IntrBase を利用します。A-D/D-A コンバータについては、クラスを継承するような派生クラスを作って、その中で処理を記述するようにします。

使用する A-D/D-A コンバータとのインターフェースには、DSP に内蔵されるシリアル・ポートの一つである McBSP^{注2}を使います。McBSP に対する操作ですが、C6713 DSK に含まれる CSL(チップ・サポート・ライブラリ)の API を利用することで簡単に記述できます⁽²⁾。

1. McBSP の設定

● McBSP の端子

DSP の McBSP⁽³⁾と、その外部に接続されるデバイスの間のインターフェースに使われる端子を表1に示します。

表1の中の CLKR, CLKX, FSR, FSX は、入出力の切り替えが可能な端子です。その切り替えの設定については後で説明します。CLKS は、McBSP のタイミングの基準

となる外部クロックの入力端子です。しかし、今回は McBSP のタイミングの基準用クロックとして DSP の内部クロックを使うため、CLKS 端子は使いません。なお、McBSP の基準用クロックとして CLKX のクロックを使うか、DSP の内部クロックを使うかの選択については、後で説明します。

● McBSP のコントロール・レジスタに対応する構造体

McBSP を使うためには、そのコントロール・レジスタに適切な値を設定する必要があります。このレジスタにはアドレスが割り当てられているので、そのアドレスへ書き込みを行えば、基本的にはレジスタの設定は可能です。しかし、今回作成するプログラムでは、CSL として提供されている McBSP のための API を使います。

CSL における McBSP のコントロール・レジスタは、構造体 McBSP_Config としてヘッダ・ファイル cs1_mcbbsp.h の中でリスト1のように定義されています⁽²⁾。

Uint32 は、リスト1の中で unsigned int として型を宣言しています。

● McBSP のコントロール・レジスタの設定

A-D コンバータおよび D-A コンバータを使うためのプログラムの中で、値を与えている McBSP のコントロール・レジスタの設定について説明します。なお、McBSP のコントロール・レジスタの中で SPCR(シリアル・ポート・コントロール・レジスタ)、MCR(マルチチャネル・コントロール・レジスタ)、RCER(受信チャネル・コントロール・レジスタ)、XCER(送信チャネル・コントロール・レジスタ)については、特に設定を行わずデフォルトのまま

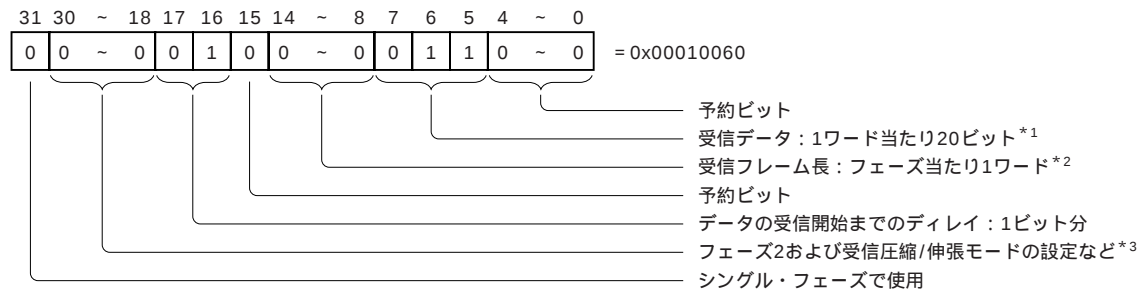
表1 McBSP のインターフェース用端子

端子名	端子の状態 ^{*1}	説明
CLKR	I/O/Z	受信用クロック
CLKX	I/O/Z	送信用クロック
DR	I	受信シリアル・データ
DX	O/Z	送信シリアル・データ
FSR	I/O/Z	受信用フレーム同期信号
FSX	I/O/Z	送信用フレーム同期信号
CLKS	I	外部クロック(今回は使用しない)

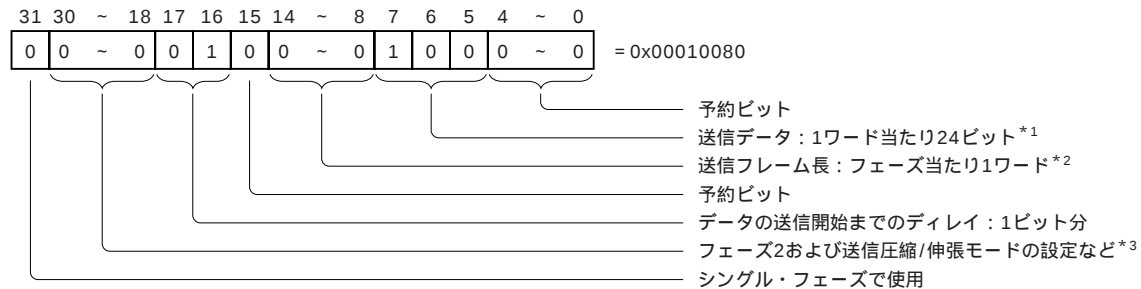
^{*1} I: 入力, O: 出力, Z: ハイ・インピーダンス

注1: ここで紹介するプログラムをビルドするためには、ソース・ファイルのほかに色々なファイルが必要になる。必要なファイル一式は、本誌の Web サイト(<http://www.cqpub.co.jp/interface/>)からダウンロードできる。

注2: multichannel buffered serial port の略。



(a) 受信コントロール・レジスタ(RCR)の設定



(b) 送信コントロール・レジスタ(XCR)の設定

*1 受信, 送信の際のデータのビット長は, 8, 12, 16, 20, 24, 32のいずれかを選択することができる。

*2 ここで設定した値 + 1が設定されるワード数になる。

*3 フェーズ2, 圧縮/伸張モードはともに使わないので, これらのビットはデフォルトである0のままにしている

図1 受信コントロール・レジスタ(RCR), 送信コントロール・レジスタ(XCR)の設定

受信, 送信はどちらもシングルフェーズで使用する。

で使うため, 説明は省略します。

1) RCR, XCR

図1(a)に受信コントロール・レジスタ(RCR)の, 図1(b)に送信コントロール・レジスタ(XCR)の設定の様子をそれぞれ示します(図1)。

ここでは McBSP をシングルフェーズ^{注3}として使うので, フェーズ1の設定のみを行います。シングルフェーズで使うためには, 図1に示すように第31ビットを0に設定します。

第16, 17ビットは受信フレーム同期パルス(FSR)からの受信データ, または送信フレーム同期パルス(FSX)からの送信データの最初のビットまでの遅れを設定します。ここでは1ビットの遅れに設定します。

第8 ~ 14ビットはフェーズ1が何ワードのデータで構成されるかを設定します。ここではフェーズ1を1ワードで構成するように設定するので, 0とします。

第5 ~ 7ビットは1ワードが何ビットで構成されるかを

リスト1 McBSP のコントロール・レジスタの定義

```
type def struct
{
    Uint32 spcr;
    Uint32 rcr;
    Uint32 xcr;
    Uint32 srgr;
    Uint32 mcr;
    Uint32 rcgr;
    Uint32 xcgr;
    Uint32 pcr;
} MCBSP_Config;
```

決めます。ここでは受信データを20ビット, 送信データを24ビットに設定します。設定できるビット数としては8, 12, 16, 20, 24, 32のいずれかを選択できます。

フェーズ2と, データの圧縮/伸張は使わないので, これらに関する第18 ~ 30ビットはすべて0にします。

2) SRGR

サンプル・レート・ジェネレータは McBSP に含まれており, シリアルでインターフェースをとる際にクロックや

注3: McBSP はシングルフェーズとデュアルフェーズに対応している。デュアルフェーズで使うように設定した場合, 二つのフェーズでデータの形式(例えば1ワードのビット長)を変えて使うことができる。