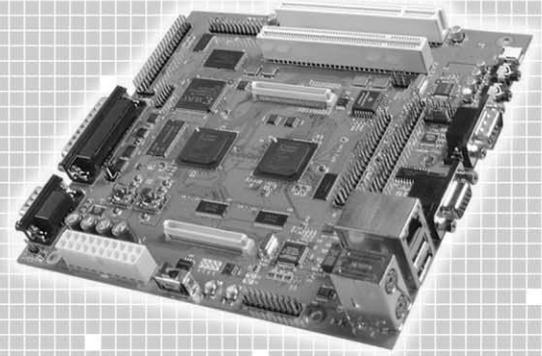


組み込みシステム 開発評価キット 活用通信



熊谷 あき
佐藤 達之

第9回 リモート・メモリ・モニタ・システムの構築

1. ハードウェアの動作確認用 メモリ・アクセス・ツール

ハードウェアができた後...

HDLによるソースの記述もエラーなく論理合成され、無事FPGAに配置配線が完了した後は、いきなりプログラムを書き始めますか？ まずは実装した回路の制御レジスタに正しくアクセスできるかどうかを確認することが重要でしょう。一般的には何らかのデバッガやモニタを使って、指定したアドレスを読み出したり、指定したアドレスにデータを書き込み、それを読み出して値が一致するかどうかを確認していきます。

しかし、MicroBlazeではEDK、M32RではCygwin(Linux)+GDBといったように、用意されているソフトウェア開発環境が統一されていないのが現状です。ハードウェア設計担当者が、いちいちソフトウェア開発ツールの使い方を1から覚えるのも大変です。またソフトウェア開発担当者としても、より簡単にメモリを読み書きできるツールがあると便利でしょう。

そこで、ハードウェアの動作確認を主眼とした、メモリ・アクセス・ツールを作成してみました。

リモート・メモリ・モニタの仕様

本評価ボードにはPS/2接続によるキーボードも、アナログ

RGB表示による画面表示も可能です。しかし、これらのインターフェースが正常に動作しない状況でも使用できるようにという考えから、シリアル・ポートを介してターミナルと接続し、ターミナルからコマンドを入力して結果を表示するという方式形態を採用しました。

このように、ターミナルからメモリを読み書きする動作を行うため、今回のシステムを“リモート・メモリ・モニタ”と呼ぶことにしました。リモート・メモリ・モニタを使う場合は、表1に示す設定でターミナルを接続します。

図1にリモート・メモリ・モニタのコマンド・フォーマットを示します。1文字目がコマンド、2文字目がアクセス・サイズの指定による2文字の組み合わせと、それぞれのコマンドに合わせてアドレスやデータ、バイト数などを指定します。

また作成したリモート・メモリ・モニタは、履歴機能などのコマンド・ライン編集機能も実装しているので、過去に入力したコマンドの再実行なども容易になります。なお、履歴機能を使うためには、図2に示すようにターミナルの設定を“VT100”に設定してください。

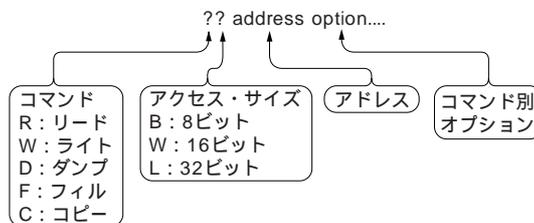
IDEコントローラにアクセス

以降ではCPUコアとしてMicroBlazeを使った場合を例に、リモート・メモリ・モニタの活用方法について説明します。

例として、IDEコントローラにアクセスするようすについて

表1 リモート・メモリ・モニタ使用時のターミナルの設定

接続ポート	COM2
通信速度	115,200bps
データ長	8ビット
パリティ	なし
ストップ・ビット	1ビット
フロー制御	なし



(a) コマンド・フォーマット

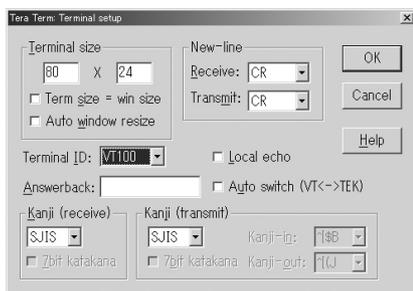
キー	履歴呼び出し
キー	カーソル移動
BSキー	カーソル位置の前の文字削除
DELキー	カーソル位置の文字削除
HOMEキー	カーソル位置を入力行の先頭へ
ENDキー	カーソル位置を入力行の末尾へ
INSキー	挿入モード切り替え(トグル動作)

(c) コマンド入力編集用キー入力
(環境により未実装の場合もある)

```
>RW 80000000 ..... アドレス8000_0000hを16ビット・サイズで読み出す
>WB 8A000020 55 ..... アドレス8A00_0020hに8ビット・サイズで55hを書き込む
>DL B0000000 200 ..... アドレスB000_0000hから32ビット・サイズで200hバイト分をダンプする
>FW 90000000 1000 1234 ..... アドレス9000_0000hから1000hバイト分を、16ビット・サイズで1234hを書き込んでメモリをフィルする
>CL A0000000 90000000 100 ... アドレスA000_0000hから9000_0000hへ、32ビット・サイズで読み出して書き込み、100hバイト分をコピーする
```

(b) コマンド入力例

図1
リモート・メモリ・モニタの
コマンド



(a) TeraTerm の場合



(b) ハイパーターミナルの場合

図2 ターミナルを“VT100”に設定

説明してみましょう。写真1は評価ボードにハード・ディスク・ドライブ(HDD)とロジック・アナライザを接続したようすです。HDDはマスタ設定のものを1台のみ接続し、スレーブ・デバイスの接続用のコネクタにピン・ヘッダを差し込んでロジック・アナライザのプロープを接続しています。

表2に評価キット添付IDEコントローラのレジスタ仕様を示

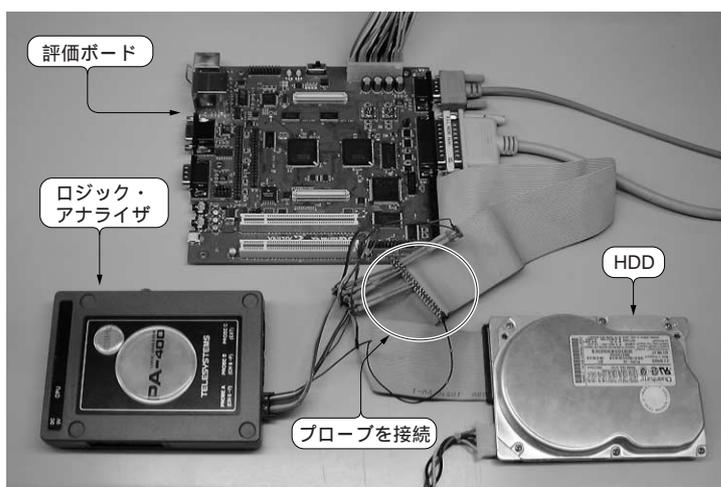


写真1 評価ボードにHDDとロジック・アナライザを接続した様子

表2 評価キット添付IDEコントローラのレジスタ仕様

BLANCA システム・バス側オフセット	IDE		アクセス・サイズ (ビット)	リード/ライト	レジスタ名
	CSx#	アドレス			
+80h	CS0#	+0	16	R/W	データ・レジスタ
+81h		+1	8	R	エラー・レジスタ
+82h		+2	8	R/W	フィーチャ・レジスタ
+83h		+3	8	R/W	セクタ・カウント・レジスタ
+84h		+4	8	R/W	セクタ・ナンバ・レジスタ
+85h		+5	8	R/W	シリンダ下位レジスタ
+86h		+6	8	R/W	シリンダ上位レジスタ
+87h		+7	8	R/W	デバイス/ヘッド・レジスタ
+88h	CS1#	+0	16	R	ステータス・レジスタ
+8Eh				W	コマンド・レジスタ
+C0h	CS0#	+0	16	R/W	ハードウェア・スワップ・データ・レジスタ ^注
+C4h		+1	8	R	代替ステータス・レジスタ
+C8h		+2	8	R/W	デバイス・コントロール・レジスタ
+CCh		+3	8	R/W	データ・レジスタ
+D0h		+4	8	R/W	エラー・レジスタ
+D4h		+5	8	R/W	フィーチャ・レジスタ
+D8h		+6	8	R/W	セクタ・カウント・レジスタ
+DCh		+7	8	R/W	セクタ・ナンバ・レジスタ
+E0h	CS1#	+0	16	R	シリンダ下位レジスタ
+F8h				W	シリンダ上位レジスタ
	CS0#	+0	16	R	デバイス/ヘッド・レジスタ
				W	ステータス・レジスタ
	CS1#	+6	8	R	コマンド・レジスタ
				W	ハードウェア・スワップ・データ・レジスタ ^注
	CS0#	+6	8	R	代替ステータス・レジスタ
				W	デバイス・コントロール・レジスタ

注：データ・レジスタの上位と下位をハードウェア的に入れ替えた、キット添付IDEコントローラ独自の仕様。ビッグ・エンディアン環境時に使用すると便利。