

FPGAでシリアルATA コントローラを設計する

第5回 実機での動作確認

菅原 博英

前号(2008年10月号, pp.193-197)で設計したシリアルATAコア(SATA_CORE)を、実際に評価ボードにプログラミングして動作を確認する。3種類のバージョンを確認した。(筆者)

1. ループバック・バージョン

本連載のPHY 物理層の確認に使用した、Xilinx 社製 ML505 評価ボード(写真1)を使って動作を確認します。ML505 は、シリアル ATA のループバック用ケーブルが付属しているので、これを活用します。

● 構成

全体の構成は図1に示すように、テスト実行回路(hst_sml.v, dev_sml.v)も FPGA へ搭載できるように RTL で記述します。テスト全体の確認を Chipscope Pro (FPGA 内部の各種信号の状態をロジック・アナライザのように表示するツール)を使って目視で行うのは無理があるので、テスト実行回路での確認も同時に行います。

テスト実行回路のブロック図を図2に示します。

● ホスト

(1) コマンド発生(HST_CMD.v)

コマンドの順番と大まかな処理種別のシーケンスを管理します。また、リード/ライト・テストの元となるデータを管理します。処理順の一覧を表1にまとめます。

下位層へは、大まかな処理種別を示す信号と元データを通知し、完了を待ちます。

コマンドは各プロトコルに相当し、5種類完了すると同じシーケンスを繰り返します。しかし、全く同じパラメータ(同じ LBA アドレスに同じデータを書くなど)ではエラーに気付かない場合があるので、少しずつ変化させます。

(2) レジスタ・データのアクセス(HD_SSQ.v)

処理種別をさらに分解し、個々のレジスタ・アクセスあるいはデータの発生や確認を行います。

元データからある規則でライトし、デバイスはその規則に従ってリード・データを返信します。

ホストはリード時、同じ元データから同じ規則で生成されたデータを比較・確認します。

(3) レジスタ・バス変換(HD_REG.v)

上位のアクセスのうち、レジスタ・アクセスと PIO アクセスを変換し、SATA_CORE 接続信号(レジスタ・バス)として入出力します。

● デバイス

三つのモジュール中、(2)と(3)の二つはホストと共通です。



写真1 Virtex-5LXT 搭載評価ボード ML505

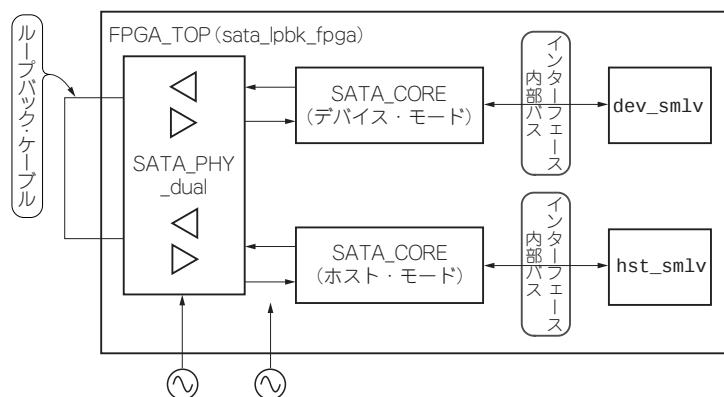


図1 ループバック・バージョン全体の概要

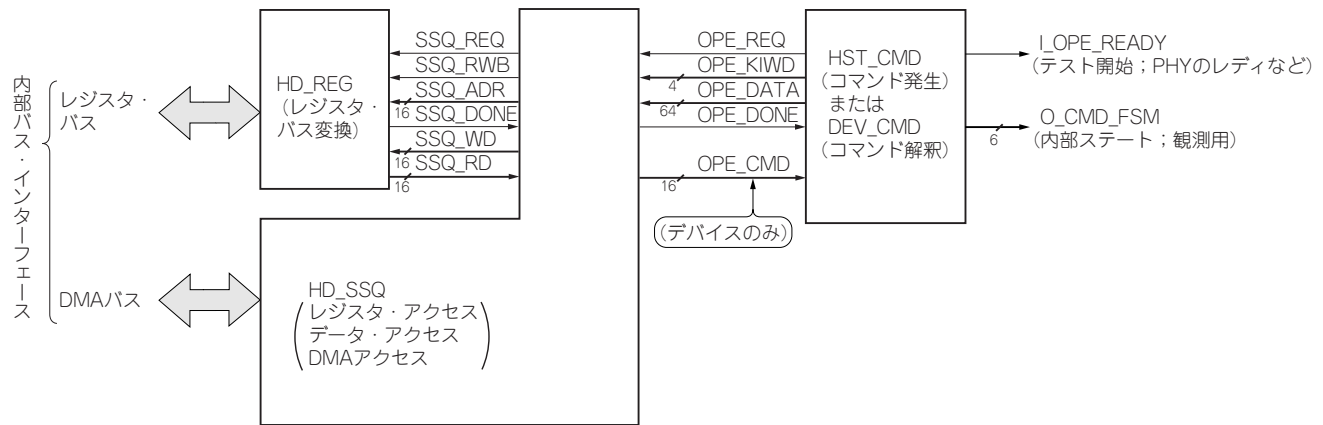


図2 テスト実行回路のブロック図

表1 コマンド発生 (HST_CMD) シーケンス

プロトコル	ステート名	処理種別	処理内容	説 明
初期化	Wait_Init0	Ope_StsEQ	ステータス確認	Status=50h を待つ
	Wait_Init1	Ope_StsEQ	ステータス確認	Status=7Fh 以外を待つ
スタート リピート	CMD_Start		プロトコル開始	
	CMD_Repeat		プロトコル繰り返し	
以下、全コマンド完了時はCMD_Repeat から繰り返す				
No-data	CMD_NDATA0	Ope_RegST	レジスタ書き込み	コマンド以外
	CMD_NDATA1	Ope_CmdEx	コマンド発行	Cache Flush (E7h)
	CMD_NDATA2	Ope_StsEQ	ステータス確認	Status=50h を待つ
	CMD_NDATA3	Ope_RegCK	レジスタ確認	警告を表示する (本文参照)
PIO data-in	CMD_IDFY0	Ope_RegST	レジスタ書き込み	コマンド以外 (LBA アドレスをセット)
	CMD_IDFY1	Ope_CmdEx	コマンド発行	Identify Device (ECh)
	CMD_IDFY2	Ope_StsEQ	ステータス確認	Status=58h を待つ
	CMD_IDFY3	Ope_RData	データ・リード	1セクタ分を読む。確認せず
	CMD_IDFY4	Ope_StsEQ	ステータス確認	Status=50h を待つ
	CMD_IDFY5	Ope_RegCK	レジスタ確認	警告を表示する (本文参照)
PIO data-out	CMD_WTSC0	Ope_RegST	レジスタ書き込み	コマンド以外 (LBA アドレスをセット)
	CMD_WTSC1	Ope_CmdEx	コマンド発行	Write Sector (30h), セクタ数は4
	CMD_WTSC2	Ope_StsEQ	ステータス確認	Status=58h を待つ
	CMD_WTSC3	Ope_WData	データ・ライト	1セクタ分を書き込む。元データはDAT16. WTSC2 から4セクタ繰り返す
	CMD_WTSC4	Ope_StsEQ	ステータス確認	Status=50h を待つ
	CMD_WTSC5	Ope_RegCK	レジスタ確認	警告を表示する (本文参照)
PIO data-in	CMD_RDSC0	Ope_RegST	レジスタ書き込み	コマンド以外 (LBA アドレスをセット)
	CMD_RDSC1	Ope_CmdEx	コマンド発行	Write Sector (30h), セクタ数は4
	CMD_RDSC2	Ope_StsEQ	ステータス確認	Status=58h を待つ
	CMD_RDSC3	Ope_RData	データ・リード	1セクタ分を確認。元データはDAT16. RDSC2 から4セクタ繰り返す
	CMD_RDSC4	Ope_StsEQ	ステータス確認	Status=50h を待つ
	CMD_RDSC5	Ope_RegCK	レジスタ確認	警告を表示する (本文参照)
DMA data-out	CMD_WDMA0	Ope_RegST	レジスタ書き込み	コマンド以外 (LBA アドレスをセット)
	CMD_WDMA1	Ope_CmdEx	コマンド発行	DMA Write (CAh), セクタ数はDMASC
	CMD_WDMA2	Ope_WtDMA	DMA ライト	DMASC セクタ分を書き込む。元データはDAT16
	CMD_WDMA3	Ope_StsEQ	ステータス確認	Status=50h を待つ
DMA data-in	CMD_RDMA0	Ope_RegST	レジスタ書き込み	コマンド以外 (LBA アドレスをセット)
	CMD_RDMA1	Ope_CmdEx	コマンド発行	DMA Read (C8h), セクタ数はDMASC
	CMD_RDMA2	Ope_RdDMA	DMA リード	DMASC セクタ分を読み込み確認。元データ DAT16
	CMD_RDMA3	Ope_StsEQ	ステータス確認	Status=50h を待つ