

電子回路は集積回路の高密度微細化が進展し、半導体の駆動電圧は3.3 V, 2.5 V, 2 V, 1.8 V, 1.5 V, 1.3 Vと低電圧化が進み、低電圧大電流時代に入りました。インテル社の共同創業者であるゴードン・ムーア氏は、半導体の動作周波数とトランジスタ数が約25か月で2倍に増加することを1965年に予測したのですが、まさしくそのとおりになっているのです。

ここでは連載のプロローグとして、上述の低電圧大電流回路時代での電源部品あるいは電源モジュール、電源周辺部品について最新動向を概説します。

デカップリング・コンデンサ

● **新デカップリング・コンデンサ…ブロードライザ**
コンデンサでの最新製品は「ブロードライザ」(NEC トーキョー)です。このコンデンサは100 kHz～1 GHzの広い周波数範囲にわたりインピーダンスが約8 mΩと低く、低ESRを実現した製品です(写真1-1)。図1-1はブロードライザのインピーダンス対周波数特性ですが、これまでのセラミック・コンデンサ、導電性高分子系タンタル・コンデンサ、機能性アルミ電解コンデンサと比較しても驚異的な低インピーダンス特性です。

半導体の低電圧化/高速化に伴い、デカップリング・コンデンサは年々、低ESR化を求められていますが、これまでは、図1-1に記載のように3種類の合成インピーダンスを作り、半導体のクロック周波数と駆動電圧に応じて、さまざまなコンデンサを組み合

わせてデカップリング・コンデンサを形成してきました。この新しいコンデンサは1個で、さまざまな周波数帯域をカバーできる期待のコンデンサです。

● **さらに新しいデカップリング・コンデンサ…LILC**
このコンデンサは日本電気が開発した“LILC ; Low Impedance Line structure Component”と呼ばれるコンデンサで、細長い棒状の4端子素子です(写真1-2)。

この素子の特徴は、数十kHz以上の高周波領域におけるインピーダンスが低く、電源デカップリング素子として既存のコンデンサの代替を狙っていると報道されています。このコンデンサの詳しいデータは、これから続々と公開されるでしょう。高いデカップリング効果を期待できそうです。

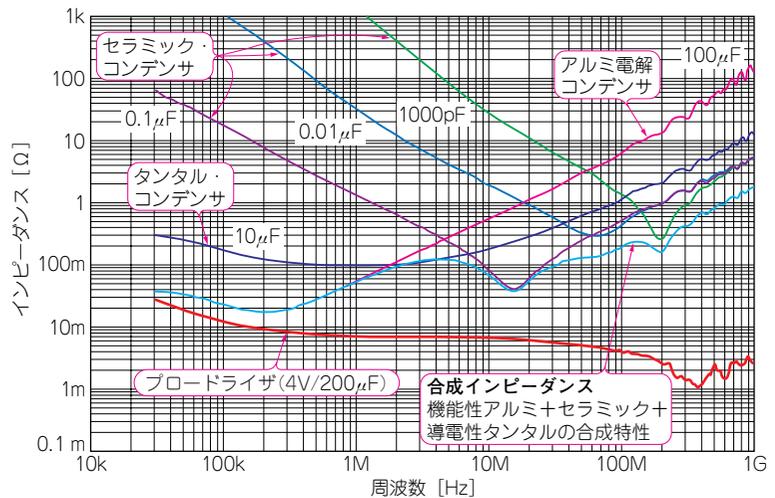
磁性体部品

● **閉磁路構造で小型のLTCC積層チップ・トランス**
LTCC(Low Temperature Cofired Ceramic)とは低温同時焼結セラミックを言います。この方式は米国などで紹介されていましたが、トランスとしての必須条件である耐圧特性や伝送特性に大きな問題があり、商品化されませんでした。タムラ製作所は高透磁率、高磁束密度フェライト材料の積層/焼結技術を利用して高耐圧特性と磁気結合係数の飛躍的な向上に成功し、LTCC積層チップ・トランス(写真1-3)を開発しました。この製品は完全閉磁路構造で0.99以上の高磁気

〈図1-1〉▶
ブロードライザの周波数特性



〈写真1-1〉1 GHzまでESRが8 mΩと低いデカップリング・コンデンサ「ブロードライザ」[200 μF/4 V, NEC トーキョー(株)]





〈写真1-2〉低インピーダンス・コンデンサ LILCの外観 [日本電気(株)]



〈写真1-3〉磁気結合係数が0.99以上と高いLTCCチップ積層トランス [㈱タムラ製作所]



〈写真1-4〉アモビーズ [㈱東芝]

結合係数を実現して、小型絶縁トランスやパワー・インダクタ素子を作ることができます。

ユビキタス時代における携帯機器は小型、高機能、多目的使用に対応しなければなりません。いずれの場合にも低電圧化された集積回路を使用して設計されます。そのような集積回路は多電圧化されていることが多いので、小さなボードの中に複数の小型DC-DCコンバータが使われることとなります。LTCC積層チップ・トランス/チョーク・コイルは完全閉磁路構造のため放射ノイズのレベルが低く、超高密度プリント基板内での電源トランス、インダクタに最適な素材として期待できます。

携帯機器やデジタル家電、信号伝送用トランスなど、幅広い応用が可能になります。

● ノイズを低減させるアモルファス・ノイズ抑制素子

アモルファスは非結晶金属で作られた磁性材料で、高透磁率で直流重畳特性に優れているのが特徴です。低電圧時代のノイズ対策はこれまで以上に難題で、対策にはシビアなノウハウを要求されます。発生してしまったノイズを後から低減させるよりも、最初からノイズを発生させないほうがはるかに優れたノイズ低減対策になります。図1-2に示すようにアモルファス

はフェライトに比較してB-Hカーブの磁界幅が狭く、シャープな角形ヒステリシスをもっています。この特性を利用して急峻な電流変化(di/dt)に対して一瞬、高インダクタ特性を引き出し、ノイズ発生の原因になるサージ、急峻パルス電流を抑制します(図1-3)。

角形のヒステリシス特性のため、アモルファス磁芯は直ちに飽和して急激に低インダクタンス素子に変化し、素子の損失を軽減させます。アモルファス・ノイズ抑制素子は、回路の損失を損なわずにノイズ低減対策を可能とする磁性材料です。写真1-4は東芝製の表面実装型「アモビーズ」です。

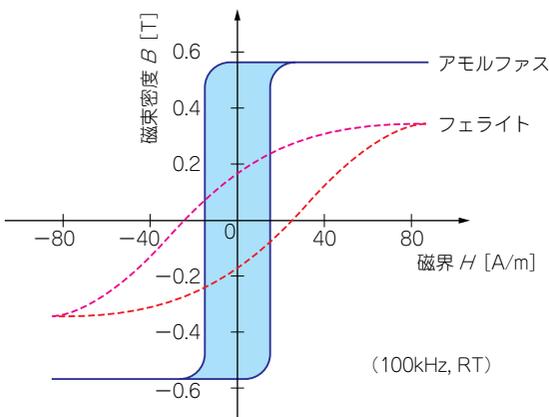
高速対応の電源用IC

● エコロジな最新FPGAに適した高速負荷応答POLコンバータ

最新のFPGAは1.5V/3.3Vなどと複数の電源を必要とします。FPGAの動作電圧が1.5Vの場合、ノイズを含めた許容電圧ディップは150 mV_{max}となり、さらにFPGAの高速負荷変動(高速な di/dt)に 대응できるように、POL(Point Of Load)コンバータは200 ns以下の負荷応答速度を要求されます。BSV-1.8S7R0M(ベルニクス)は入力電圧3V~5.5V、出力1V~3.6V/7Aで効率92%、応答速度160 nsで小型サイズで構成されています(写真1-5)。

図1-4は通常の応答速度38 μ sタイプのPOL DC-DCコンバータと高速応答(160 ns)のBSVコンバータの比較図ですが、高速応答のBSVコンバータを使用した場合、電源デカップリング・コンデンサが極端に

〈図1-2〉アモルファス素子のB-Hカーブ



〈図1-3〉アモルファス素子のノイズ抑制への応用

