

## 第7章 実行プログラムの格納などに向く！ 電源が落ちてもデータを保持する

# NOR型フラッシュ・メモリの種類と使い方

黒崎 一秀  
Kazuhide Kurosaki

本章で紹介するNOR型フラッシュ・メモリは、電源を落としてもデータが消えない不揮発性のメモリです。DRAMやSRAMと同じくランダム・アクセスができ、マイコンの実行プログラムなどの格納に使われます。この後紹介するNAND型メモリやEEPROMも不揮発性のメモリです。

### 種類と特徴

- 容量は2M～512Mビットまで

表1にSpansion社で製品化しているNOR型フラッシュ・メモリの主な製品ラインアップを示します。

データ出力本数として、×8、×16のものがあります。容量は2Mビット、4Mビットといった小容量のものから、多値技術を使った256Mビット、512Mビットのものまであります。

表1 NOR型フラッシュ・メモリの製品例

型名	容量 [ビット]	構成 [ワード×ビット]	電源電圧 [V]	最大アクセス・タイム [ns]	パッケージ	
					TSOP	FBGA
MBM29F200TC-70(90)	2M	256K×8	4.5~5.5	70, 90	48ピン	—
MBM29LV200TC-90		128K×16	2.7~3.6	90		
MBM29F400TC-70(90)	4M	512K×8	4.5~5.5	70, 90	48ピン	—
S29AL004D70(90)		256K×16	2.7~3.6	70, 90		
MBM29F800TC-70(90)	8M	1M×8 512K×16	4.5~5.5	70, 90	48ピン	—
S29AL008D70(90)			2.7~3.6	70, 90		
MBM29SL800TE90(10)			1.65~1.95	90, 100		
MBM29F160TC-70(90)	16M	2M×8	4.5~5.5	70, 90	48ピン	—
S29AL016D70(90)		1M×16	2.7~3.6	70, 90		
デュアル・オペレーション						
S29JL032H70	32M	4M×8, 2M×16	2.7~3.6	70	48ピン	48ピン
S29JL064H70	64M	8M×8, 4M×16	2.7~3.6	70	48ピン	48ピン
ページ、デュアル・オペレーション						
S29PL127J60	128M	8M×16	2.7~3.6	60/(20) <sup>注1</sup>	56ピン	80ピン
バースト、デュアル・オペレーション						
S29WS064J1A(0S, 0P)	64M	4M×16	1.65~1.95	45, 55, 55(7, 9.1, 11.2) <sup>注2</sup>	—	80ピン
S29WS128J1A(0S, 0P)	128M	8M×16	1.65~1.95	45, 55, 55(7, 9.1, 11.2) <sup>注2</sup>	—	84ピン
MirrorBit, ページ						
S29GL064M10	64M	4M×16	2.7~3.6	100/(30) <sup>注1</sup>	48ピン	63, 64ピン
S29GL128N80(90, 10)	128M	16M×8, 8M×16	2.7~3.6	80, 90, 100/(25, 25, 35) <sup>注1</sup>	56ピン	64ピン
S29GL256N90(10)	256M	32M×8, 16M×16	2.7~3.6	90, 100/(25, 35) <sup>注1</sup>	56ピン	64ピン
S29GL512N90(100, 11)	512M	64M×8, 32M×16	2.7~3.6	90, 100, 110/(25, 35, 35) <sup>注1</sup>	56ピン	64ピン
MirrorBit, バースト、デュアル・オペレーション						
S29WS256N0S(0P, 0L)	256M	16M×16	1.65~1.95	70, 70, 70/(9, 11.2, 13.5) <sup>注2</sup>	—	84ピン

注1▶( )内はページ・アクセスの場合 注2▶( )内はバースト・アクセスの場合

● 内部に昇圧回路をもち5 V/3 V/1.8 V単電源で動作する

どのような機器においても消費電力の低減が課題となります。消費電力を低減することは、ユーザにとってもメリットがありますが、さらには環境問題への寄与にもなるからです。

フラッシュ・メモリは不揮発性素子から構成されているので、記憶保持のための電源を必要としません。またフラッシュ・メモリの読み出しや書き込み、消去には高電圧を必要としますが、チップ内部に昇圧回路を備えており、5 V/3 V/1.8 V単電源で駆動できます。つまり、システム内のほかのデバイスと同一電源で駆動できるため、専用のDC-DCコンバータを内蔵する必要がありません。

● 消去の単位はセクタごと

EEPROMのセルは二つのトランジスタが必要なものに対し、フラッシュ・メモリのセルは一つで構成されているため、より集積度を上げられます。しかし、EEPROMが任意の位置のデータを消去できるのに対し、フラッシュ・メモリはブロックを一括して消さなければなりません。

ブロック消去型フラッシュ・メモリでは、セクタと呼ばれるブロックにチップを分割し、各ブロックごとハードウェア的に書き込み/消去を禁止することができます。したがって、重要なコードを損失する心配がありません。

● DRAMと同じランダム・アクセスが可能

図1にNOR型フラッシュ・メモリのセル構造の等価回路を示します。NAND型フラッシュ・メモリのセル構造は、ビット線にセルが直列接続してあるのに対し、NOR型フラッシュ・メモリのセル構造は、DRAMやSRAMと同じように並列接続となっています。このためNOR型フラッシュ・メモリでは、DRAMと同じランダム・アクセスが可能です。

● ページ・モードやバースト・モードで高速読み出しに対応

現在のNOR型フラッシュ・メモリ製品のランダム・アクセス時間は、45 ns～90 ns程度の範囲です。新しいアプリケーションになればなるほど、高速アクセス、大容量、低電圧を必要とします。しかし、標準的なランダム・アクセス・メモリのアーキテクチャにおいては、大容量と低電圧を求めると、結果として性能が低下する傾向にあります。そこで、さらに高速のアクセス時間を達成するために、ページ・モード、バースト・モード機能をもつ製品が開発されています。

● 書き込み/消去中に読み出しできるデュアル・オペレーション

図2にデュアル・オペレーション・フラッシュ・メモリの同時リード/ライト機能の動作を、図3にブロック図を示します。

▶ 従来型

従来型フラッシュ・メモリでは、書き込み/消去時間は、読み出しアクセス・タイムに比較して長くなっています。フラッシュ・メモリが書き込みや消去を実行中の場合、従来のフラッシュ・メモリはメモリ情報を読み出すことができず、CPUはステータス情報を確認しながら、書き込み/消去動作の終了を待ち続ける仕様になっています。

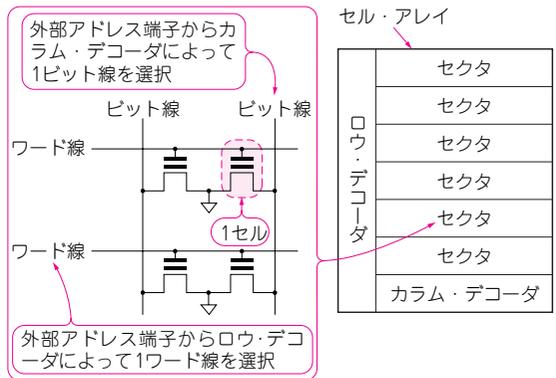


図1 NOR型フラッシュ・メモリのセル構造の等価回路

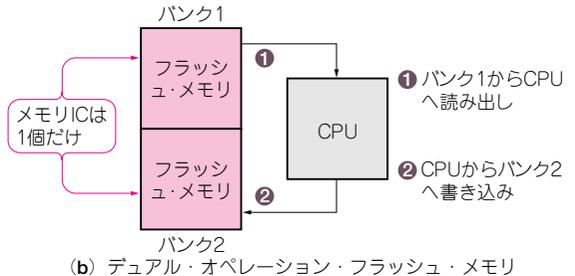
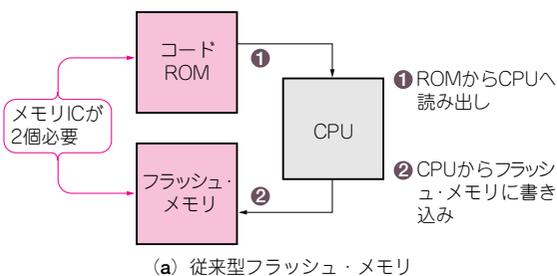


図2 デュアル・オペレーション・フラッシュ・メモリの動作