



## 狙い通りの機能を実現するために ロジック回路設計の手ほどき

菅原 孝幸  
Takayuki Sugawara

### 第1回 なぜHDLで設計するのか？

#### ▶ 論理回路の設計はHDLの利用が一般的

ここ数年の間に、デジタル回路(論理回路)の設計は、回路図を描く方法から、ハードウェア記述言語(HDL)を利用する方法へと移り変わってきました。

HDLベースの設計の普及の要因として、その開発ツールであるシミュレータや論理合成ツールの入手が容易になってきたことがあげられます。

また、デジタル回路を構成するデバイスとしてFPGAやCPLDなどのプログラマブル・ロジック・デバイスが急速に普及し、アマチュア・レベルでも大規模で複雑なデジタル回路を簡単に作成できるようになってきています。

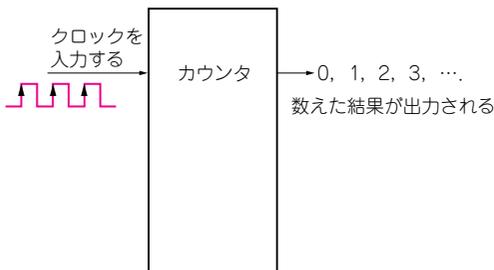


図1-1 カウンタ回路を設計してみよう

#### ▶ デジタル回路の基本的な知識も必要

HDLは一見するとC言語のようなプログラム言語に似ていますが、あくまでも「回路」を記述するためのもので、できあがるデジタル回路の基本的な知識がないと、高品質な回路を設計することは難しいといえます。

この連載の目標は二つです。一つは、各種ツールを使った設計手法をマスタすること、もう一つは、デジタル回路の基礎、デジタル回路とHDL記述との関連などの基礎的な知識を得ることです。

#### ▶ 連載は2部構成の予定

前半部において、HDLの一つであるVerilog HDLのシミュレータを中心に、デジタル回路の開発の流れやツールの使用方法を解説します。

後半部においては、簡単なビデオ・ゲームの作成を最終目標として、それに必要なデジタル回路とそのHDL記述を解説していきます。

### 規模の大きいデジタル回路を設計するためにはHDLが必須

#### ● 簡単なカウンタ回路を設計してみる

まず、簡単なデジタル回路として、カウンタを設計する例を考えてみましょう。

図1-1に示すように、クロックの立ち上がりごと

#### Keyword

#### HDL

Hardware Description Language, ハードウェア記述言語のことで、デジタル回路の論理を記述していきます。概念的な論理記述を具体的な回路素子に置き換える論理合成技術とともに、その内容も発展してきました。VHDL (IEEE 1076-1993)とVerilog HDL (IEEE 1364)が代表的なHDLです。

ハードウェアとその検証に関して、一つの言語上で記述できます。さらに、HDLシミュレータを活用することで、ハードウェアに実装する前からデバッグができます。

HDL記述は、設計したデジタル回路を示すハードウ

ェア記述と、その回路を仮想的に動かすための記述(テスト・ベンチ)の二つがあります。

ハードウェア記述とテスト・ベンチの両方がそろって、初めてシミュレーションが可能になります(図1-A)。

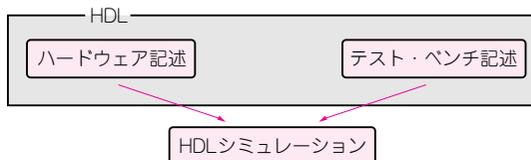
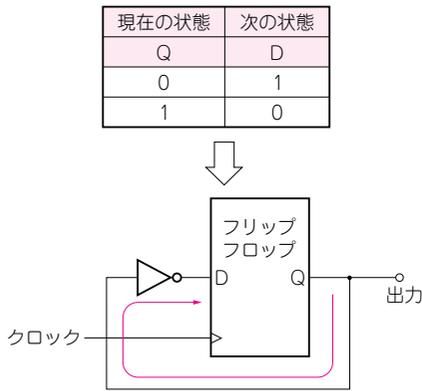


図1-A シミュレーションには二つの記述が必要



現在の状態を使って次の状態を作り、フリップフロップに入力しておく。この状態はクロックが入ったときに読み込まれる

図1-2 1ビットのカウンタ回路を設計してみた

現在の状態		次の状態	
Q <sub>1</sub>	Q <sub>0</sub>	D <sub>1</sub>	D <sub>0</sub>
0	0	0	1
0	1	1	0
1	0	1	1
1	1	0	0

$$\begin{aligned}
 D_0 &= \overline{Q_1} \cdot \overline{Q_0} + Q_1 \cdot \overline{Q_0} \\
 &= \overline{Q_0} \cdot (Q_1 + \overline{Q_1}) \\
 &= \overline{Q_0} \\
 D_1 &= \overline{Q_1} \cdot Q_0 + Q_1 \cdot \overline{Q_0} \\
 &= Q_1 \text{ XOR } Q_0
 \end{aligned}$$

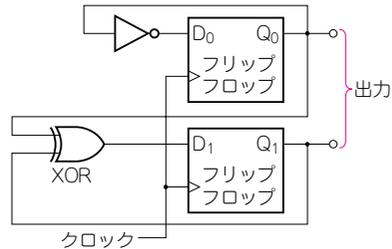


図1-3 2ビットのカウンタ回路は少し難しくなる

に、0, 1, 2, 3, …と一つずつ値が上がっていくデジタル回路です。

さて、このカウンタを設計するとして、どうすればよいでしょうか？

### ▶ ビット幅を決めないと設計ができない

実際の回路設計に入る前に、要求仕様をもう少し明確にする必要があります。それは、ビット幅です。

ビット幅とは、数値を表示するときの桁のようなものです。例えば、7セグメントLEDで数値を表示したいとき、あらかじめ何桁にするかを決めないと、回路が作れません。

ハードウェアとして物理的なデジタル回路を作るならば、ビット幅を決めておく必要があります。

### ▶ 1ビットのカウンタ回路を作ってみよう

1ビットのカウンタは、図1-2のように設計できます。0の次は1、1の次は0になりますから、1ビットのフリップフロップとNOTゲート1個でできます。

### ▶ 2ビットのカウンタ回路も難しいくない

2ビットでは、どうでしょうか？

今度は、'00' → '01' → '10' → '11' → '00' → …となります。現在の状態と次の状態を表にして論理式に書き出すと、図1-3のようになります。2ビットでも問題なく設計できました。

### ● ビット幅の大きいカウンタ回路が必要になると？

では、次のような要求仕様があったとしたらどうでしょうか。

・時間をカウンタで計りたい。分解能は10 nsで、最長1秒程度

分解能が10 nsということは、100 MHzのクロックが必要です。10 ns単位で1秒まで計るには、100000000まで数える必要があります。27ビットのカ

## Keyword

## HDL シミュレータ

VHDLやVerilog HDLなどのHDLで表現された設計データを入力する論理シミュレータは、HDLシミュレータ(HDL simulator)と呼ばれます。

HDLシミュレータは多くのベンダから発売されています。大規模なLSIの設計に適したシミュレータとしては、Cadence Design Systems, Inc社のNC-Verilogや、Synopsys, Inc社のVCSが有名です。FPGA業界では、Mentor Graphics Corp.社のModelSimが業界標準に近い地位にあります。

ここで、フリーのHDLシミュレータも紹介しておきま

しょう。

VHDL用ではGHDL (<http://ghdl.free.fr/>)、Verilog HDL用では、ICARUS (<http://www.icarus.com/eda/verilog/>)、CVER (<http://www.pragmatic-c.com/gpl-cver/>)、Veriwell (<http://sourceforge.net/projects/veriwel/>) などがあります。

これらフリーのHDLシミュレータには波形ビューワが付属していません。VCD(Value Changed Dump)形式で波形を出力させれば、GTKWAVE (<http://www.cs.manchester.ac.uk/apt/projects/tools/gtkwave/>)などのフリーのビューワで波形を見ることができます。