



第3章 数百 mV の交流信号を 10 万分の 1 に分解する

交流信号を デジタル信号に変換する

中村 黄三/山路 澄子
Kozo Nakamura/Sumiko Yamaji

読者プレゼントのお知らせ

本章で実験に使った DSP スターター・キット (DSK) を 2 名様にプレゼントいたします。
詳細は、本誌ウェブ・ページ (<http://www.cqpub.co.jp/toragi/>) でご案内します。

〈編集部〉

解析すべき物理情報の中には地震や発電タービンなどの振動、心電図や脳波を代表とする生体電気などがあります。これらは直流成分を含む交流信号で、センサや電極から発生する信号レベルはいずれも微弱です。

真空管やトランジスタでアンプを組んでいた時代の心電計は同相モード除去比が脆弱ぜいじやくだったため、ベッドの上にシールド用のシーツを敷いて誘導ハムを軽減して聞いています。しかし、高性能 OP アンプの登場、アクティブ・ドライブなどの回路技術の発達により、信号だけを取り込む技術は格段に進歩しています。

これに加え DSP の普及は、信号のリアルタイム解析、アナログ式では不可能だった低周波における高次のフィルタリングを可能にしました。今日ではディジ・アナ一体の高性能・高機能機器が出現しています。

ここでは前章の直流の微小信号処理の発展編として、微小な交流信号処理の基礎と、圧電素子を使用した振動センサをテーマにした実践への応用について解説します。

目標仕様を実現する設計プロセスで話を進めます。

前半で A - D コンバータ・モジュール単体での目標仕様を実現します。多くの振動が 1 kHz 以下であることから、後半では DSP を使い、カットオフ周波数 1 kHz、 -72 dB/oct. の目標仕様を満たす 12 次のデジタル・ロー・パス・フィルタを実現します。

目標仕様では、交流の信号処理といっても直流成分も含んでいるので、アンプ・ゲインが大きい場合はオフセットとドリフトなどにも注意を払う必要があります。直流誤差や雑音の見積もりは第 2 章を参照頂くとして、この章では、アンプ系の周波数特性 (ゲイン・フラットネス)、AC ゲイン 誤差、THD (総合ひずみ) にフォーカスします。

構想設計と部品の選定

● 構想設計の全体

図 1 は構想設計を行うためのラフなメモ書きです。モジュールの仕様、ブロック図、信号レベル線図などが記されていますが、ここでポイントを挙げておきます。

本章の目標仕様

第 2 章と同じように、表 1 に示す振動解析回路の目

項目	仕様
有効信号電圧分解能	$2 \mu\text{V}_{\text{RMS}}$
入力レンジ	$\pm 100 \text{ mV}$
測定周波数帯域	LPF なし $BW = \text{DC} \sim 40 \text{ kHz}$
	LPF あり $BW = \text{DC} \sim 1 \text{ kHz}, 12 \text{ 次 LPF}$

表 1
本章で設計する A - D コンバータの仕様

Keywords

DSP, AC ゲイン 誤差, THD, 圧電素子, ドライブ, FPGA, VC5509, 開ループ・ゲイン, 閉ループ・ゲイン, スルー・レート, ひずみ, デジタル・フィルタ, ロー・パス・フィルタ, リアルタイム処理, DSP, DSK, TMSDSK5509, CCS, USB, A - D コンバータ, TMS320VCV5509A, 固定小数点, 符号ビット, IIR フィルタ, SPI, ADC1271

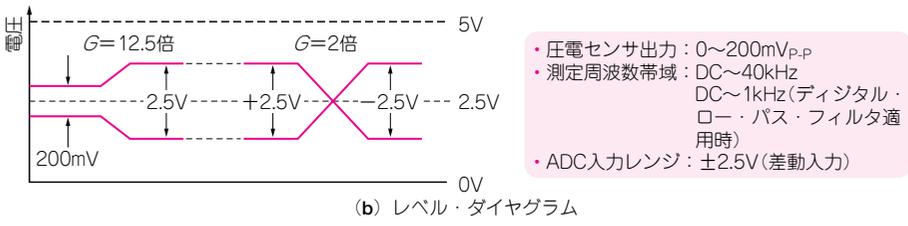
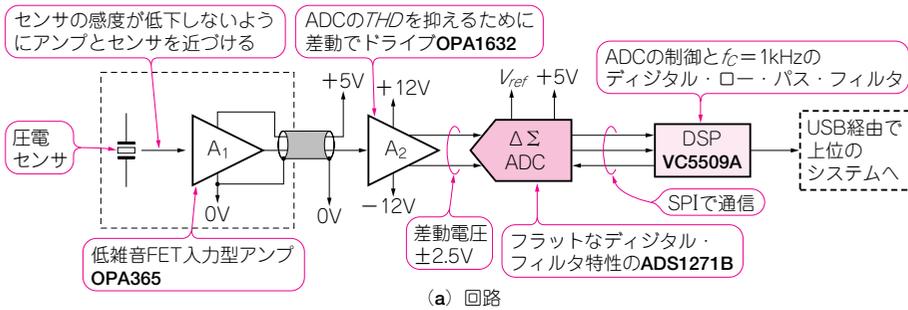


図1 信号処理モジュールのブロック図と入出力電圧のレベル線図
設計の最優先事項を精度としている

● 圧電センサの出力を増幅する前段アンプ回路

コラム(p.160)から、圧電センサの要求に見合うOPアンプの仕様を割り出すと表2のようになります。トータル容量 C_T がセンサ感度に影響を与えるため、センサの近傍に前段アンプ A_1 を配置しバッファします(点線のボックスで囲われた部分)。この措置は極めて効果的で、筆者の場合は、圧電素子を封入するケース内にバッファ・アンプを置いていました。センサとモジュール間の配線を減らすため単一電源アンプを使い、電源2本(1本はグラウンド)とセンサ・アンプの出力1本で合計3本とします。配線には2芯シールド線を使い、グラウンド線は電源リターン路も兼ねるので、配線抵抗が小さいシールド用の網線をあてます。

A_1 には単電源ながらひずみ特性が良好なCMOS OPアンプのOPA365を選択します。

● OPアンプの選択

モジュール側ですがADCは差動でドライブします。ADCの直線性を引き出すことは結果としてひずみ特性の改善につながります。このため、差動入力ADCをドライブするために開発された、差動入出力のアンプOPA1632を選択します。

● A-DコンバータICはΔΣ型を選ぶ

最近ではΔΣ型ADCの高速版が多数発売されていますので、これを選ぶことにします。理由はビット分解能が高いので信号をそれほど増幅しなくてもADCへ入力できるためです。候補として、デジタル・フィルタの特性が平坦なADS1271を選択します。フィルタ特性がフラットなら、外部のDSPで好きな特性

表2 圧電素子を使ったセンサの性質と出力アンプに必要な仕様

項目	性質
信号源インピーダンス	誘電体なので極めて高い、1 GΩ
出力信号	振動に比例した電荷、100 p ~ 1,000 pC
出力形態	加速度に比例

(a) 圧電式センサの性質

FET入力型であること
低入力バイアス電流であること(10 pA以下)

(b) 前置アンプへの要求

用途	前置アンプ
低周波の精密解析	OPA129 など
一般計測	OPA350 など
高速処理	OPA656($f_{BW} = 100$ MHz) など

(c) 用途別の前置アンプ

のフィルタが追加できます。

図2にフィルタ全体の応答カーブとパス・バンド・リップルがわかるカーブを示します。とりあえず平坦なこのフィルタ特性を利用すると、40 kHzの広帯域測定レンジと、外部DSPのデジタル・フィルタによる1 kHzの狭帯域レンジがカバーできることがわかります。

表3には、ADS1271のAC特性を示します。ダイナミック・レンジに関する仕様①、フィルタのパス・バンド(通過域)リップル②、フィルタのフラットネス③が目標仕様に合致しています。

● デジタル・フィルタを追加する

デジタル・フィルタを構成するだけならFPGAでも可能ですが、同時にADCの制御をしてフレキシ