

## 電流出力型位相比較器の使い方

# PLL 回路の低位相雑音化の一手法 (後編) ループ・フィルタの設計法

遠坂 俊昭  
Toshiaki Enzaka

前編で、原理的に位相雑音を小さくできる電流出力型位相比較器を紹介しました。

PLL回路に電流出力型位相比較器を使った場合、ループ・フィルタも電流出力型位相比較器にマッチしたものがが必要です。

ループ・フィルタは、用途に応じて適切なものを自分で設計できる必要があります。

ループ・フィルタの時定数を長くすると、周波数を変更したとき、新しい周波数に落ち着くまでの時間(ロック時間)が長くなります。周波数を頻繁に変更するスペクトラム拡散のような用途には適しません。

しかし時定数が短すぎると、比較周波数成分の除去が十分でなくなり、不要な周波数成分であるスプリアスの成分がより大きく現れます。

フィルタの設計法を具体的に解説するために、時定数の長いものと短いもの、2種のフィルタを例にとります。そして、時定数が違うとPLL回路の特性にどのような影響を与えるかも確認します。

### ▶ 負帰還が安定になるように設計する

PLL回路が安定に動作するためには、負帰還ループを一巡したゲイン(ループ・ゲイン)が1になる周波数で、ループ・フィルタの位相遅れが90°以内、通常は余裕を持たせて40°程度以内の必要があります。

ループ・ゲインが1になる周波数 $f_{VPN}$ を求め、この周波数で位相遅れを考え定数を決めます。

### ▶ 出力周波数を変えると $f_{VPN}$ が変わる

出力周波数を変えると、位相に注目しなければいけない周波数 $f_{VPN}$ も変わってしまいます。

出力周波数を可変する場合、出力周波数の上限と下限でそれぞれ $f_{VPN}$ を求め、その間で位相特性を満足させるように設計します。

<編集部>

## ループ・フィルタ定数算出の準備

今回は、時定数の違う2種類のフィルタを設計し、特性を比較してみます。

実際には時定数を変えたフィルタを何種類か設計/試作し、位相雑音特性やスプリアス特性、そしてロック時間などから、自分のアプリケーションに合った特性が得られる定数を選択します。

前編(2006年11月号)の図6のような3次ループ・フィルタを対象に、求め方を考えていきます。

### ● フィルタの周波数は位相が戻る周波数 $f_M$ と位相の戻り量から求める

前編図6のフィルタに使っているCR定数を決めるには $f_L$ と $f_H$ を決める必要があります。この二つの周波数は、位相がもっとも戻る周波数 $f_M$ 、位相遅れの量(位相の戻り量)、位相戻りを確保したい帯域幅の三つから決められます。

計算で求めるのは間違いやすいので、グラフを使います。図9が、前編図6の3次ループ・フィルタを使ったときに $f_L$ 、 $f_H$ を求めるグラフです。 $f_M$ を1とした比で $f_H$ 、 $f_L$ の値が求められます。

図9の横軸は、位相の戻りを確保したい帯域幅です。

図9の詳しい使い方は、参考文献(4)のp.71~p.96を参考にしてください。

### ● VCOのゲインを求めておく

対象にするPLL回路は前編図7です。基準信号源は10kHz、出力周波数を100M~120MHzとしました。

使用したVCOの特性は前回の図8で、100MHzの発振に1.731V、120MHzの発振に4.231Vが必要です。このことからVCOのゲイン $K_{VCO}$ は次式となります。

## Keywords

時定数、ループ・ゲイン、位相余裕

$$K_{VCO} = \frac{(120 \text{ MHz} - 100 \text{ MHz}) 2 \pi}{4.231 \text{ V} - 1.731 \text{ V}} \text{ [rad/(sec} \cdot \text{V)]}$$

## 時定数の長いループ・フィルタ定数の算出

### ● ループ・ゲインが1になる周波数を求める

ループ・フィルタの  $R_2$  を  $1 \text{ k}\Omega$  と決めて定数計算をしてみます。

ループ・ゲインが1になる周波数  $f_{VPN}$  を求めます。

$f_{VPN}$  は位相を戻す必要がある周波数です。結果として、 $f_{VPN}$  でのゲインは、位相がもっとも戻す周波数である  $f_M$  でのゲインとほぼ一致します。よって、 $f_{VPN}$  でのゲインの代わりに  $f_M$  でのゲインを使うことができます。 $f_{VPN}$  は次式で求められます。

$$f_{VPN} = K_{VCO} K_D Z_{LF}(f_M) N$$

ただし、 $N$  : 分周数

$Z_{LF}(f_M)$  は前編で求めました。よって、出力周波数  $100 \text{ MHz}$  (分周数  $10000$ ) のときの  $f_{VPN}$  ( $100 \text{ MHz}$ ) は、

$$\begin{aligned} f_{VPN}(100 \text{ MHz}) &= \frac{(120 \text{ M} - 100 \text{ M}) 2 \pi}{4.231 \text{ V} - 1.731 \text{ V}} \\ &\times \frac{2 \times 1.42 \text{ mA} \times 1 \text{ k}\Omega}{2 \pi} \\ &\times \frac{1}{2 \pi \times 10000} \approx 180.8 \text{ Hz} \end{aligned}$$

出力周波数  $120 \text{ MHz}$  (分周数  $12000$ ) のときの  $f_{VPN}$  ( $120 \text{ MHz}$ ) は、

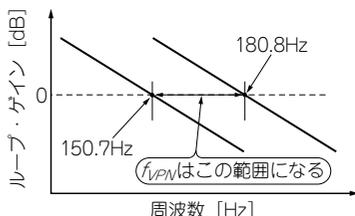
$$\begin{aligned} f_{VPN}(120 \text{ MHz}) &= \frac{(120 \text{ M} - 100 \text{ M}) 2 \pi}{4.231 \text{ V} - 1.731 \text{ V}} \\ &\times \frac{2 \times 1.42 \text{ mA} \times 1 \text{ k}\Omega}{4 \pi} \\ &\times \frac{1}{2 \pi \times 12000} \approx 150.7 \text{ Hz} \end{aligned}$$

これより図10の特性になります。

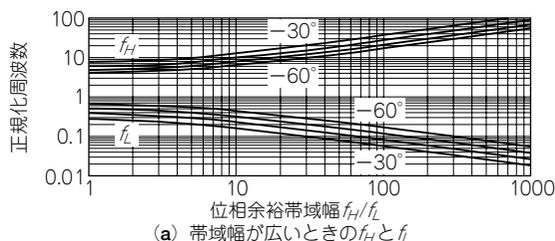
### ● 位相余裕を確保する帯域幅と位相戻りを最大にする周波数 $f_M$ を求める

出力周波数  $100 \text{ M} \sim 120 \text{ MHz}$  で PLL 回路を使うには、 $f_{VPN}(100 \text{ MHz}) \sim f_{VPN}(120 \text{ MHz})$  で位相余裕が確保できなければいけません。

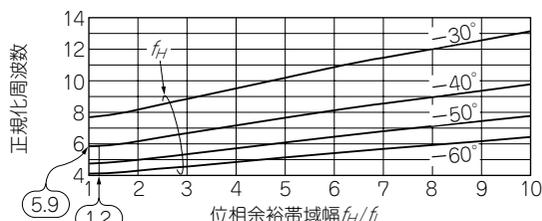
位相余裕を確保しなければならない帯域幅は、



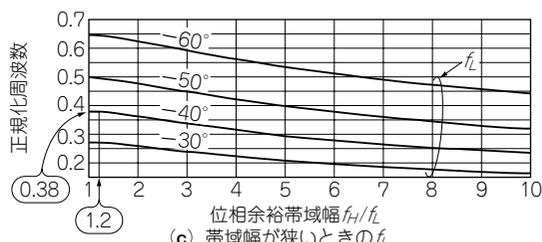
(a)  $f_{VPN}$  は  $150.7 \sim 180.8 \text{ Hz}$  の間になる



(a) 帯域幅が広いときの  $f_H$  と  $f_L$



(b) 帯域幅が狭いときの  $f_H$



(c) 帯域幅が狭いときの  $f_L$

図9 ループ・フィルタの定数を決める  $f_L$  と  $f_H$  を求めるグラフ  
フィルタに許される位相遅れで曲線を選び、位相余裕を確保する必要がある帯域幅で横軸を決めると位相の戻りが最大になる周波数  $f_M$  に対して  $f_L$  と  $f_H$  の比が求まる

$$180.8 \text{ Hz} \div 150.7 \text{ Hz} \approx 1.2$$

位相戻りを最大にする  $f_M$  は  $f_{VPN}(100 \text{ MHz})$  と  $f_{VPN}(120 \text{ MHz})$  の真ん中にとり、

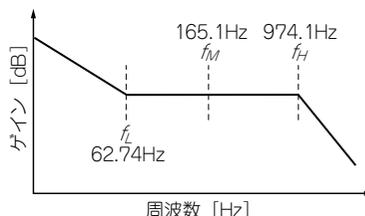
$$f_M = \sqrt{180.8 \text{ Hz} \times 150.7 \text{ Hz}} \approx 165.1 \text{ Hz}$$

### ● フィルタの特性を示す周波数を求める

PLL ループの位相余裕を  $50^\circ$  で設計します。すると、ループ・フィルタでの位相遅れは  $40^\circ$  以下を確保する必要があります。

図6のように  $R_3 \gg R_2$ ,  $f_L = f_1$ ,  $f_H = f_2 = f_3$  にします。

図9(b)(c)の正規化グラフから、位相遅れ  $40^\circ$  の曲線を使って、位相余裕帯域幅(横軸の値)が1.2での正規化周波数を読み取ります。 $f_L$ ,  $f_H$  を算出すると



(b)  $f_L$  は  $62.74 \text{ Hz}$ ,  $f_H$  は  $974.1 \text{ Hz}$

図10 時定数：長の  $f_{VPN}$  とループ・フィルタの漸近線