



マイコンを正しく操縦するための作法

基礎から学ぶC言語講座

岡田 好一

Yoshikazu Okada

第10回 割り込みプログラムの基礎知識

割り込みは、入力やタイマなどによって実行中のプログラムを中断し、一時的に「**割り込み処理ルーチン**」を実行させるしかけです。通常、割り込み処理ルーチンは入力のチェックなどを済ませたら短時間で終了します。その後、元の割り込まれたプログラムは何事もなかったように再開します。

割り込みは計算機の動作を飛躍的に柔軟にするので、事実上、すべての計算機に組み込まれているしくみです。

とても便利なので、割り込みと同等の動作を起こす機械語命令が設けられています。OSに介入してほしいときなどに使います。こちらを**ソフトウェア割り込み**と言い、上述の割り込みは**ハードウェア割り込み**と呼ばれます。

今回は、マイコンCプログラムに欠かせない割り込みプログラムの基礎知識について解説し、割り込み処理プログラムの作成方法を解説します。

R8C/1Bの割り込みの概要

具体的なプログラミングの前に、割り込みの一般型、R8Cのハードウェアの持つしかけの確認、ソフトウェアですべき対応、の順で概観してみます。

Keyword 1

割り込み

一般に、計算機の使用目的はループ処理なので、対策なしの場合は、いったん計算状態に突入してしまうと外部からの信号は受け付けなくなります。

通信を含む入出力装置を効率的に使うためには、素早い応答が求められます。しかし速度的にはCPUのほうが圧倒的に速い場合が多いので、処理時間はそれほど長くありません。

割り込み(interrupt)を使えば、計算途中でも計算機にとりあえぬの応答をさせることができます。

割り込みは計算機の使い勝手を飛躍的に向上させるので、

● 割り込みの原理

仮想的状態として、割り込みの要因が一つで、割り込み信号線が1本の場合を考えてみます。信号線の末端は、理想的な特性のスイッチにつながっているとしましょう。

- ① スイッチONで割り込み信号がONになり、CPUに伝えられる
- ② CPUは多重割り込みを避けるため、いったん割り込み受け付けを禁止する
- ③ 処理の受け付けが完了したので、割り込み原因のスイッチをOFFにする
- ④ あらかじめ設定された割り込み処理ルーチンが起動する。その際、現在生きているルーチンの状態(**コンテキスト**)を保持する。最低限、プログラム・カウンタとフラグが自動的に退避される
- ⑤ 割り込み処理ルーチンは最初にこれから使用するレジスタの内容を退避する
- ⑥ 割り込み処理ルーチンは大域変数や入出力の状態などを変更する
- ⑦ 退避されていた情報を利用して、元のルーチンを復帰させる
- ⑧ 割り込み受け付け状態が再び許可状態になる

計算機の歴史上、画期的な発明と位置付けられているようです。

ソフトウェアから見ると、ハードウェア割り込みは予告なしにやってきます。

解析はやっかいで、理論的支援はほとんどないと思います。計算機アーキテクチャの本を見ても、事実が淡々と書かれているのみです。

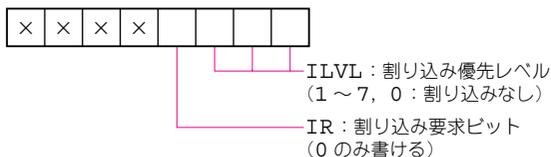


図10-1 割り込み制御レジスタ
各割り込み要因(15要因)に一つずつ



図10-2 割り込み関連のCPUのフラグ
Iフラグをセット('1')するだけで、割り込みの受け付けが解禁される

いくつもの注目点が出てきました。その多くはハードウェアの支援が必要です。そして、期待通りのしかけがR8Cにも用意されています。

● ハードウェアの支援(前半)「レベル判定」

話を一般的にしすぎると発散するので、タイマXによる割り込みを中心に調べてみます。上の説明でスイッチを押すのはタイマXだと考えてください。具体的には10msごとに割り込みを発生させます。

といっても、タイマXの設定は連載第9回(2007年2月号)とほとんど変わりません。追加するのはタイマなど、個々の周辺機能に備え付けの「割り込み制御レジスタ(図10-1)」のbit0~bit2(割り込み優先レベル・ビット, ILVL)に優先順1~7の値のどれかをセットするだけです。初期値は0になっているので割り込みは発生しません。とりあえず、最低レベルの1をセットしてみます。

CPUではIフラグ(図10-2)をセット('1')するだけで、割り込みの受け付けが解禁されます。

▶ 第1 関門

タイマXがアンダーフローすると、タイマXの割

表10-1 割り込み優先レベル判定回路の優先順
優先レベルの設定が同じ場合、上の方が優先度が高い

比較0(タイマC)
INT3 入力
タイマZ
タイマX
INT0 入力
タイマC
INT1 入力
UART1 受信
UART0 受信
比較1(タイマC)
A-D 変換
UART1 送信
UART0 送信
SSU -I ² Cパス
キー入力

り込み制御レジスタ内の割り込み要求ビット(IR)がセット('1')されるとともに、「割り込み優先レベル判定回路(表10-1)」に信号が出されます。

判定回路は各周辺機能からの割り込み要求が数珠つなぎになっていて、優先順が同じでも回路的に優先されている機能の割り込みがあると保留になります。

▶ 第2 関門

次に、タイマXで決めた優先順(ILVL)と、CPUのフラグ内にある「プロセッサ割り込み優先レベル(IPL)」が比較されます。IPLの初期値は0で、ILVLはそれより高い'1'なので、保留はされません。

▶ 第3 関門

最後に、CPUのIフラグが立って('1')いれば割り込みが受理され、「割り込みシーケンス」が開始されます。

● ハードウェアの支援(後半)「割り込みシーケンス」

割り込みが受理されたら、文字列処理と積和の実行中なら中断、ほかの普通の命令は実行が終わってから、以下の「割り込みシーケンス」に突入します。

割り込みシーケンスは命令実行と同等であり、一度

Keyword 2

割り込み優先レベル判定回路

割り込みの実現のためには、CPU外に受け付けを支援する専用回路が必要です。Windowsでもシステム情報のIRQ(Interrupt Request)に、その名残を見ることができません。

R8Cの場合は内部で配線されていて、マニュアルに概念図が載っています。つまり、C言語ならif文を使うところを、ハードウェアが一瞬にして次の動作を選択しています。このハードウェアが、割り込み優先レベル判定回路(interrupt priority judgment circuit)です。

いったん割り込みが受け付けられたら、その後の処理は

通常の命令と変わりません。それでも、割り込み処理中は例外的な事態として、ハードウェアのどこかに痕跡が残っているはずですが。

R8Cの場合は、ハードウェアが割り込み要因をある程度解析していて、あらかじめ登録しておいた適切なアドレスに分岐します。

かなり高度な動作なので、簡単な応用だと割り込み要因の解析は必要なく、いきなり処理に入れます。