

最高40 MHz, ダイナミック・レンジ80 dB

スペクトラム/ネットワーク解析から FMチューナ/SSBトランシーバまで

USB-FPGA 信号処理実験基板の製作と応用

小川 一郎(おじさん工房)

第4回 スペクトラム・アナライザを作る③

サンプリング周波数を落としてメモリに書き込む

キットの問い合わせ先：CQ出版社(03)5395-2141

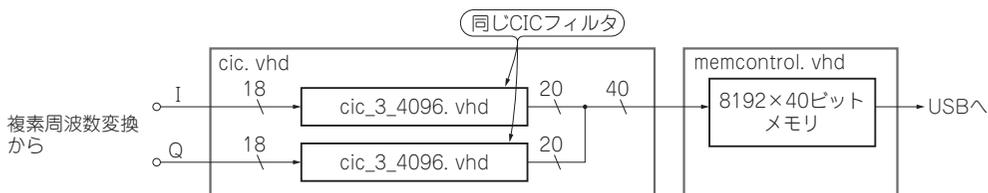


図1 作り込んだFPGAの内部回路
スペクトラム・アナライザを実現

前回までに、入力したアナログ信号をA-D変換してデジタル信号化し、FPGAに取り込んだあと複素周波数変換をして、IQ信号にするところまでを説明しました。今回は、複素周波数変換されたIQ信号をデシメーション(decimation; サンプリング点を間引く処理)してサンプリング周波数を落とし、メモリに書き込みます。

図1に、今回説明する部分のブロック図を示します。デシメーションはCICフィルタの中に統合されています。IQ信号それぞれに同じ特性のCICフィルタを入れているので、複素信号として見るとゼロ周波数を中心にした対称周波数特性のフィルタになります。

分解能帯域幅RBW設定機能の実装

- デシメーション処理が必要
スペクトラム・アナライザのRBW(Resolution

デシメーションって怖い？

デシメーション(decimation)のデシ(dec)は、デシベル(dB)のデシと同じで1/10という意味です。

その昔、「10人に1人を殺した」という故事が語源で、辞書で引くと「大量虐殺」となっていてびっくりします。

Band Width; 分解能帯域幅)は、サンプリング周波数に反比例します。できれば、RBWがきりの良い値(10kHzとか5kHzとか)になるようなサンプリング周波数にしたいところです。しかし、デシメーション率が小数になるなどして、必ずしもうまくきりの良い周波数にはできません。

そこで、ここではデシメーション率を回路的に扱いやすい1/(2のべき乗)の1/2~1/4096から選べるようにしました。A-D変換周波数は100MHzなので、サンプリング周波数を50M~24.4kHzの範囲に落とすことができます。

このときのRBWは、サンプリング周波数に応じて30k~7Hzが得られます。実際には、データ数を半分の4096にしてFFTすることで、RBW=60kHzも選べるようになっています。

- エイリアシングとの戦いになる

デジタル信号になってもサンプリング周波数を変更するとき(ダウン・サンプリング、アップ・サンプリングどちらでも)は、エイリアシング(折り返し信号)との戦いになります。

エイリアシングをどの程度まで許容し、そのとき必要なフィルタをどう構成するか…がデジタル信号処理の設計のかなりの部分を占めています。

図2に示すように、単純にサンプリング点を間引くだけではエイリアシングが生じてうまくいきません。

デシメーションすることは新しい周波数でサンプリングするのと同じで、サンプリングは周波数変換する