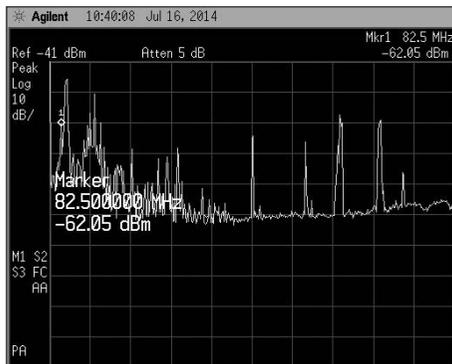


連載



最新プロセッサとシミュレータで 無線&計測信号処理 新アナログ&デジタル・ フィルタ理論と実践

第2回 超高速! 乗算器レス・ デジタル・フィルタ「CIC」

西村 芳一 Yoshikazu Nishimura

● 高速サンプリング・データの間引き処理によるエイリアシング発生を抑制する方法を伝授

サンプリング周波数が100 MSPSを超えるA-Dコンバータも珍しくなくなり、HF帯のRF信号を直接A-D変換して、FPGAでデジタル信号処理する設計が増えてきました。今回紹介するのは、クロック周波数が約100 MHzのFPGAに実装するときに有効なデジタル・フィルタ「CIC(Cascaded, Integral-Comb)フィルタ」です。

〈編集部〉

乗算器レスのシンプル構成だから 高速に動く

● 乗算器が不要で高速処理が可能

図1に示すのは、FPGAに組み込んで利用しているFIRフィルタ回路(30タップの例)です。

減衰特性をもっと急峻にしたければ、タップ数を30や40に増しますが、そうすると30~40個もの乗算



写真1 実際のSDR無線機(AR5001D, AOR)はCICフィルタを利用している

器が必要になります。こんなに多くの乗算器を実装できるFPGAやASICは、グレードが高く高価です。

CICは、乗算器を使わない、加算器だけでできたシンプルな高速信号処理用のデジタル・フィルタです(図2)。FIRフィルタと比べると、その特性は優れているとはいえませんが(p.178のコラム参照)、FPGAのように限られたハードウェア資源を使って高速なフィルタリング処理をしなければならないときに欠かせません。

逆にサンプリング周波数が低い場合は、CICフィルタは使わないほうがよいでしょう。FIRフィルタやIIRフィルタなどの高性能なデジタル・フィルタのほうがコストもかからずお勧めです。

● FIRフィルタは乗算器食い虫

写真1に示すのは、80 MHzのRF信号をダイレクトにサンプリングできる無線機「AR5001D」です。内部では、直交デジタル・ミキサでキャリア周波数が0 HzになるようなI/Q信号を生成しています(図3)。復調方式をAMとすると、最終的に再生されるのは音声なので、帯域は±6 kHzもあれば十分です。しかし

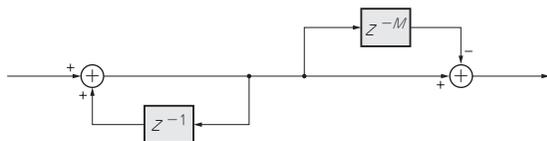


図2 乗算器を使わないシンプルで高速動作が得意なCICフィルタ

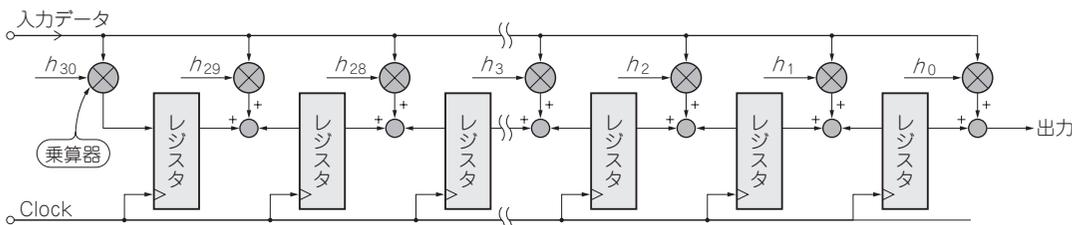


図1 急峻な減衰特性が得られる高次FIRフィルタをFPGAで作るためにはたくさんの乗算器が必要
30次のFIRフィルタをFPGAで作るのは非現実的

【セミナー案内】[初回満席につき追加開催] 実習・計測のためのスペクトラム・プロセッサSDR入門 [基板付き]
【講師】加藤 隆志氏、1/12(土) 48,000円(税込み)
【会場】東京・巣鴨 CQ出版社セミナー・ルーム(5F) <https://seminar.cqpub.co.jp/>