

# 第2部 実践編



## 第6章 幅の違うゲノム・パターンの組み合わせを高速探索してアイを最大化

# 高周波経験不問！ AI伝送線路デザイナー 研究レポート

安永 守利 Moritoshi Yasunaga

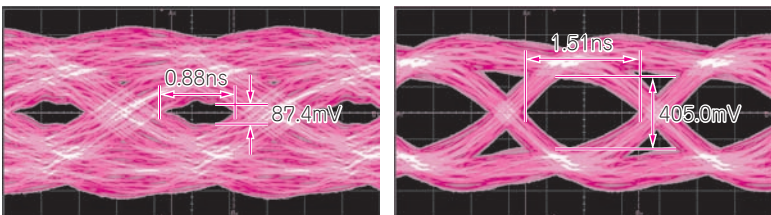


図2 AIでチップ・コンデンサ内蔵基板の容量値の最適化を行うと、アイ開口は大きく開き、信号ひずみが大きく改善される製作した伝送線路のアイ・パターン測定結果。(a)は寄生容量(27 pF)により、アイ開口はほとんど閉じている

(a) 従来の伝送線路(特性インピーダンス50 Ω)のアイ・パターン (b) AIによる自動配線設計後のアイ・パターン

1 Gbps以上の高速信号を基板パターンで伝送する場合、単純に配線をつなげただけでは波形がひずみ、正しく信号が伝わりません。このような高速信号を伝えるには、図1に示すようにインピーダンス・マッチングされた伝送線路を使って対応します。しかし伝送線路の途中で寄生成分をもつメモリやビアが接続されていると、信号が反射し、図1(b)や図2(a)のような信号ひずみを発生させます。今は職人さんが経験や勘を元に試行錯誤し、高速伝送線路を設計していますが、一筋縄ではいきません。

本章で紹介するAIによる自動配線設計技術は、

図3に示すように意図的にインピーダンス不整合を作って波形をきれいにするものです。この技術は、本誌2019年4月号でも解説しましたが、配線密度が低下する問題がありました。今回は、配線パターンの代わりにチップ・コンデンサ内蔵基板を利用する新しい手法を紹介します。図2(b)に示すのは、AIによる自動設計後のアイ・パターンです。図2(a)に比べ信号ひずみが大きく改善されています。

AIによる自動設計技術はパソコンの容量や配置の最適化にも活用できそうです。今後の実用化が期待されます。

(編集部)

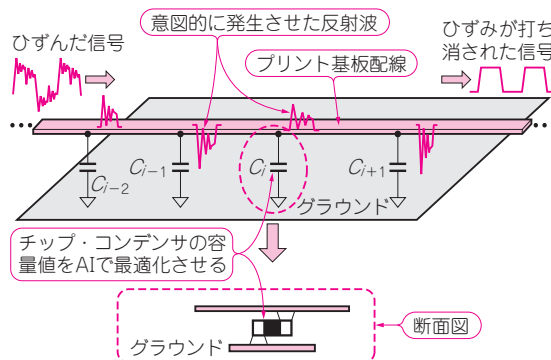
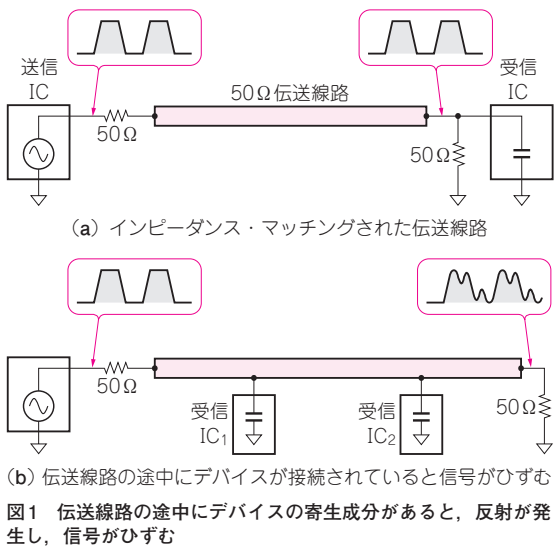


図3 複数のチップ・コンデンサを伝送線路に接続し、特性インピーダンスの不整合をわざと発生させ、そこで発生した反射波を利用して波形ひずみを減少させる

AIとコンデンサ内蔵基板を利用した新しい手法の考え方