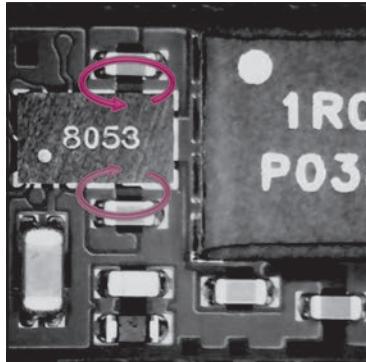


## 最新技術キャッチアップ・コーナー



低ノイズMOSFETとゼロ・デッド・タイム制御で  
2つの壁「5 V/3.0 A」と「2 MHzで効率90 %」を打ち破る

### 低ノイズと小型化を両立! DC-DCコンバータICの 最新テクノロジ

アナログ・デバイセズ 住谷 善隆 Yoshitaka Sumiya

AIロボットテクス、自動運転、広域計測、ローカル5Gなど、IoT時代はエレクトロニクスに、低消費電力化、多機能、高速化、高信頼性化、小型化など、あらゆる項目において、1段階上への進化を求めています。

マイコンやFPGAは、これらの要求に応えるべく、微細化と動作クロック周波数を日々向上させており、立ちはだかるシリコンの発熱の問題を電源電圧を1.0V以下にまで低下させて解決しています。しかし集積度が上がるほど、瞬間に引き込む電流は大きくなるため、組み合わせる電源回路には、1.0Vという低電圧を安定して出力する能力に加えて、数A～数十Aという大電流を出力する力が求められます。

本稿では、電源ICの世界的老舗「アナログ・デバイセズ」の技術者に、これらの課題をどうやって解決しているのか、最新のテクノロジとそのパフォーマンスを引き出す基本を語っていただきます。鍵は、高速かつノイズの出ないパワー・デバイスと、シリコンやパッケージの実装技術です。〈編集部〉

#### ブレークスルー① 5 V/3.0 Aの壁を 打ち破った「低EMIノイズMOSFET」

##### ● 10年でエネルギー密度4倍! 小型・大電流時代

スイッチング電源は、単位面積の基板が扱える最大電流が年々向上すると同時に、ノイズが低減しています(表1)。入力12～24 V、出力5 V/3.3 Vの電源を作ることができる、40 V耐圧モノリシックICは、基板面積あたりに扱えるエネルギーがこの10年で4倍に達しました。これは、プロセスの微細化の恩恵を受け難いアナログ半導体の分野では大前進です。

##### ▶AMラジオ帯より高速なMOSFETが貢献

この革新が起きた理由の1つは、スイッチング・パワー素子がバイポーラ・トランジスタからMOSFET(CMOSトランジスタ)に置き換わったことです。

10年前のスイッチング素子は、通電時の電圧降下が大きい(導通損失が大きい)バイポーラ・トランジスタでした。パッケージ内に1個のスイッチング素子を

表1 この10年でDC-DCコンバータの電流密度は、136 mm<sup>2</sup>/Aから34 mm<sup>2</sup>/Aに約4倍に上がった

リリース時期	2010	2013	2015
シリーズ名	LT397x	LT861x	LT864x
駆動周波数	450 kHz	2.2 MHz	2.2 MHz
出力電流@5 V出力	2.5 A	3.5 A	6.0 A
基板の外観			
回路面積	17 × 20 mm = 340 mm <sup>2</sup>	18 × 14 mm = 252 mm <sup>2</sup>	12 × 17 mm = 204 mm <sup>2</sup>
電流密度	136 mm <sup>2</sup> /A	72 mm <sup>2</sup> /A	41 mm <sup>2</sup> /A
効率@2 A出力	86 %	91 %	94 %
損失@2 A出力	1.62 W	0.98 W	0.63 W

【セミナ案内】[ビギナ向け] [実習セミナ] 実習・Zynq/Arm プロセッサ、ペアメタルシステム開発「超」入門

—ハード、ソフトのいいとこどり開発に挑戦

【講師】横溝 憲治 氏、5/29(金) 29,000円(税込み)、<https://seminar.cqpub.co.jp/>