

## TRX-305MB ファームウェア・アップデート : 704A

2017 年 4 月 27 日 西村 芳一

送信部分にバグが発見されたため、TRX-305MB のファームウェア・アップデートを行います。

### 1. 現象

AM モードにして、送信出力（5W のパワー・アンプは外した状態）にスペクトラム・アナライザを接続して、送信スペクトルを観測しました。AM の周波数はどこでもよいのですが、とりあえず 7.03MHz にします。スペアナのセンタ周波数を同じく 7.03MHz にします。スパンは 10MHz にします。

その状態で、マイクの PTT スイッチを押すことで送信を何回か繰り返します。通常はスプリアスは見えません。ところがたまに、キャリア周波数の左右±2MHz の帯域内にランダムにスプリアスが発生する場合があります（図 A）。これは変調モードは特に関係ありません。

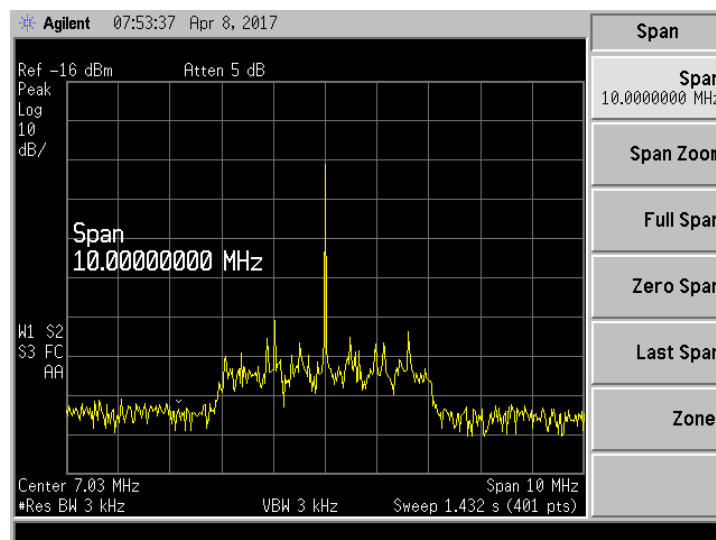


図 A 対策前のスペクトル

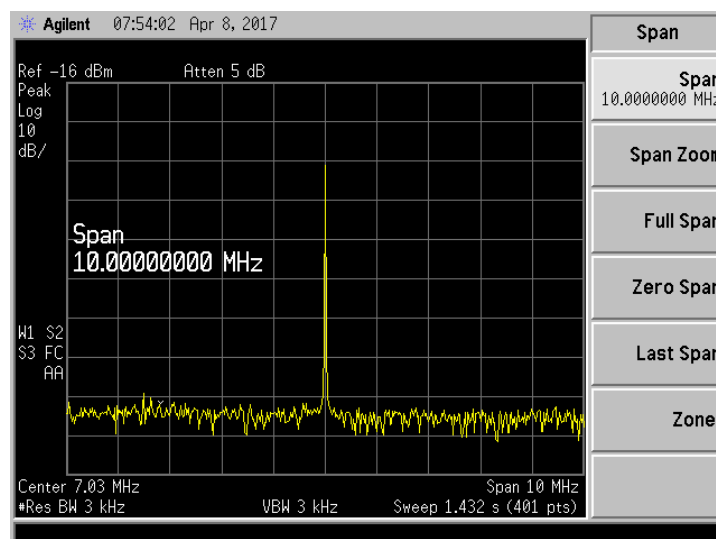


図 B 対策後のスペクトル

## 2. 原因

変調信号は FPGA のなかでオーバーサンプリングされて、4.032256MHz のサンプリング周波数の  $IQ$  信号になります。この信号は時分割多重化された 18 ビットの AD9957 のバスに接続されます。このバスでは、 $I$  が先で次に  $Q$  が来るように送り込まなければなりません。このタイミングを決めているのが、AD9957 から出ている PDCLK です。AD9957 では PDCLK の立ち上がりの位相で  $I$  データを取り込み、立ち下がりで  $Q$  データを取り込みます。

問題が発生するのは、タイミング自体は問題ないのですが、PDCLK の立ち上がりで、 $I$  データを AD9957 に送り込んだあとで、FPGA が次のサンプルの  $IQ$  を計算する場合があるということです。すなわち、 $I$  の次の  $Q$  は同じサンプルの信号ではなくて、異なるサンプルの信号の  $IQ$  の組みということになります。したがって、 $IQ$  の直交性などが壊れ、サンプリング周波数 4.032256MHz で変調されたようなスプリアスが発生していました。

## 3. 対策

FPGA の回路を見直して、 $IQ$  のペアが絶対に同じサンプルのデータとなるように、PDCLK のタイミング関係を再設計しました。FPGA の回路の変更により対応しています。対策後のスペクトルを図 B に示します。

## 4. ソース・ファイル

下記のソース・ファイルを差し替えます。フォルダは FPGA です。

```
main.vhd
over4times.vhd
overcici.vhd
overcicq.vhd
transmittotal.vhd
```

## 5. ファームウェア・ファイル

新しいファームウェア・ファイルは下記です。

```
trx305mb704a.MOT
```