

第10章 R8C/15の内部ブロックやピン配置、レジスタ・セットなど

付録基板に搭載されたマイコンのハードウェア

山本 秀樹
Hideki Yamamoto

R8C/TinyシリーズとR8C/15マイコンの概要

付録基板に搭載されているR8C/15マイコンは、ルネサス テクノロジーの16ビット・マイコンR8C/Tinyシリーズの中の一つです。

● 仕様とバリエーション

R8C/15マイコンの性能一覧を、表1(次頁)に示します。R8C/15には、メモリ容量とパッケージの種類によって表2に示すバリエーションがあります。付録基板には、R5F21154SPが搭載されています。

● ピン配置

R8C/15単体のピン配置を図1に示します。少ないピン数でありながら多機能なマイコンであるため、一

つのピンに多くの機能が割り当てられていることがわかります。

内部ブロックとメモリ・マップ

R8C/15のブロック図を図2に示します。本特集で扱ったのは、この図のCPUコアとメモリ部分ですが、それ以外にもさまざまな内蔵モジュールが用意されています。

図3に、R8C/15のメモリ・マップを示します。アドレス空間は00000h番地からFFFFFFh番地までの1Mバイトからなります。ただし10000h番地以上の領域は拡張領域であり、通常のアプリケーションでは利用できません。0FFFFh番地までの64Kバイトのアドレス空間に、メモリや内蔵モジュールのレジスタが割り当てられています。

表2 R8C/15のバリエーション

型名	ROM容量		RAM容量	パッケージ	備考
	プログラム領域	データ領域			
R5F21152SP	8 Kバイト	1 Kバイト×2	512バイト	20P2F-A	
R5F21153SP	12 Kバイト	1 Kバイト×2	768バイト	20P2F-A	フラッシュ・メモリ版
R5F21154SP	16 Kバイト	1 Kバイト×2	1 Kバイト	20P2F-A	付録基板に搭載

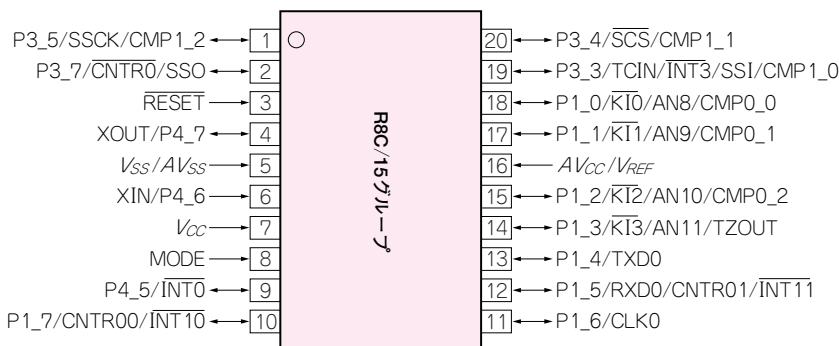


図1 R8C/15のピン配置図

Keywords

R8C/Tiny, R8C/15, R5F21154SP, レジスタ・バンク, アドレッシング・モード, E8

表1 R8C/15の性能概要

項目		性能
CPU	基本命令数	89命令
	最小命令実行時間	50 ns ($f_{XIN} = 20$ MHz, $V_{CC} = 3.0 \sim 5.5$ V) 100 ns ($f_{XIN} = 10$ MHz, $V_{CC} = 2.7 \sim 5.5$ V)
	動作モード	シングル・チップ
	アドレス空間	1 Mバイト
	メモリ容量	8 K/512, 12 K/768, 16 K/1024(プログラムROM/データRAM, 単位: バイト)
周辺機能	ポート	入出力: 13本(LED駆動用ポートを含む) 入力: 2本
	LED駆動用ポート	入出力: 4本(最大15 mA, ほかは最大5 mA)
	タイマ	タイマX: 8ビット×1チャンネル, タイマZ: 8ビット×1チャンネル(各タイマ: 8ビット・プリスケアラ付き) タイマC: 16ビット×1チャンネル(インプット・キャプチャ回路, アウトプット・コンペア回路)
	シリアル・インターフェース	1チャンネル クロック同期型シリアルI/O, クロック非同期型シリアルI/O
	チップ・セレクト付きクロック同期型シリアルI/O(SSU)	1チャンネル(SPI通信規格対応)
	A-Dコンバータ	分解能10ビット: 1回路, 4チャンネル
	ウォッチ・ドッグ・タイマ	15ビット×1チャンネル(プリスケアラ付き) リセット・スタート機能選択可能, カウント・ソース保護モード
	割り込み	内部: 9要因, 外部: 4要因, ソフトウェア: 4要因, 割り込み優先レベル: 7レベル
	クロック発生回路	2回路 ・メイン・クロック発振回路(帰還抵抗内蔵) ・オンチップ・オシレータ(高速, 低速) 高速オンチップ・オシレータは周波数調整機能付き
	発振停止検出機能	メイン・クロック発振停止検出機能
	電圧検出回路	内蔵
	パワー・オン・リセット回路	内蔵
	電気的特性	電源電圧
フラッシュ・メモリ	プログラム, イレーズ電圧	$V_{CC} = 2.7 \sim 5.5$ V
	プログラム, イレーズ回数	10000回(データ領域) 100回(プログラム領域)
動作周囲温度		-20℃~85℃ -40℃~85℃(Dバージョン)
パッケージ		20ピン・プラスチック・モールドSSOP
		20ピン・プラスチック・モールドSDIP

内蔵ROM領域として、02400h番地からと、0C000h番地からの二つの領域があります。前者はデータ・フラッシュと呼ばれ、主に書き換えることが少ないデータを格納する用途を想定しています。後者はプログラムや割り込みベクタなど、一度書き込むと書き換えることのないデータを格納することが想定されています。

なお書き換え回数として、前者は10000回以上、後者は1000回以上が保証されています。

内蔵ROMのうち、0x0FFDCから0x0FFFFまでの領域は、固定割り込みベクタ・テーブルとして使われます。このテーブルには、割り込み処理の先頭アドレスを格納します。ただし、R8C/15に用意されているすべての割り込みについて、そのベクタをここに格納

するわけではなく、未定義命令やウォッチ・ドッグ・タイマのような、システムの健全性にとって重要な割り込みが主な対象となっています。

レジスタと命令セット

● レジスタ・バンクをもつレジスタ・セット

R8C/15のCPUは、4個のデータ・レジスタ、2個のアドレス・レジスタを含む、図4に示すレジスタをもっています。

データ・レジスタ、アドレス・レジスタ、フレーム・ベース・レジスタについては、レジスタ・バンクになっており、フラグ・レジスタのBフラグで切り替えることができます。