

## ASIC を置き換える デジタル信号処理デバイス

### 動的再構成デバイス RCF のしくみと スマート・アンテナへの応用

絵野澤 和彦  
Kazuhiko Enosawa

本稿では、再構成可能なデジタル信号処理プロセッサ RCF (Reconfigurable Compute Fabric) のアーキテクチャについて解説します。

また、その応用事例として、RCF 技術を利用した最初のデバイスである MRC6011 (フリースケール・セミコンダクタ) を使った WCDMA のスマート・アンテナの構築について解説します。

#### RCF とは何か

RCF は、大量のデータを並列処理するための再構成可能なデジタル信号処理デバイスです(注)。

具体的な用途例として、以前は ASIC の独占に近い状態であった移動通信システム、画像処理、マルチメディア処理などがあります。

#### ● RCF の基本的な構成要素

図 1 に RCF の基本的な構成要素を示します。RCF は以下の四つの要素から構成されています。

- 算術論理演算を行う **リコンフィギュラブル・セル (Reconfigurable Cell : RC)**
- RC それぞれをアレイ状に結びつける **データ・バス**
- 多数並んだ RC を制御する **コントロール・ユニット**
- 広帯域データをストアする **メモリ・バッファ**

注：2002年10月、モトローラ半導体事業部(フリースケール・セミコンダクタの前身)は、Morpho Technologies 社への株式投資とリコンフィギュラブル技術のライセンス享受を決定した。そのライセンスに基づいて RCF デバイスを開発・出荷している。

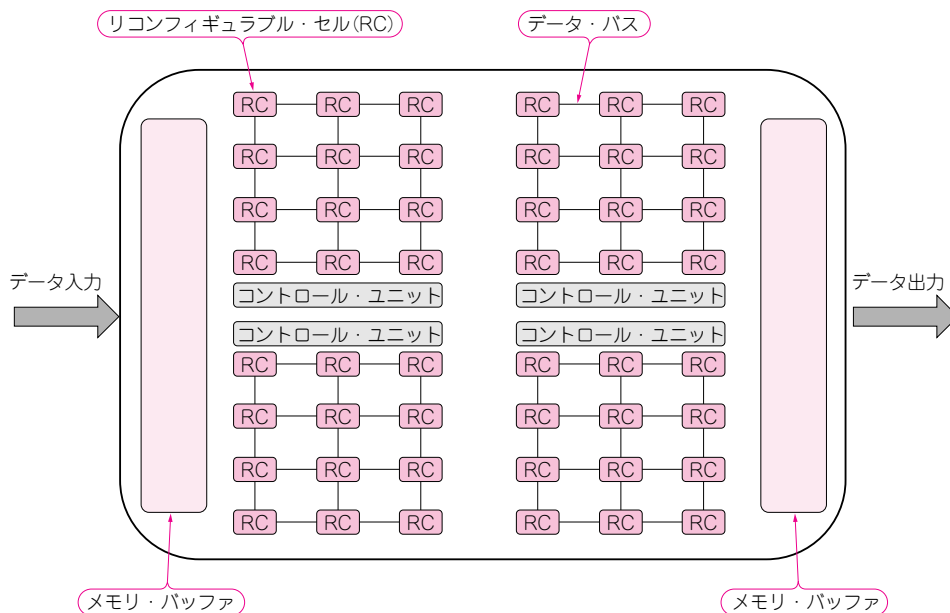


図 1 Reconfigurable Compute Fabric の概念図

データ・バスを含む RC (Reconfigurable Cell) の規則的なアレイとメモリ・バッファ、コントロール・ユニットの組み合わせが RCF の基本的な構成要素となる

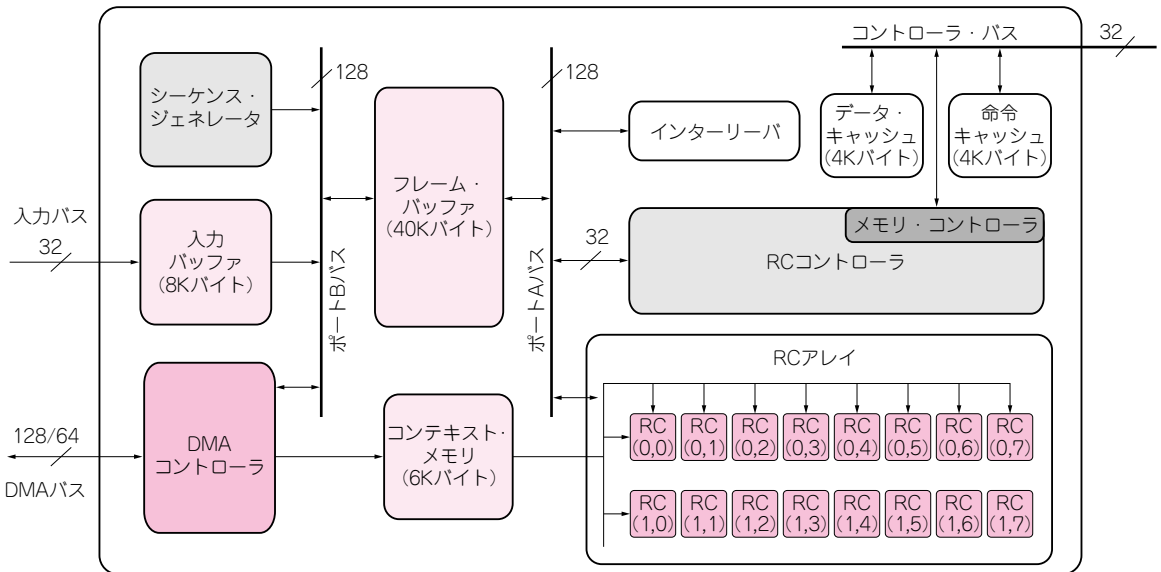


図2 RCFコアのブロック図

32ビットRISCプロセッサのRCコントローラ、再構成可能なRCアレイ、内部メモリ領域であるフレーム・バッファやRCアレイの命令を記載するコンテキスト・メモリなどを内蔵している。ブロック・インターリーバとして使える入力バッファ、コンテキストの入力とデータ入出力を行うDMAコントローラを備えている

算術論理演算を行う単位を**粒度**(granularity)といいます。粒度は、数万ゲート規模のALUや小型のCPUコアのような小規模な演算ユニットからDSPコアやRISCコアのような大規模な演算ユニットまで、一つの演算ユニットの種類や大きさはさまざまです。この粒度の決定は、対象とするアプリケーションに依存します。

● 再構成可能性とは

さて、ここで鍵になるのが、**Reconfigurability**という概念です。Reconfigurabilityは**再構成可能性**、または**再配置可能性**と訳されています。以下では、RCF技術における再構成可能性について解説していきますが、ポイントを簡単にまとめると、

- 並列命令実行
- 並列データ転送

を実現する、ということになります。再構成可能性を実現することで、処理性能に対するチップ面積の削減、低消費電力化、高演算処理能力が期待できます。

● RCFが求められている理由

では、なぜ今RCFなのでしょう。それは、昨今の移動通信システムのように、高速処理が求められる信号処理装置ではソフトウェアという柔軟性を保ちつつ、より早く市場に投入する必要性がさまざまなアプリケーションで求められているからです。

具体的には、信号処理をソフトウェアで行うことにより、ASICの製造のようなハードウェアの設計・検

証サイクルが不要になります。また、プログラムを書き替えることにより、さまざまな規格 [例えば、第3世代移動通信におけるWCDMA, cdma2000-1x, TD-SCDMA (Time Division - Synchronous Code Division Multiple Access) のような規格] や拡張機能 [HSDPA (High Speed Downlink Packet Access) や cdma2000-1x EVDV (Evolution Data and Voice)] に対応することができます。

## RCFのアーキテクチャ

● RCFコアの概要

図2にRCFコアのブロック図を示します。また、表1にRCFコアの仕様を示します。2行8列の行列状に並べたRCからなる算術論理演算ユニットのアレイ構造を**RCアレイ**といいます。RCは**16ビット固定小数点DSP**で、この16個の算術論理演算ユニットが並列処理を担当します。

RCアレイの命令は**コンテキスト**と呼ばれ、コンテキスト・メモリに記載されます。このコンテキストは32ビットRISCプロセッサである**RCコントローラ**により制御されます。

つまり、RCアレイが演算を行う際、どのような命令パターン(コンテキスト)を実行するかをRCコントローラによりスケジューリングされることになります。

RCコントローラは、4Kバイトの命令キャッシュと4Kバイトのデータ・キャッシュを介してプログラムを実行し、RCFコア全体の制御を行います。役割