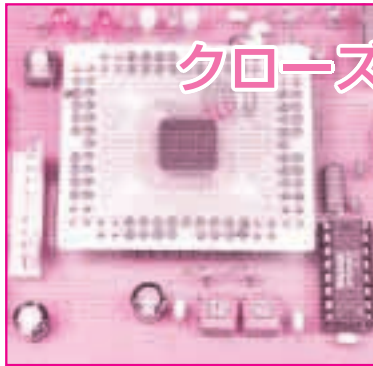


クローズアップ! ワンチップ・マイコン

LANにつながる汎用入出力ユニットを製作!

第10回 イーサネットに直結! PIC18F67J60

後閑 哲也
Tetsuya Gokan



本稿では、イーサネット・モジュール内蔵8ビット・マイコンPIC18F67J60(マイクロチップ・テクノロジー, 以下マイクロチップ社)を使った汎用I/Oユニットの製作例(写真10-1)を通して、このPIC18マイコンとマイクロチップ社がフリーで提供している「TCP/IPスタック」の概要を紹介します。

さらに、UDP通信アプリケーションを追加し、Windows PCからLAN経由でコントロールできる汎用入出力アプリケーション・プログラムについても紹介します。



写真10-1 LAN接続の汎用I/Oユニットの外観

イーサネット内蔵PIC18の概要

● イーサネット内蔵マイコンの比較

表10-1はイーサネット・モジュールを内蔵した主なワンチップ・マイコンの比較です。

8ビット・マイコンでイーサネット・モジュールを内蔵したマイコンは国内メーカーにはないようです。

● ファミリー一覧

イーサネット内蔵ファミリは現在のところ表10-2のシリーズが提供されています。

これまでのPICに比べ、プログラム・メモリ・サイズが大きくなっています。

● 内蔵イーサネット・モジュールの特徴

このイーサネット・モジュールは、本誌でも紹介済み(本誌2006年11月号)のイーサネット・コントローラENC28J60と同じ機能をPICに内蔵したもので、イーサネット・モジュールとしての機能はまったく同じです。

唯一異なるのは、各制御レジスタがSFR(Special Function Register)としてデータ・メモリ内にマッピングされたので、制御が簡単になりました。

イーサネット・モジュールの特徴は、以下のとおり

表10-1 イーサネット・モジュールを内蔵したワンチップ・マイコンの比較

項目	メーカー	マイクロチップ・テクノロジー	ルネサス テクノロジ	フリースケール・セミコンダクタ
ファミリ		PIC18	SH2	S12
CPU 種類		8ビット	32ビット	16ビット
イーサネット		10 Mbps MAC + PHY	10/100 Mbps MAC + PHY	10/100 Mbps MAC + PHY
クロック		41 MHz	60 ~ 133 MHz	25 MHz
ピン数		64, 80, 100	176, 336	80, 112

Keywords

イーサネット, PIC18F67J60, ECCP, TCP/IPスタック, SFR, PLL, OSCUNE, J0011D21B, StackTask, UDP, Visual Basic 6.0, Visual Basic.NET

表10-2 イーサネット内蔵PICファミリー一覧

型名	ピン数	ROM[バイト]	RAM [バイト]	外部バス	備考
PIC18F66J60	64ピン TQFP	64 K	汎用RAM : 3.8 K LAN用バッファ : 8 K	なし	周辺モジュール
PIC18F66J65		96 K			10ビットADC
PIC18F67J60		128 K			CCP/ECCP
PIC18F86J60	80ピン TQFP	64 K			SPI
PIC18F86J65		96 K			I ² C
PIC18F87J60		128 K			USART
PIC18F96J60	100ピン TQFP	64 K		あり	コンパレータ
PIC18F96J65		96 K			タイマ
PIC18F97J60		128 K			PSP

です。

- IEEE802.3に準拠したイーサネット・コントローラ
- MAC部と10 Base-T対応のPHY部を内蔵
- 自動再送と衝突検出
- CRCチェックを自動生成、チェック
- 2個の状態表示用LEDを自動制御
- 8KバイトのRAMバッファ内蔵
- 専用SFRで制御

● PIC部の特徴

PICマイコンとしては、これまでのPIC18シリーズと同じですが、多くのモジュールが機能強化されています。

- 電源電圧：2.35～3.6 V，標準：約80 mA(ただしイーサネットを使うときは3.14～3.45 V)
- デジタル入力は、5 V接続可能(PORTA, PORTF, PORTH以外)
- クロック発振回路(外付け：25 MHz，内部クロック：2.7 M～41.67 MHz)

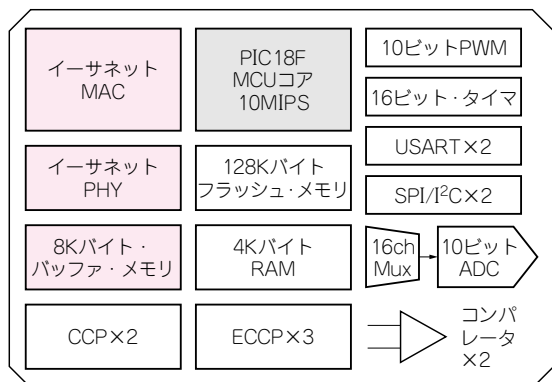


図10-1 イーサネット内蔵PIC18の内部構成(CCP : Capture/Compare/PWM, ECCP : Enhanced CCP)

基本的に従来のPIC18と変わらないが、イーサネットに関連する制御部が追加されている

- 100ピン・デバイスは外部バス接続が可能
- 最大5組のタイマ
- ECCPによりモータ制御用のPWM出力可能
- 最大2組のSPI(マスタ)とI²C(マスタかスレーブ)
- 最大2組のEUSART(RS-485, LIN対応)
- 最大16チャンネルの10ビットA-Dコンバータ
- 2組のアナログ・コンパレータ

● 内部構成

イーサネット内蔵PIC18の内部構成を図10-1に示します。基本的には、これまでのPIC18と構成は変わりませんが、イーサネットに関連する制御部が追加されています。

このPIC18には、ECCPというモータ制御用のPWM出力モジュールも内蔵されているので、これとLANとを組み合わせたアプリケーションにも便利に使えと思います。

● SFRによるイーサネット・モジュールの制御

このPIC18ファミリーでは、イーサネットの制御をSFRで行うため、データ・メモリ構成がこれまでのPIC18と異なっています。これまでのバンク14の256バイトは汎用RAMエリアでしたが、このバンクの上位半分をイーサネット制御用のSFR領域として確保しています。

イーサネット・コントローラ部には、「イーサネット・バッファ」と「PHYレジスタ」の二つのバッファ・メモリがあります。イーサネット・バッファのアクセスにはイーサネット用SFRを使い、図10-2のように読み書き用のアドレス・レジスタで指定された位置のデータをEDATA経由により間接アドレッシングでアクセスします。PHYレジスタも同じように間接アドレス指定で読み書き別のSFRレジスタで行うようになっています。