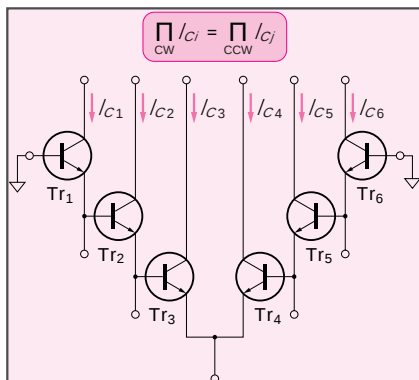




超低電源電圧動作 & 低ひずみ特性の秘密に迫る！

最新レール・ツー・レール OP アンプの回路検証

黒田 徹
Tooru Kuroda

はじめに

デジタルLSIの低電源電圧化にともない、OPアンプなどのアナログICの電源電圧は下がり続けています。電源電圧を下げると消費電力も下がるので、まさに一石二鳥です。

しかし、アナログ回路の電源電圧を下げると、「**ダイナミック・レンジの減少**」という問題が発生します。そこで、出力を電源電圧までスイングできる**レール・ツー・レール出力OPアンプ**(以下、RR出力OPアンプ)が登場しました。

RR出力OPアンプの多くは、出力段が「相補エミッタ接地」や「相補ソース接地」ですが、2V以下で動作する最新のOPアンプの出力段には、古典的(定番)OPアンプには見られない、巧妙な回路技術が盛り込まれています。

本稿では、そのメカニズムと動作をディスクリートのトランジスタ回路で検証してみます。

従来のレール・ツー・レール出力の問題点と解決策

● 古典的なOPアンプの最大出力電圧振幅

従来のOPアンプの出力段は、図1に示すような相補エミッタ・フォロワです。この回路構成は、電源電圧が下がると、最大出力電圧振幅が大幅に低下するという欠点があります。

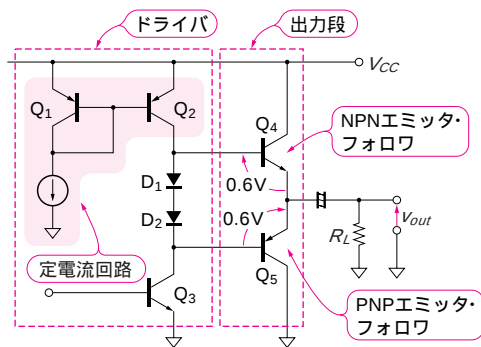
最大出力電圧振幅 V_{Omax} は次式で与えられます。

$$V_{Omax} = V_{CC} - \{ |V_{CE2(sat)}| + V_{CE3(sat)} \} - \{ V_{BE4} + V_{EB5} \} \dots \dots \dots (1)$$

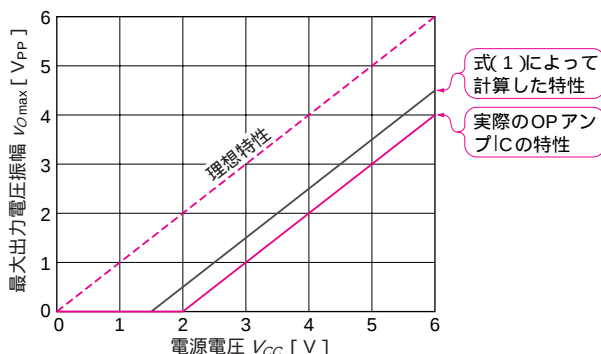
ただし、 $V_{CE2(sat)}$: Q_2 のコレクタ・エミッタ間飽和電圧、 $V_{CE3(sat)}$: Q_3 のコレクタ・エミッタ間飽和電圧、 V_{BE4} : Q_4 のベース・エミッタ間飽和電圧(約0.6V)、 V_{EB5} : Q_5 のエミッタ・ベース間飽和電圧(約0.6V)

Q_2 と Q_3 の各コレクタ・エミッタ間飽和電圧を0.05Vと仮定すると、最大出力電圧 V_{Omax} は電源電圧の変化とともに、図1(b)の実線にしたがって変化します。実際のOPアンプICには、ドライバ Q_3 の V_{CE} の飽和を防ぐ回路が組み込まれているため、 Q_3 の V_{CE} は0.6V以下になりません⁽¹⁾。そのため実際のOPアン

図1 古典的なOPアンプの出力段と最大出力電圧特性



(a) ドライバ段と出力段



(b) 回路(a)の最大出力電圧対電源電圧

図2 レール・ツー・レール出力OPアンプの出力段

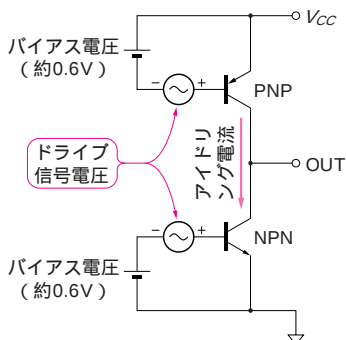


図3 アイドリングを安定化したレール・ツー・レール出力段

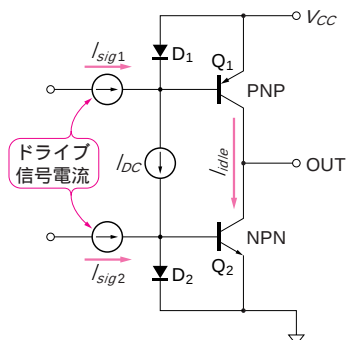


図4 信号損失を減らしたAB級レール・ツー・レール出力段

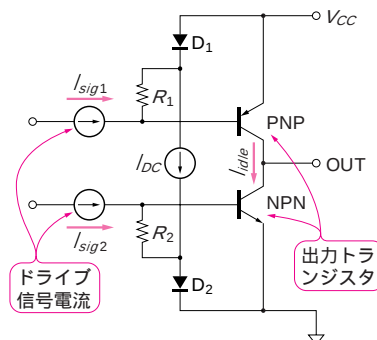
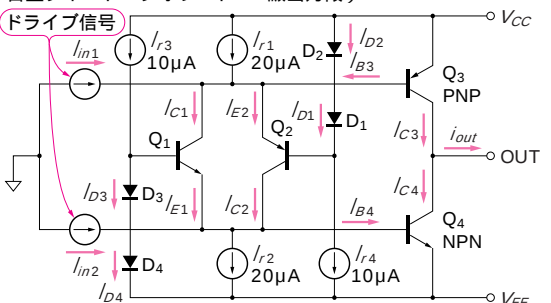


図5 (2) トランスリニア原理を応用したAB級出力段 クロス結合型フィード・フォワードAB級出力段)



プの最大出力電圧振幅は、式(1)の計算値より、さらに0.6Vほど減少します。

● 従来のRR出力OPアンプの出力段の問題点

従来型OPアンプは上記のような欠点があるので、最近のRR出力OPアンプは、出力段を図2に示す相補エミッタ接地回路または相補ソース接地回路にしています。

図2の回路の最大出力電圧振幅は、約 $V_{CC} \cdot 0.1V$ にできるので、図1(b)の点線で示す理想特性に限りなく接近します。しかし、この構成を実現しようとすると、次のやっかいな問題を背負い込みます。

- 従来回路 [図1(a)] の Q_4 と Q_5 のアイドリング電流(静止電流)は、 D_1 と D_2 の直列接続による簡単なバイアス回路で済む。一方 図2の回路の場合は独立した2個のバイアス回路が必要。

- 図1(a)の回路は、一つのトランジスタ Q_3 で出力段の Q_4 と Q_5 をドライブするが、図2の回路は2個のドライブ信号源が必要になる。

- アイドリング電流の安定化と性能の両立が困難。

● RR出力OPアンプのバイアス回路の問題点

トランジスタのベース・エミッタ間電圧は温度に依存して変化しますから、図3に示すようにダイオードの順電圧を利用したバイアス回路で温度補償する必要があります。

各ダイオードに同相のドライブ信号電圧を加えると、出力トランジスタは相補的に動作しますが、両方の出力トランジスタを電圧信号源でドライブする回路を構成するのは難しいため、実際には図3のように電流信号源でドライブします。

ところが D_1 と D_2 の動作抵抗は、出力トランジスタのベース・エミッタ間抵抗よりはるかに小さいので、ドライブ電流のほとんどは D_1 と D_2 に流れ込み、出力トランジスタのベースに流入する信号電流がとて小さくなります。その結果、許容できない信号損失が生じます。

この信号損失は、図4に示すように R_1 と R_2 を挿入すれば減少しますが、次に示す問題が発生します。

- R_1 と R_2 の値が大きすぎると、アイドリング電流 I_{idle} が出力トランジスタの h_{FE} に強く影響される

- ドライブ信号電流が直流成分を含んでいると、これが R_1 と R_2 に流入してバイアス電圧を変化させ、アイドリング電流の変動をもたらす

- R_1 と R_2 の値を大きくすると、大振幅動作時に出力トランジスタの片方のコレクタ電流が完全にカットオフする

- R_1 と R_2 の値を小さくすると、信号損失が増大し、オープンループ利得の減少やひずみの増加を招く

● RR出力の問題点を解決する回路

図5に示すのが、これまで説明したトレードオフ問題を根底から解決できる相補エミッタ接地回路です。クロス結合型フィードフォワードAB級出力段と呼びます。

この回路は、「これで決まり！」といえるぐらい理想的な出力段で、次の特徴をもっています。

- AB級動作
- アイドリング電流が安定
- 大振幅動作時も Q_3 と Q_4 がカットオフしない
- ドライブ信号電流の損失がほとんどない