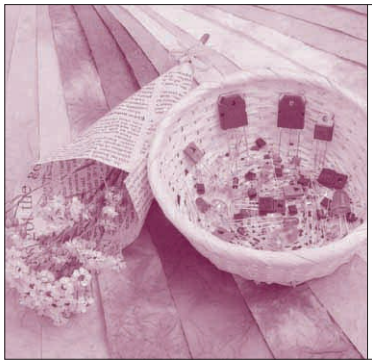


第6章　パワーMOSFETやパワー・トランジスタによるオーディオ・パワー・アンプ

低周波電力増幅回路の実用設計

渡辺 明禎
Akiyoshi Watanabe

低周波とは，一般にオーディオ帯域程度を表します．本章では1 MHz以下くらいが目安です．ここでの主役はOPアンプで，それを元にした回路が幅広く使われています．しかし，OPアンプだけでは扱いにくい領域もあり，そこではトランジスタまたはOPアンプ＋トランジスタという形で使われています．

パワーMOSFETによる9Wオーディオ・パワー・アンプ

汎用OPアンプから得られる最大出力電流は10mA程度です．しかし，OPアンプ出力に簡単な電流ブースタ回路を追加すれば，最大出力電流を容易に数A以上に増強できます．電流ブースタはトランジスタで作ることもできますが，ここではパワーMOSFETを使ってオーディオ・パワー・アンプに応用した回路を紹介します．電源電圧は±15 V，負荷は8 Ωスピーカ，出力電力は約9 Wです．

■ 回路

図6－1に示します．OPアンプの出力端子にパワーMOSFETのソース・フォロワ回路を付けます．ただし，OPアンプの場合，正負の出力電圧があるので，正側はNチャネルMOSFETで，負側はPチャネルMOSFETでバッファリングします．

MOSFETはゲート電圧を与えることで，ドレイン電流を制御できるので，OPアンプのドライブ能力は小さくてすみます．

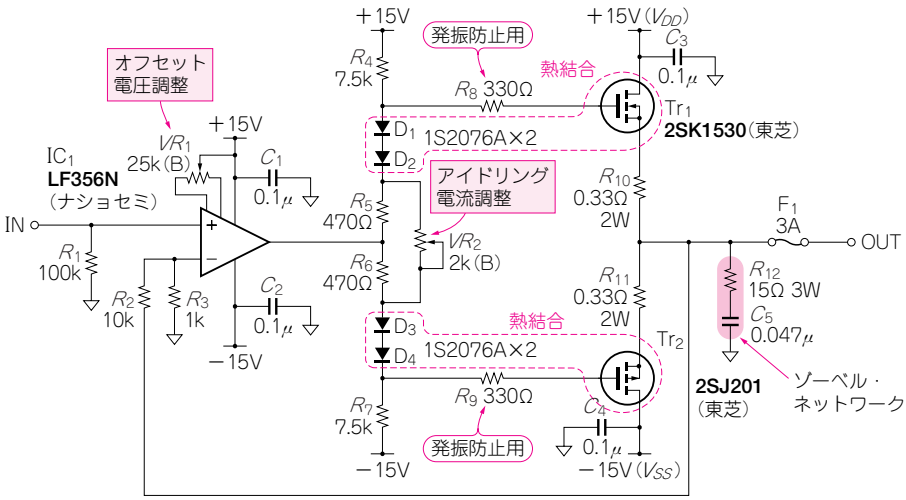
■ 設計

上下対称なので，正の半波分だけ設計します．

● パワーMOSFETの特性

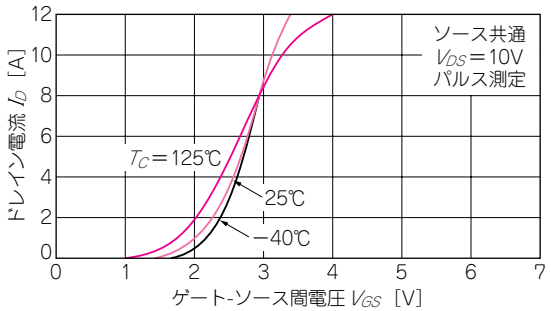
図6－2にパワーMOSFETのI_D-V_{GS}特性を示しま

〈図6－1〉
パワーMOSFETによる9Wオーディオ・パワー・アンプ

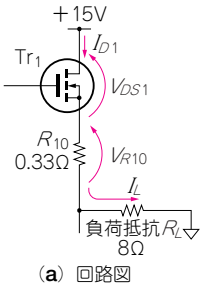


Keywords
ソース・フォロワ回路，バイアス回路，アイドリング電流，AB級動作，オフセット電圧，ゾーベル・フィルタ，マイナ・ループ，熱暴走，ボード線図，位相余裕，フェーズ・マージン，帰還率，裸利得，オーディオ・パワー・アンプ，ボイス・コイル，ハード・クリッピング特性，ソフト・クリッピング特性．

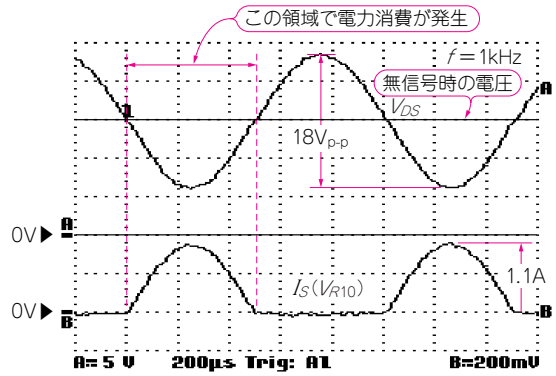
〈図6－2〉2SK1530の I_D－V_{GS}特性



〈図6－3〉パワー段の動作波形



(a) 回路図



(b) 実測波形(200μs/div.，上：5V/div.，下：0.6A/div.)

す．ゲート-ソース間電圧 V_{GS}が2 V程度からドレイン電流が流れ始めるので，ゲート電圧を2 V程度にバイアスする必要があります．また，温度が上昇すると，ドレイン電流が増えます．その変化率はドレイン電流が1 Aの点で見てみると，接合温度 T_Jの25 ℃から125 ℃への変化に対し，V_{GS}は2.05 Vから1.75 Vへ変化するので，その温度係数αは，

$$\alpha = \frac{\Delta V_{GS}}{\Delta T_J} = \frac{2.05 - 1.75}{25 - 125} = -3\ \text{mV/℃} \quad \cdots(6-1)$$

です．ダイオードの順方向電圧の温度係数は－2 mV/℃なので，ダイオードを二つずつ直列にしたD$_1$～D$_4$で補正します．

● バイアス回路

上述のようにバイアス回路はR_4～R_7，D$_1$～D$_4$，VR_2で構成しています．VR_2＝0 ΩのときにV_{GS}バイアスは1.3 V程度，VR_2＝2 kΩのときに1.86V程度になります．もし，ドレイン電流がVR_2＝2 kΩにしても流れない場合はR_5とR_6を470 Ωより大きくします．ただし大きくしすぎると，調整時にドレイン電流が流れすぎ，パワーMOSFETが壊れる可能性があるので注意してください．

D$_1$とD$_2$はTr$_1$のケースに，D$_3$とD$_4$はTr$_2$のケースに，それぞれ直接接着して熱結合します．こうしておくとTr$_1$とTr$_2$の温度上昇に伴って，ダイオードの順方向電圧が小さくなり，Tr$_1$とTr$_2$のバイアスが浅くなり，ドレイン電流が減少します．

● パワー段の回路

ゲートに直列のR_8とR_9は発振防止用です．本オーディオ・パワー・アンプでは負帰還をかけて低ゲインで使っているので，さほど考慮しなくともかまいませんが，R_8とR_9をあまり大きくしすぎると，パワーMOSFETのゲート-ソース間容量C_{gs}とで形成されるLPFによってオープン・ループ・ゲイン(裸利得)の高域特性が悪化します．

R_{10}とR_{11}は，ドレイン電流が流れたときにV_{GS}バイアスを深くし，ドレイン電流の増加を抑制します．一般にFETは熱暴走しにくいので，基本的にこの抵抗は不要で，入れていない回路も多々あります．しかし，パワーMOSFETの場合は，温度が上昇するとドレイン電流が増えるので，入れておいたほうがよいでしょう．また，ドレイン電流のアイドリング電流の調整時は，ここの両端電圧を測ります．

この段の出力電力P_{out}は次式で表せます．

$$P_{out} = \frac{V_{out\,(p-p)}{}^2}{8R_L} \quad \cdots(6-2)$$

ここでR_L；負荷抵抗［Ω］，$V_{out\,(p-p)}$：出力電圧のピーク・ツー・ピーク値［V］

出力電圧は主にV_{GS}のバイアスぶんで制限され，正負の半波で約3 Vずつ減少すると予想でき，$V_{out\,(p-p)}$＝24 V程度になります．したがって，負荷抵抗が8 Ωの場合，出力電力は9 W程度です．

● パワー段の消費電力

パワーMOSFETの選択と放熱設計のために，パワー段における消費電力を求めます．ここでは，実際に得られた波形から求めてみましょう．**図6－3**に動作波形を示します．Tr$_1$のドレイン-ソース間の電圧は約15Vを中心に，正弦波状に変化しますが，実際に流れているドレイン電流は正の半波だけです．したがって，電力が消費されるのは，この期間だけです．

ここでは最大消費電力を求めたいので，Tr$_1$のON時のR_{10}での電圧降下は無視し，かつ電源電圧までフルスイングできたとします．すると式は簡単になります．

$$V_{DS1} = 15 \times (1 - \sin\theta) \quad \cdots(6-3)$$

$$I_{D1} = (15/R_L)\sin\theta \quad \cdots(6-4)$$