第2章　ディジタル回路設計に必須のデバイスを使いこなす

CPLDの基礎知識と周辺回路設計

芹井 滋喜
Shigeki Serry

ディジタル回路を作るときに行う作業の多くは，第3章から第8章で解説されているハードウェア記述言語HDL(Hardware Description Language)による論理回路設計です．しかし，いくらパソコンで完璧なHDLソースを書いても，実際のデバイスやプリント基板がなければ，動くものはいつまでたってもできあがりません．

そこで本稿では，現代のディジタル回路のキー・パーツとして活躍するPLD(Programmable Logic Device)の選び方や電源を含む周辺回路の作り方について解説しましょう．

ディジタル回路の主役はPLD

● どうしてPLDか？

現在のディジタル回路設計に欠かせない部品といえばPLDでしょう．PLDには，**写真1**に示すCPLD(Complex Programmable Logic Device)と，**写真2**に示すFPGA(Field Programmable Gate Array)の2種類あります．

74シリーズなどの標準ロジックICを使うのが当たり前だった時代は，たくさんの数のICを基板に実装して作っていました．このやり方は，いったん仕様変更が生じると，ICの交換やプリント基板の修正など，とてもたいへんな作業が発生します．また，ICが多いので実装面積が大きく，現在のような小型機器を作ることはほとんど不可能です．しかし，PLDとHDLという開発言語の誕生によって，これらの問題点は一挙に解決され，ディジタル回路設計の世界は大きく変化しました．

ここでPLDの利点をまとめてみましょう．

▶回路の仕様変更が容易

(a) **EPM7032S**(32マクロセル)

(b) 上：**XC9572**(72マクロセル)，下：**XC2C256**(256マクロセル)

(c) 左：**LC4512C**(512マクロセル)，右：**LC4128C**(128マクロセル)

〈**写真1**〉**代表的なCPLDの外観**［左から日本アルテラ㈱，ザイリンクス㈱，ラティスセミコンダクター㈱］

Keywords
74シリーズ，PLD，論理合成ツール，フリップフロップ，マクロセル，ラッチ回路，プリスケーラ，時刻カウンタ，デコーダ，BCDデコーダ，デバイス・スピード，システム・クロック，3端子レギュレータ，スタティック点灯，ダイナミック点灯，D-Aコンバータ．

(a) 左上：EP1S25F672C7，右上：EP1C6T144C7，左下：EP2A15F672C7，右下：EP20K1500EBC652－2X

(b) 左上：XC2S100E－PQ208，右上：XC2VP4 FF672，下：XC2V6000 FF1517

(c) OR4E02－1BA352C

〈写真2〉代表的なFPGAの外観［左から日本アルテラ㈱，ザイリンクス㈱，ラティスセミコンダクター㈱］

Programmable Logic Deviceという名前のとおり，PLDを使えばパソコンで作ったHDLソースを書き換えて，そのファイルをダウンロードするだけで，内部の回路や配線状態を自由に変更できます．プリント基板に実装してしまった後でも，回路変更や仕様変更が可能です．

▶プリント基板を小型化できる

標準ロジックICを使うとちょっとした機能回路でも，ICをたくさん使う必要がありますが，PLDにはプリント基板に収まらなさそうな大きな回路でも組み込むことができます．

▶デバッグが容易

PLDに組み込む回路は，パソコンにインストールしたツール(論理合成ツールと呼ぶ)を使って開発します．ツールにはシミュレーション機能があるので，PLDに回路情報をダウンロードする前に，HDLで作った回路が希望どおり動作するかどうかがわかります．問題があったら，HDLソースを書き換えて，またシミュレーションすればよいわけです．以前のように，ロジックICの空きゲートを探したり，ジャンパ線を飛ばすような作業は必要ありません．

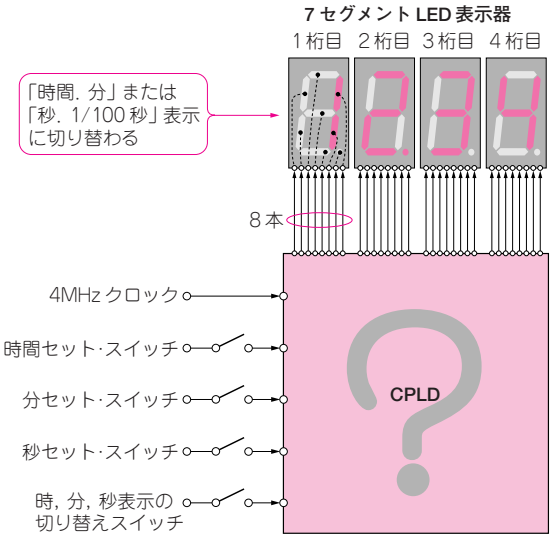
▶開発期間を短縮できる

開発効率の高さは，開発期間の短縮にも貢献します．CPLDを使えば，HDLの開発と基板の開発を並行して進めることができるので，さらに開発期間を短くできます．

● 小規模なディジタル回路設計や学習用にはCPLDが良い

FPGAは比較的規模の大きなディジタル回路を作るときに便利な素子なので，はじめてディジタル回路を作ろうとしている人には少し敷居が高いかもしれません．一方CPLDは，内部がAND－ORアレイとフリップフロップだけでできたシンプルな構造なので，小規模な開発に向いています．

〈図1〉例題…このディジタル時計に使えるCPLDは？



また，一般にFPGAは，配線情報を内部の揮発性のメモリ(SRAM)に保存しているため，起動のたびに外部のROMから配線情報をダウンロードしなければなりません．その点，CPLDは不揮発性のメモリを内蔵しているので，起動のたびに配線情報をダウンロードする必要がなく，とても使いやすいデバイスです．

そんなわけで，CPLDはディジタル回路設計をマスタする格好の材料です．