第7章　メロディ付きタイマを例に
ステート・マシンをマスタする

複数の回路ブロックを操る制御回路を作る

森岡　澄夫
Sumio Morioka

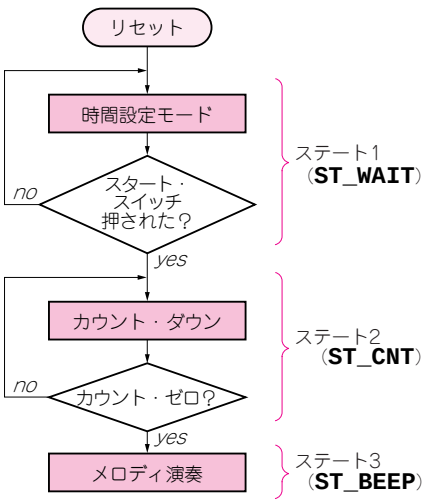
前章までは，LEDを点灯させたりカウンタを走らせたりといった，単一機能の回路を作り動作させました．

本章では，そういった単一機能の回路を組み合わせて，もう少し機能性の高い動きをする回路を作ります．ディジタル回路設計で一番面白いところです．大事なのは，やみくもに回路どうしを接続するのではなく，それなりに系統だてて回路を構成することです．

まずは，ディジタル回路設計の基本ともいえるステート・マシン（シーケンサとも呼ぶ）の作り方を説明します．ステート・マシンとは，順番に処理を進めていくための制御回路で，ほとんどのLSIの内部に使われています．

本章では，ステート・マシンをマスタするための例題として，1～16分の時間指定ができるタイマを作ります．指定時間が過ぎると繰り返しメロディを奏でます．

〈図1〉タイマ処理部のフローチャートとステートとの対応



1～16分の時間指定ができるメロディ付きタイマを作る

● 処理の違う三つの回路を切り替え制御する

これから作る回路と前章までに作ってきた回路と最も異なる点は，いくつかの違う動きが切り替わることです．

つまり，**図1**に示すように，最初はタイマの時間設定モードにいて，次にカウント・ダウン・モードに入り，最後にメロディ演奏モードに入る，というように順番に処理が切り替わって進んでいきます．これまでの回路はそのような処理の切り替わりがなく，基本的に同じモードで処理を続けるものでした．

● 機能ブロックとステート・マシンを組み合わせる

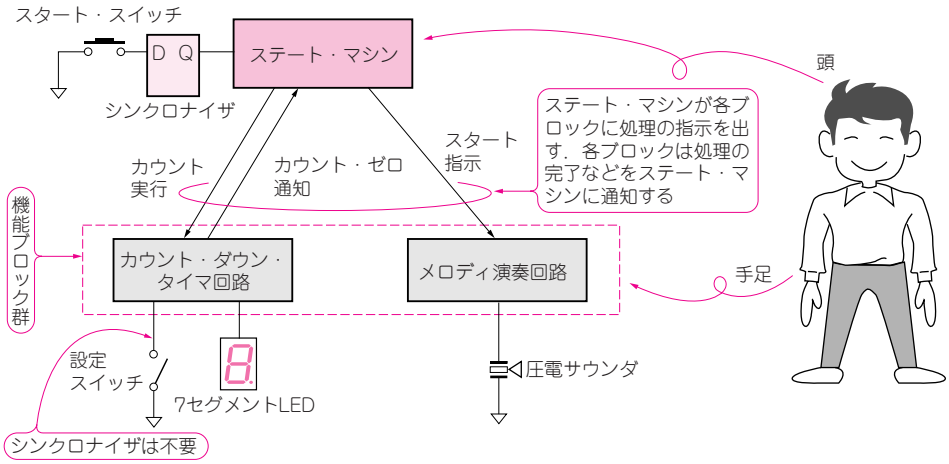
一つの処理を実行し終えたら次の処理に切り替えていくような回路を作るときは，各処理を担当する回路（機能ブロック）と，どの処理をするかという指示を出すコントロール回路（ステート・マシン）を別々に作り，最後につなぎ合わせます．**図2**に示すように，ステート・マシンが回路の頭，各機能ブロックが手足にあたります．

これから作るメロディ付きタイマ回路では，第6章で作ったディジタル時計と似た回路であるカウント・ダウン・タイマ回路と，メロディを発生する回路が機能ブロックにあたります．ステート・マシンは，現在どの処理をしているかを把握しつつ，各機能ブロックに指示を出します．

まず，スタート・スイッチが押されると，ステート・マシンがタイマにカウント・ダウン実行の指示を出します．タイマは，カウントがゼロになるとそれをステート・マシンに報告します．するとステート・マシンはメロディ演奏回路へ演奏実行の指示を出します．このような指示や報告などは，それぞれ1ビットの信

Keywords
ステート・マシン，シーケンサ，フローチャート，状態遷移，ステート・ダイヤグラム，タイム・チャート，音階生成回路，シンクロナイザ，セットアップ・タイム，ホールド・タイム，メタステーブル，同期式回路，PWM制御，自励式，他励式．

〈図2〉メロディ付きタイマのブロック図



号線を使って行われます．

ステート・マシンとは

それでは，**図2**の各回路をどうやって作るのかをこれから説明しましょう．まず，ステート・マシンの作り方です．

● 機能ブロックへ指示を出す回路

ステート・マシンとは，処理を順番に進めていくために，各機能ブロックへ処理開始などの指示を出す回路です．ステート(状態)とは「処理がどの段階まで進んでいるか」ということです．

図1に示すように，メロディ付きタイマ回路には，三つのステートがあります．つまり，

①ステート1(**ST_WAIT**)
タイマ初期値の設定を行うとともに，スタート・スイッチが押されるのを待つ

②ステート2(**ST_CNT**)
タイマを動かし，カウント・ゼロになるまで待つ

③ステート3(**ST_BEEP**)
メロディを演奏する

の三つです．各状態(ステート)は，クロックがくるたびに切り替わります．

一つのステートでできる処理は，**図1**のフローチャートに示す一つの処理と一つの条件判定であると考えてください．実際には，同じステートで複数の機能ブロックへ同時に指示を出し，複数の処理を並列実行させることもできます．

● ステート・マシンの回路構造

こうしたステート・マシンを作るのはとても難しいことのように思うかもしれませんが，実は意外にシンプルな回路です．

図3にステート・マシンの構造を示します．ステート・マシンは，

①状態を覚えておくためのレジスタ(ステート・レジスタ)
②次にどの状態へ行くかをデコードする回路
③各機能ブロックへの指示信号をデコードする回路

の三つからできています．

これら三つ回路をHDLで作ります．要は，クロッ

〈図3〉ステート・マシンはレジスタとデコーダでできている