



第7章 パワー回路設計時に直面する トレードオフのいろいろと解決の糸口

スイッチング出力回路の試作と 実用化の方法

浅井 紳哉/瀬川 毅
Shinya Asai/Takeshi Segawa

本章では、第6章で設計したパワー・コントローラを実際に試作し動作させて、スイッチング周波数やデッド・タイムの設定量をはじめ、LC出力フィルタの定数設定や部品の性能がパワー回路の出力特性にどのような影響を及ぼすのかを調べます。また、実用化の

ために必要な過電流保護の方法や分解能を上げるテクニックなども紹介します。

第6章で設計したパワー・コントローラの回路図を図1に示します。では、早速動かしてみましょう。

実験で見るフル・ブリッジ回路設計のトレードオフ

浅井 紳哉

回路の説明と動作確認

● デジタルPWM回路

カウンタ(HC163)で20kHzののこぎり波を発生させ、8ビットのマグニチュード・コンパレータ(HC684)でPWM出力を生成します。HC163のクロックを5.12MHzに設定するとスイッチング周波数は20kHzに、10.24MHzに設定すると40kHzになります。

のこぎり波と比較する信号は、EPROM(HN27C101A)に格納した正弦波データをカウンタ(HC4040)で呼び出して生成します。アドレス0番地から399番地に正弦波データを書き込んだEPROMを使ったので、50Hzを出力するためには、HC4040に20kHzのクロックを与えます。

ANDゲート(HC11)は400クロックでリセットする回路です。任意の直流出力を出せるように、DIPスイッチを付けました。当然、DIPスイッチを使用する場合は、EPROMを外します。

● ゲート・ドライブ回路

フル・ブリッジ回路の上下のパワーMOSFETは、交互にON/OFFさせる必要がありますから、PWM出力をインバータ(HC04)で反転した信号を生成します。

さらに上下のパワーMOSFETが同時にONしないように、NANDゲート(HC132)でデッド・タイムを作ります。

NANDゲートは、二つの入力があるとき出力が“L”になります。片側の入力に接続されたCRの時定数によって、出力は“L”になるときだけ遅れます。

ドライバICの入力が“H”のときゲート電圧が出力されるので、NANDゲートの出力を直接接続すると、パワーMOSFETのOFF時間に遅れが発生して、すべてのパワーMOSFETがONする期間が発生してしまいます。そのため、インバータ(HC04)でもう一度反転して、ドライバに入力します。

● パワー・コントローラの動作確認…いろいろなレベルの直流を出力させてみる

▶ 出力電圧48V, 出力電流4.2A

写真1に、 Tr_2 のドレイン-ソース間電圧波形とドレイン電流波形、そしてLC出力フィルタのコイルに流れる電流波形を示します。 Tr_2 のオン・デューティは約0.9になっており、コイルには正の直流が流れています。

▶ 出力電圧-48V, 出力電流-4.2A

写真2に示します。 Tr_2 のオン・デューティは約0.1になっており、コイルには負の直流が流れています。

▶ 出力電圧0V, 出力電流0A

写真3に示します。コイルには正と負の電流が流れます。

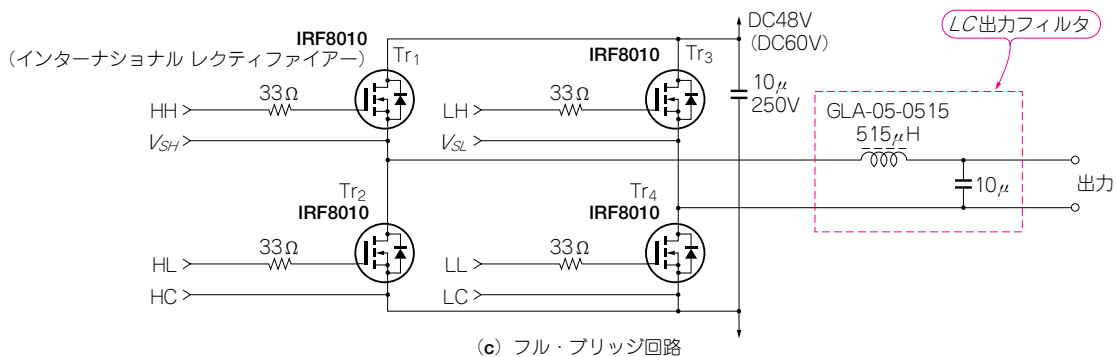
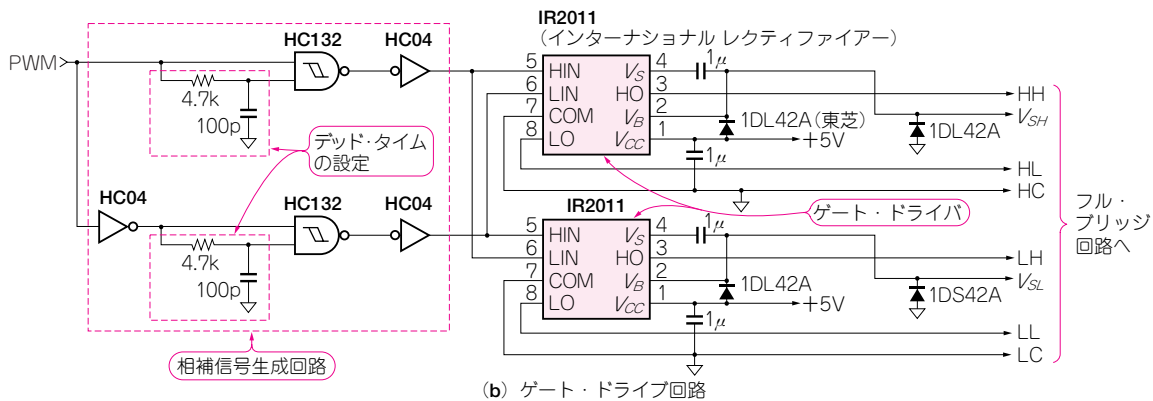
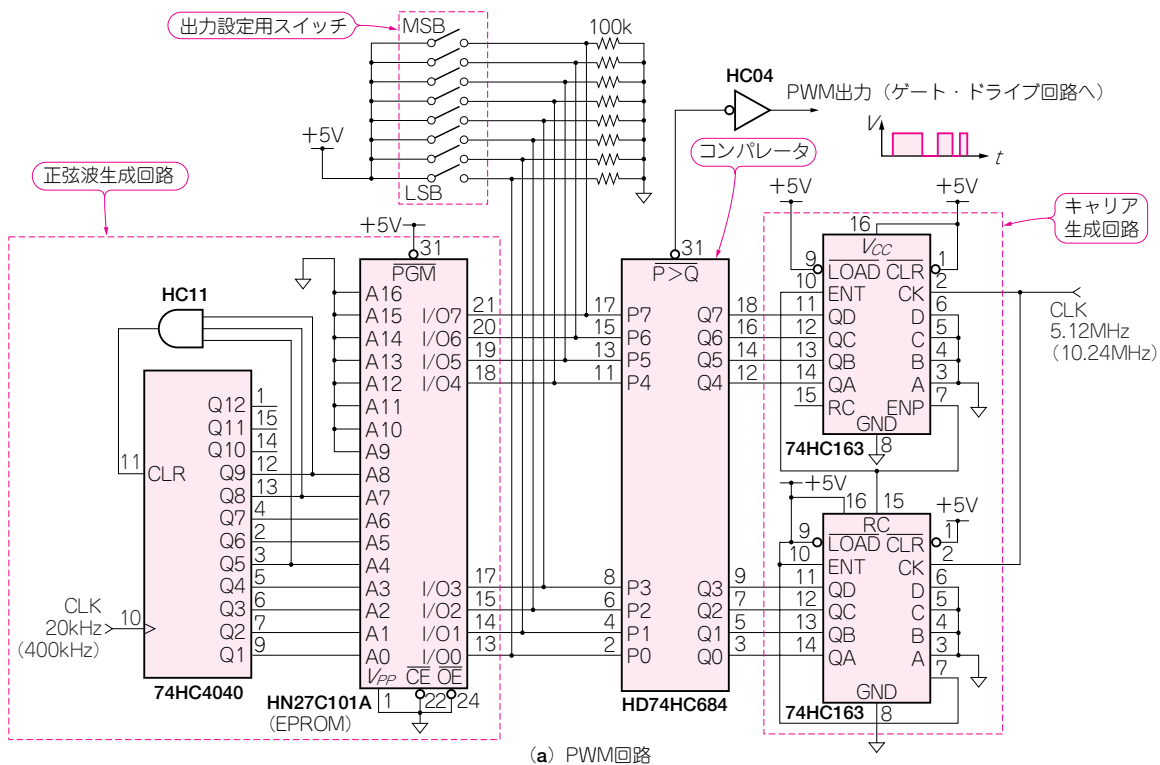


図1 試作したパワー・コントローラの全回路(出力: $30 V_{RMS}/3 A_{RMS}$, 帯域: 0~約400 Hz, 分解能: 8ビット)